

Α.Τ.Ε.Ι. ΘΕΣΣΑΛΟΝΙΚΗΣ
ΣΧΟΛΗ ΤΕΧΝΟΛΟΓΙΚΩΝ ΕΦΑΡΜΟΓΩΝ
ΤΜΗΜΑ ΗΛΕΚΤΡΟΝΙΚΗΣ



ΠΤΥΧΙΑΚΗ ΕΡΓΑΣΙΑ

ΚΩΔΙΚΟΣ : 08183ΥΣ

Μελέτη, ανάλυση, προσομοίωση και κατασκευή κυκλωμάτων των σημαντικότερων τοπολογιών καθρέπτη ρεύματος (current mirror), συμπεριλαμβάνοντας τους Widlar, Buffered Widlar, Wilson, Modified Wilson, Cascode και 6-pack.

Ημερομηνία ανάληψης : 17/02/09

Ημερομηνία περάτωσης : 04/03/11

ΕΚΠΟΝΗΣΗ : Παντερμαράκης Νικόλαος

ΚΑΣ : 503047

ΕΠΙΒΛΕΠΩΝ ΚΑΘΗΓΗΤΗΣ : Δρ. Χαραλαμπίδης Νικόλαος

Περίληψη

Ένα σημαντικό κομμάτι στη σχεδίαση αναλογικών κυκλωμάτων, είναι η τροφοδοσία με ρεύμα συστοιχιών τρανζίστορ, μέσω καθρέπτη ρεύματος. Αυτοί μπορούν είτε να χρησιμοποιηθούν καθαρά για τροφοδοσία ρεύματος, είτε για να μεταφέρουν σήμα ρεύματος από ένα σημείο του κυκλώματος σε κάποιο άλλο, είτε για τη δημιουργία ενεργών φορτίων. Τον καθρέπτη ρεύματος θα τον συναντήσει κανείς στη σχεδίαση ολοκληρωμένων κυκλωμάτων όπου παθητικά στοιχεία που χρησιμοποιούνται για τροφοδοσία, όπως οι αντιστάσεις, αντικαθίστανται με ενεργά βασισμένα σε τρανζίστορ κυκλώματα, που παρέχουν λειτουργία λιγότερο επιρρεπή στις αλλαγές θερμοκρασίας και στις μεταβολές της τροφοδοσίας, ενώ συγχρόνως καταλαμβάνουν λιγότερο χώρο από τις κλασικές αντιστάσεις στη "γκοφρέτα" στην οποία σχεδιάζεται το όλο κύκλωμα.

Σκοπός αυτής της εργασίας είναι η παρουσίαση και η εκτενής ανάλυση διάφορων τοπολογιών καθρέπτη ρεύματος, η προσομοίωση τους και η κατασκευή τους σε πλακέτα δίνοντας την δυνατότητα στον αναγνώστη να μπορέσει αρχικά να καταλάβει σε βάθος την αρχή λειτουργίας του κάθε κυκλώματος, τα πλεονεκτήματα και τα μειονεκτήματά του έτσι ώστε να μπορέσει τελικά να διαλέξει, κατά την διαδικασία σχεδίασης ενός κυκλώματος, τον καταλληλότερο για την εφαρμογή του καθρέπτη ρεύματος.

Summary

An important part in the designing of analogue circuits is the power supply transistor arrays through current mirrors. These can either be used for providing currents, or to transport current signals from a point of the circuit to some other, or even for the creation of active charges. A current mirror can be found in the designing of chips where passive elements are used for feeds and are replaced by active elements based on transistor circuits that provide a more stable operation in the variations of temperature and the changes of currency levels, while simultaneously occupying less space than the classic element in the circuit.

The purpose of this project is the presentation and the extensive analysis of various topologies of current mirrors, their simulation and their manufacture in plaques giving the ability to the reader to initially understand in-depth the operation of each circuit and the advantages and disadvantages so as to finally choose the most appropriate when designing a circuit.

Περιεχόμενα

1ο Κεφάλαιο

Ο ΙΔΑΝΙΚΟΣ ΚΑΙ ΜΗ-ΙΔΑΝΙΚΟΣ ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ

1. Εισαγωγή.....	6
1.1 Ο ιδανικός καθρέπτης ρεύματος.....	7
1.2 Ο μη ιδανικός καθρέπτης ρεύματος.....	8
1.2.1 Μεταβολή του ρεύματος εξόδου μεταβάλλοντας την τάση εξόδου.....	9
1.2.2 Μη μηδενική αντίσταση εισόδου.....	9
1.2.3 Ενίσχυση ρεύματος.....	10
1.2.4 Τροφοδοσία της βαθμίδας εξόδου.....	10
1.3 Τρόπος αξιολόγησης των κυκλωμάτων καθρέπτη ρεύματος.....	11
1.4 Αναφορές κεφαλαίου.....	11

2ο Κεφάλαιο

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WIDLAR

2.1 Εισαγωγή.....	12
2.2 Επίδραση της τάσης V_{BE} στο λόγο μεταφοράς ρεύματος του καθρέπτη.....	13
2.3 Επίδραση του συντελεστή ενίσχυσης ρεύματος β στο λόγο μεταφοράς ρεύματος του καθρέπτη.....	14
2.4 Επίδραση της τάσης V_{CE} και της τάσης Early στο λόγο μεταφοράς ρεύματος του καθρέπτη.....	16
2.5 Αντίσταση εξόδου του καθρέπτη Widlar.....	16
2.6 Αναφορές κεφαλαίου.....	17

3ο Κεφάλαιο

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ BUFFERED WIDLAR

3.1 Εισαγωγή.....	18
3.2 Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη.....	19
3.3 Αντίσταση εξόδου του καθρέπτη Buffered Widlar.....	22

3.4 Αναφορές κεφαλαίου.....	22
-----------------------------	----

4ο Κεφάλαιο

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WILSON

4.1 Εισαγωγή	23
4.2 Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη.....	24
4.3 Αντίσταση εξόδου του καθρέπτη Wilson.....	27
4.4 Αναφορές κεφαλαίου.....	32

5ο Κεφάλαιο

ΤΡΟΠΟΠΟΙΗΜΕΝΟΣ ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WILSON

5.1 Εισαγωγή	33
5.2 Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη.....	34
5.3 Αντίσταση εξόδου του τροποποιημένου καθρέπτη Wilson.....	35
5.4 Αναφορές κεφαλαίου.....	35

6ο Κεφάλαιο

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ CASCODE

6.1 Εισαγωγή	36
6.1.1 Το θεώρημα Miller.....	36
6.2 Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη.....	40
6.3 Αντίσταση εξόδου του καθρέπτη Cascode.....	42
6.3.1 Αντίσταση εξόδου τρανζίστορ σε συνδεσμολογία κοινής βάσης.....	43
6.4 Το βασικό πλεονέκτημα του καθρέπτη cascode έναντι των υπολοίπων.....	46
6.5 Αναφορές κεφαλαίου.....	47

7ο Κεφάλαιο

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ ΑΚΡΙΒΕΙΑΣ ΠΟΛΛΑΠΛΩΝ ΕΞΟΔΩΝ

7.1 Εισαγωγή	48
7.2 Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη.....	49
7.3 Αντίσταση εξόδου του καθρέπτη ρεύματος ακριβείας πολλαπλών εξόδων.....	54

7.4 Σύγκριση του λόγου μεταφοράς ρεύματος και της αντίστασης εξόδου όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα με τη θεωρητική ανάλυση.....	58
7.5 Αναφορές κεφαλαίου.....	59

8ο Κεφάλαιο

ΠΡΟΣΟΜΟΙΩΣΗ ΚΥΚΛΩΜΑΤΩΝ

8.1 Εισαγωγή	60
8.2 Προσδιορισμός της τιμής του συντελεστή ενίσχυσης ρεύματος β και αντίσταση εξόδου όλων των Κ.Ρ.....	61
8.3 Λόγος μεταφοράς ρεύματος και αντίσταση εξόδου όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα την προσομοίωση.....	63
8.4 Αναφορές κεφαλαίου.....	64

9ο Κεφάλαιο

ΚΑΤΑΣΚΕΥΗ ΚΥΚΛΩΜΑΤΩΝ ΚΑΘΡΕΠΤΗ ΡΕΥΜΑΤΟΣ

9.1 Εισαγωγή	65
9.2 Διαδικασία κατασκευής των τυπωμένων κυκλωμάτων.....	66
9.3 Λόγος μεταφοράς ρεύματος όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα τα πειραματικά αποτελέσματα.....	73
9.4 Σύγκριση του λόγου μεταφοράς ρεύματος όλων των κυκλωμάτων καθρέπτη ρεύματος σε επίπεδο προσομοίωσης και πειραματικών αποτελεσμάτων.....	77

Παράρτημα

i. Συστοιχία τρανζίστορ (Transistor Array HFA3096)	79
ii. Δημοσιεύσεις	92

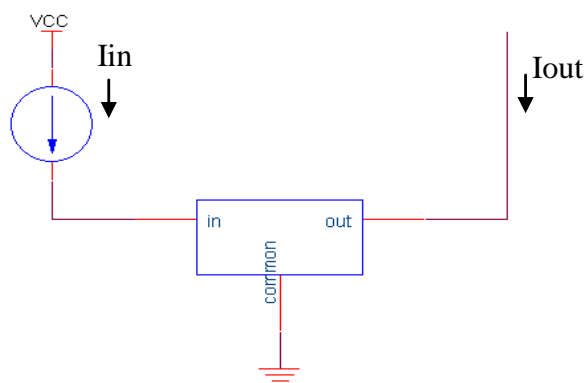
Ο ΙΔΑΝΙΚΟΣ ΚΑΙ ΜΗ-ΙΔΑΝΙΚΟΣ ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ

1. Εισαγωγή

Ξεκινώντας αυτήν την εργασία, καλό θα ήταν να γίνει μια αναφορά στα χαρακτηριστικά ενός καθρέπτη ρεύματος, είτε αυτός είναι ιδανικός είτε όχι. Κάθε στοιχείο - διάταξη, στον κόσμο των ηλεκτρονικών και όχι μόνο, είναι αδύνατο να λειτουργήσει παρουσιάζοντας ιδανική συμπεριφορά. Βέβαια, σκοπός του σχεδιαστή είναι να προσεγγίσει όσο το δυνατό περισσότερο το ιδανικό. Γι' αυτό το λόγο η εξέλιξη στη τεχνολογία είναι συνεχής. Παρόλ' αυτά και όσον αφορά τους καθρέπτες ρεύματος, ο τρόπος σχεδίασης που χρησιμοποιείται για πάρα πολλά χρόνια είναι σε γενικές γραμμές ο ίδιος, με μόνη αλλαγή την βελτιστοποίηση των στοιχείων (π.χ. των τρανζίστορ) που αποτελούν την διάταξη. Βασική όμως προϋπόθεση για την βελτίωση της λειτουργίας τους είναι η πλήρης κατανόησή τους, η αναγνώριση των λόγων για τους οποίους εμφανίζουν αδυναμία στη λειτουργία τους υπό κάποιες συνθήκες και η τεχνογνωσία ώστε να επιτευχθεί το καλύτερο αποτέλεσμα.

1.1. Ο ιδανικός καθρέπτης ρεύματος

Ο καθρέπτης ρεύματος, μπορεί να συμβολιστεί σαν ένα block διάγραμμα με τρεις ακροδέκτες, όπως φαίνεται στο σχήμα 1.



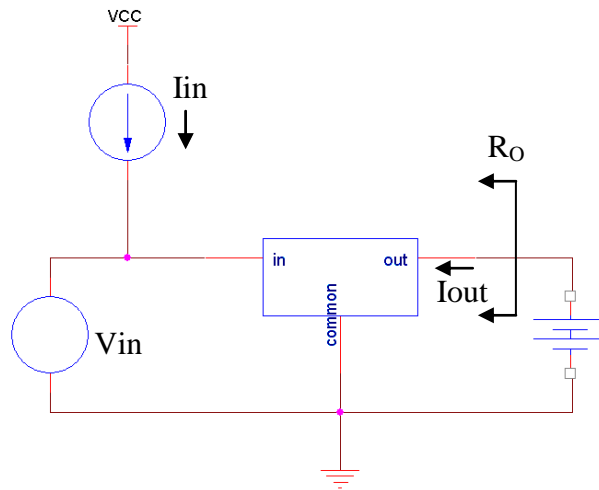
Σχ. 1 Ιδανικός καθρέπτης ρεύματος

Μια πηγή ρεύματος τροφοδοτεί την είσοδο του κυκλώματος. Σε ιδανική κατάσταση, το ρεύμα εισόδου “καθρεπτίζεται” στην έξοδο καθώς το κέρδος ρεύματος ισούται με μια μονάδα. Από εκεί η διάταξη παίρνει και το όνομά της “καθρέπτης ρεύματος”, στο εξής Κ.Ρ. [1.1]

Ο ιδανικός καθρέπτης θα παρουσίαζε ανεπηρέαστο κέρδος ρεύματος στη συχνότητα (ίσο με την μονάδα), όπως επίσης θα συνέχιζε να παράγει το ίδιο ρεύμα στην έξοδό του, ανεξαρτήτως της τάσεως εξόδου. Επιπροσθέτως, η πτώση τάσης στην είσοδο του κυκλώματος, θα έπρεπε να είναι ίση με μηδέν, μεταφέροντας έτσι όλη την πτώση τάσης πάνω στην πηγή ρεύματος εισόδου, κάτι που απλουστεύει την κατασκευαστική διαδικασία του κυκλώματος.

Αναλύοντας το γενικό block διάγραμμα ενός Κ.Ρ. μπορούν να αναγνωριστούν λόγοι για τους οποίους ένας Κ.Ρ. θα μπορούσε να παρουσιάσει απόκλιση στον τρόπο λειτουργίας του, σε σχέση με τον ιδανικό.

1.2. Ο μη ιδανικός καθρέπτης ρεύματος



Σχ. 2 Γενικό block διάγραμμα του μη ιδανικού καθρέπτη ρεύματος

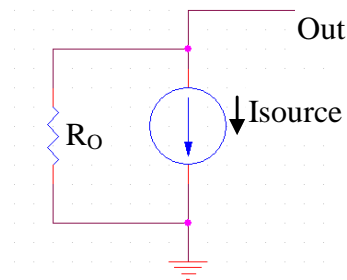
Στη πραγματικότητα είναι αρκετοί οι λόγοι για τους οποίους ένας καθρέπτης δεν θα μπορέσει να λειτουργήσει όπως ο ιδανικός [1.2]. Πρώτο και πιο σημαντικό είναι τα στοιχεία που τον αποτελούν. Μια τέτοια διάταξη αποτελείται στην πιο απλή της μορφή από δύο τρανζίστορ τα οποία θα πρέπει να έχουν μια σειρά από επιθυμητά χαρακτηριστικά, όπως άπειρο κέρδος, άπειρη αντίσταση εισόδου, μηδενικές παρασητικές χωρητικότητες, να είναι ακριβώς ίδια τα χαρακτηριστικά του ενός τρανζίστορ με του άλλου κ.α. Πέραν αυτού, λόγοι όπως η θερμοκρασία, ο θόρυβος, η φθορά στο χρόνο, η μη ύπαρξη περιφερειακών στοιχείων ακριβείας όπως αντιστάσεις, δυσκολεύουν περισσότερο την κατάσταση.

Έτσι, ενώ θεωρητικά μία τέτοια διάταξη έχει όλες τις προδιαγραφές ώστε να λειτουργήσει κοντά στο ιδανικό, εμφανίζονται όλες αυτές οι αδυναμίες στο ρεύμα εξόδου, στο λόγο μεταφοράς ρεύματος από την είσοδο στη έξοδο, στην τάση εισόδου που πλέον δεν είναι μηδενική, στην αντίσταση εξόδου του κυκλώματος που αλλάζει ανάλογα με το φορτίο αλλά και το ρεύμα λειτουργίας κ.α.

Μία πιο λεπτομερής ανάλυση όσον αφορά τα χαρακτηριστικά ενός μη ιδανικού καθρέπτη ρεύματος ακολουθεί στη συνέχεια.

1.2.1. Μεταβολή του ρεύματος εξόδου μεταβάλλοντας την τάση εξόδου

Ένας από τους λόγους διαφοροποίησης ενός πρακτικού κυκλώματος Κ.Ρ. με ένα ιδανικό είναι η μεταβολή του ρεύματος εξόδου του κυκλώματος μεταβάλλοντας την τάση εξόδου [1.3]. Η σχέση αυτή εκφράζεται σαν μέγεθος ως, R_o , την Ac αντίσταση εξόδου δηλαδή του κυκλώματος. Η αντίσταση αυτή, βλέποντας το κύκλωμα από την έξοδο προς την είσοδο, θα βρίσκεται παράλληλα με μια πηγή ρεύματος, της οποίας τιμή θα εξαρτάται από το ρεύμα εισόδου, όπως φαίνεται στο σχήμα 3.

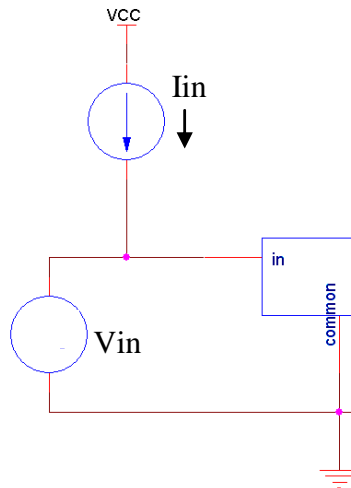


Σχ. 3 Ac αντίσταση εξόδου του καθρέπτη ρεύματος

Όσο μεγαλύτερη είναι λοιπόν η αντίσταση αυτή, τόσο ανεπηρέαστο θα είναι το ρεύμα εξόδου. Πρακτικά, όταν μειώνεται το ρεύμα εξόδου, αυξάνεται η αντίσταση εξόδου, άρα περισσότερη ακρίβεια στη μεταφορά ρεύματος από την είσοδο στην έξοδο μπορεί να προκληθεί. Παρόλ' αυτά, σε κυκλώματα όπου απαιτείται λειτουργία σε υψηλή συχνότητα, είναι απαραίτητο να χρησιμοποιηθεί μεγάλο ρεύμα εξόδου, οπότε και καθιστά σημαντικό η ποιότητα του καθρέπτη ρεύματος να είναι πολύ καλή.

1.2.2. Μη μηδενική αντίσταση εισόδου

Σε ιδανικές συνθήκες, συνδέοντας μια πηγή ρεύματος στην είσοδο ενός Κ.Ρ. η τάση τροφοδοσίας θα έπρεπε να πέφτει όλη πάνω στην πηγή ρεύματος, δεδομένου ότι η αντίσταση εισόδου του Κ.Ρ. είναι μηδενική. Πρακτικά, εφαρμόζοντας την πηγή ρεύματος στην είσοδο, δημιουργείται μια πτώση τάσης στους ακροδέκτες εισόδου του Κ.Ρ., η οποία και αφαιρείται από την τάση η οποία ιδανικά θα εφαρμόζεται στα άκρα της πηγής ρεύματος, σχήμα 4.



Σχ. 4 Πτώση τάσης στους ακροδέκτες εισόδου του καθρέπτη ρεύματος

Αυτό έχει σαν αποτέλεσμα το ρεύμα εισόδου της βαθμίδας να είναι διαφορετικό απ' ότι έχει υπολογιστεί ή πιο απλά από αυτό που υποθέτει ο σχεδιαστής ότι εφαρμόζει στην είσοδο του κυκλώματος. Συνεπώς, διαφορετικό από το αναμενόμενο θα είναι και το ρεύμα στην έξοδο του κυκλώματος.

1.2.3. Ενίσχυση ρεύματος

Ένα από τα δύο βασικότερα χαρακτηριστικά ενός Κ.Ρ. είναι το κέρδος ρεύματος του κυκλώματος. Ιδανικά, θα έπρεπε να ισούται με μονάδα. Πρακτικά, το κέρδος ρεύματος διαφέρει και αναφέρεται ως σφάλμα κέρδους που χωρίζεται σε δυο κατηγορίες :

i) Το συστηματικό σφάλμα, το οποίο υπάρχει ακόμα και όταν όλα τα τρανζίστορ ενός Κ.Ρ. είναι όμοια (έχουν ακριβώς τα ίδια χαρακτηριστικά).

ii) Το τυχαίο σφάλμα που οφείλεται σε λόγους ανομοιότητας των χαρακτηριστικών λειτουργίας των τρανζίστορ του κυκλώματος.

Οι δύο αυτές κατηγορίες σφαλμάτων θα συναντηθούν στη συνέχεια, κατά την θεωρητική ανάλυση όλων των κυκλωμάτων καθρέπτη ρεύματος.

1.2.4. Τροφοδοσία της βαθμίδας εξόδου

Σε αντίθεση με τον ιδανικό Κ.Ρ. και όπως φαίνεται και στο γενικό block διάγραμμα του σχήματος 2, για να λειτουργήσει σωστά ένας πρακτικός Κ.Ρ., απαιτείται μια πηγή τάσης η οποία θα παρέχει τη σωστή πόλωση στη βαθμίδα εξόδου,

ούτως ώστε αυτή να παράγει ένα ρεύμα το οποίο θα εξαρτάται αποκλειστικά από το ρεύμα εισόδου του Κ.Ρ.. Με άλλα λόγια η τάση αυτή είναι υπεύθυνη για τη λειτουργία των τρανζίστορ της βαθμίδας εξόδου, στην ενεργό περιοχή. Σε περίπτωση που η τάση αυτή μειωθεί κάτω από την ελάχιστη, τα τρανζίστορ εξόδου είτε θα σταματήσουν την λειτουργία τους, είτε θα υπολειτουργήσουν παραμορφώνοντας το ποσοστό του ρεύματος στην έξοδο του κυκλώματος, καθώς μέρος αυτού θα χρησιμοποιηθεί για την λειτουργία των τρανζίστορ.

1.3. Τρόπος αξιολόγησης των κυκλωμάτων καθρέπτη ρεύματος

Οι σημαντικότεροι παράμετροι ενός Κ.Ρ. θεωρούνται ο λόγος μεταφοράς ρεύματος από την είσοδο στην έξοδο, λ , και η αντίσταση εξόδου του, R_o . Η αξιολόγηση λοιπόν του κάθε κυκλώματος θα γίνει κυρίως όσον αφορά τις δυο παραπάνω παραμέτρους. Είναι αυτονόητο ότι για να διεξαχθεί μια αντικειμενική σύγκριση μεταξύ της κάθε τυπολογίας, θα πρέπει αυτές να εξεταστούν κάτω από τις ίδιες συνθήκες. Αυτό σημαίνει ίδιο ρεύμα εισόδου, ίδια τρανζίστορ, ίδια τροφοδοσία, ίδια θερμοκρασία λειτουργίας κτλ. Βέβαια, πέραν των δυο βασικών παραμέτρων, υπάρχουν και άλλοι παράμετροι, οι οποίοι με την πρόοδο της τεχνολογίας, τείνουν να γίνουν το ίδιο αν όχι πιο σημαντικοί από τους δυο πρώτους. Σαν παράδειγμα αναφέρεται ο αριθμός των τρανζίστορ που είναι αναγκαίος να χρησιμοποιηθεί για την κατασκευή ενός Κ.Ρ., κάτι που σχετίζεται άμεσα με την κατανάλωση αλλά και την ελάχιστη τάση τροφοδοσίας όλου του κυκλώματος, λόγω της απαιτούμενης τάσης μεταξύ βάσης-εκπομπού V_{BE} του κάθε τρανζίστορ, όπως επίσης και τον συνολικό χώρο που θα δαπανηθεί για ένα τέτοιο κύκλωμα πάνω στη “γκοφρέτα”.

1.4. Αναφορές κεφαλαίου

[1.1] Wikipedia - The free Encyclopedia, “Current Source”, ιστοσελίδα http://en.wikipedia.org/wiki/Current_source

[1.2] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.253-255.

[1.3] Toumazou C., Lidgey F.J., Haigh D., “Analogue IC design:the current-mode approach”, IEE circuits and Systems Series 2, pp. 239-244.

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WIDLAR

2.1. Εισαγωγή

Ο Widlar [2.1] είναι ο απλούστερος καθρέπτης ρεύματος που χρησιμοποιείται. Αποτελείται από δυο μόνο τρανζίστορ, όπως φαίνεται στο σχήμα 5. Το πρώτο τρανζίστορ είναι συνδεσμολογημένο ως δίοδος, καθώς η επαφή συλλέκτη – βάσης, είναι βραχυκυκλωμένη. Συνεπώς, κανένα ρεύμα δε διέρχεται από αυτή την επαφή και η επαφή βάσης – εκπομπού, πολώνεται ορθά. Η τάση αυτή θα ισούται με

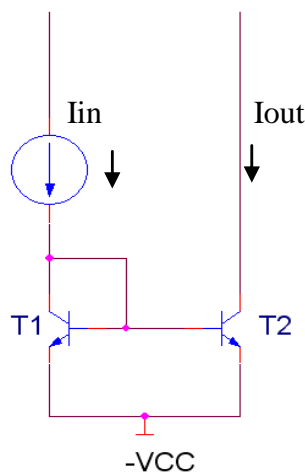
$$V_{BE1} = V_T \ln \frac{I_{C1}}{I_{S1}} \dots\dots\dots(1)$$

όπου

$$V_T = \frac{KT}{q} : \text{η τάση θερμότητας (thermal voltage)}$$

και

I_{S1} : το ρεύμα κόρου



Σχ. 5 Καθρέπτης ρεύματος Widlar

Σύμφωνα με το θεώρημα Kirchhoff, η επαφή βάσης – εκπομπού του δεύτερου τρανζίστορ, η οποία ελέγχει και το ρεύμα εξόδου του Κ.Ρ., θα είναι η ίδια με αυτή του T_1 .

$$V_{BE2} = V_T \ln \frac{I_{C2}}{I_{S2}} \dots \dots \dots (2)$$

2.2. Επίδραση της τάσης V_{BE} στο λόγο μεταφοράς ρεύματος του καθρέπτη

Ο λόγος μεταφοράς ρεύματος, λ , σε ένα Κ.Ρ., μπορεί να επηρεαστεί από τρεις παράγοντες. Η διαφορά στην τάση βάσης – εκπομπού (V_{BE}) που μπορούν να έχουν τα τρανζίστορ αν και όμοια, η διαφορά τους όσον αφορά την τάση συλλέκτη – εκπομπού V_{CE} , καθώς και η πεπερασμένη τιμή του β .

Το πόσο μπορεί η διαφορά των τάσεων V_{BE} των δυο τρανζίστορ στον Widlar Κ.Ρ. να επηρεάσει το συντελεστή λ , φαίνεται παρακάτω.

$$V_{BE2} - V_{BE1} = V_T \ln \left(\frac{I_{C2}}{I_{S2}} \right) - V_T \ln \left(\frac{I_{C1}}{I_{S1}} \right) \dots \dots \dots (3)$$

όπου $I_{C2} = I_{OUT}$

και $I_{C1} = I_{IN}$

Αυτό γράφεται

$$\frac{V_{BE2} - V_{BE1}}{V_T} = \ln \left(\frac{I_{OUT} I_{S1}}{I_{S2} I_{IN}} \right) \dots \dots \dots (4)$$

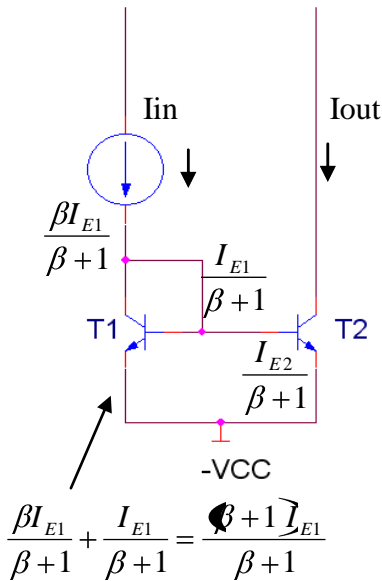
και

$$\frac{\Delta V_{BE}}{V_T} = \ln \left(\frac{I_{S1}}{I_{S2}} \right) \Rightarrow \frac{I_{S1}}{I_{S2}} = e^{\frac{\Delta V_{BE}}{V_T}} \approx 1 + \frac{\Delta V_{BE}}{V_T} \dots \dots \dots (5)$$

Σε τρανζίστορ της ίδιας “γκοφρέτας” το ΔV_{BE} μπορεί να φτάσει τα ± 5 mV. Επομένως και η διαφορά $\frac{I_{S1}}{I_{S2}}$ μπορεί να φτάσει περίπου στο 20%, μόνο λόγω του ΔV_{BE} .

2.3. Επίδραση του συντελεστή ενίσχυσης ρεύματος β στο λόγο μεταφοράς ρεύματος του καθρέπτη

Εφόσον τα δυο τρανζίστορ δεν είναι πανομοιότυπα, ο συντελεστής β του καθενός θα έχει καταρχάς πεπερασμένη τιμή και κατά δεύτερον θα είναι διαφορετικός. Ο λόγος μεταφοράς ρεύματος από την είσοδο στην έξοδο, επηρεάζεται από αυτό το γεγονός και θα είναι μεγαλύτερος ή μικρότερος από τη μονάδα, όπως φαίνεται και από την ανάλυση που ακολουθεί [2.2].



$$I_{IN} = I_{C1} + I_{B1} + I_{B2} \dots\dots\dots(6)$$

και

$$\frac{\beta I_{E1}}{\beta + 1} + \frac{I_{E1}}{\beta + 1} = \frac{\beta + 1 I_{E1}}{\beta + 1} \dots\dots\dots(7)$$

$$I_{IN} = \frac{\beta_1 I_{E1}}{\beta_1 + 1} + \frac{I_{E1}}{\beta_2 + 1} + \frac{I_{E2}}{\beta_2 + 1} = \frac{\beta + 1 I_{E1}}{\beta_1 + 1} + \frac{I_{E2}}{\beta_2 + 1} \dots\dots\dots(8)$$

και

$$I_{IN} = I_{E1} + \frac{I_{E2}}{\beta_2 + 1} = \frac{I_{E1} (\beta_2 + 1) + I_{E2}}{\beta_2 + 1} \dots\dots\dots(9)$$

Επίσης,

$$I_{OUT} = \beta_2 I_{B2} = \frac{\beta_2 I_{E2}}{\beta_2 + 1} \dots\dots\dots(10)$$

Άρα, από τις (9) και (10)

$$\frac{I_{OUT}}{I_{IN}} = \frac{\frac{\beta_2 I_{E2}}{\beta_2 + 1}}{\frac{I_{E1} (\beta_2 + 1) + I_{E2}}{\beta_2 + 1}} = \frac{1}{\frac{I_{E1} (\beta_2 + 1)}{\beta_2 I_{E2}} + \frac{1}{\beta_2}} \dots\dots\dots(11)$$

Επίσης,

$$I_{E1} = I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) e^{\frac{V_{BE1}}{V_T}} \dots\dots\dots(12)$$

Και

$$\frac{I_{E1}}{I_{E2}} = \frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) e^{\frac{V_{BE1}}{V_T}}}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right) e^{\frac{V_{BE2}}{V_T}}} \dots\dots\dots(13)$$

και αν $V_{BE1} = V_{BE2}$

τότε,

$$\frac{I_{E1}}{I_{E2}} = \frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right)}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right)} \Rightarrow \frac{I_{E1} \left(\frac{\beta_2 + 1}{\beta_2} \right)}{I_{E2} \left(\frac{\beta_1 + 1}{\beta_1} \right)} = \frac{I_{S1}}{I_{S2}} \dots\dots\dots(14)$$

και

$$\frac{I_{E1} \left(\frac{\beta_2 + 1}{\beta_2} \right)}{I_{E2}} = \frac{I_{S1}}{I_{S2}} \frac{I_{E2} \left(\frac{\beta_1 + 1}{\beta_1} \right)}{I_{E2}} \dots\dots\dots(15)$$

Άρα,

$$\frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right)}{I_{S2} \left(\frac{\beta_1 + 1}{\beta_1} \right)} + \frac{1}{\beta_2}} \dots\dots\dots(16)$$

και

$$\lambda = \frac{1}{\frac{I_{S1} \left(1 + \frac{1}{\beta_1} \right)}{I_{S2}} + \frac{1}{\beta_2}} \dots\dots\dots(17)$$

Επομένως, για να επιτευχθεί καλός λόγος μεταφοράς ρεύματος, θα πρέπει πρώτον η τιμή του β και για τα δυο τρανζίστορ να είναι αρκετά υψηλή όπως επίσης και τα τρανζίστορ να είναι όσο το δυνατό όμοια ως προς την κατασκευή τους για να αποφύγουμε διαφορές λόγω των I_{S1} και I_{S2} .

2.4. Επιδραση της τάσης V_{CE} και της τάσης Early στο λόγο μεταφοράς ρεύματος του καθρέπτη

Ένας ακόμα λόγος που μπορεί να επιφέρει διαφοροποιήσεις στο λόγο μεταφοράς ρεύματος, λ, είναι η τάση V_{CE} . Το ρεύμα στο συλλέκτη των δυο τρανζίστορ, ισούται με:

$$I_{C1} = I_{S1} e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE1}}{E_{A1}} \right) \dots\dots\dots (18)$$

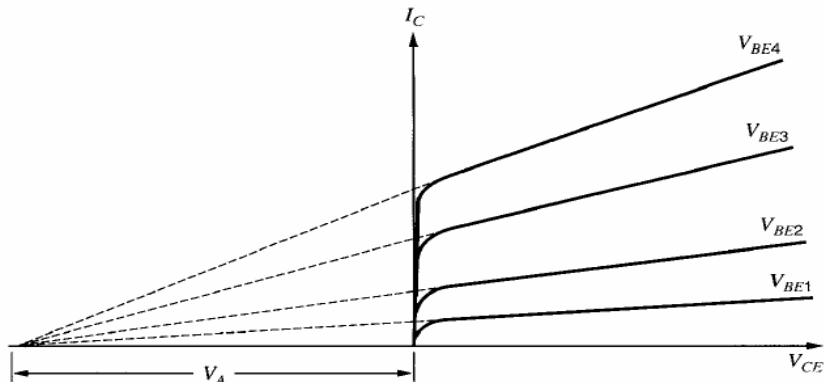
και

$$I_{C2} = I_{S2} e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE2}}{E_{A2}} \right) \dots\dots\dots (19)$$

Στην περίπτωση που η τάση Early (E_A ή V_A) ήταν άπειρη για τα δυο τρανζίστορ, η τιμή της V_{CE} , και η όποια διαφορά της στα δύο τρανζίστορ, δε θα επηρέαζε τα ρεύματα εισόδου – εξόδου. Πρακτικά όμως, η E_A δεν είναι άπειρη. Για το πρώτο τρανζίστορ η V_{CE} είναι η τάση V_{BE} , καθώς είναι συνδεδεσμένο σαν δίοδος. Για το δεύτερο τρανζίστορ, η V_{CE} εξαρτάται από το ρεύμα που τροφοδοτεί στο όποιο φορτίο είναι συνδεδεμένο στην έξοδο του. Συνεπώς, για την αποφυγή μεγάλης απόκλισης στο λόγο μεταφοράς ρευμάτων, θα πρέπει τα τρανζίστορ που χρησιμοποιούνται, να είναι όσο γίνεται όμοια ώστε να αποφεύγεται απόκλιση των I_{S1} και I_{S2} , καθώς επίσης και να έχουν όσο γίνεται μεγαλύτερη E_A , ώστε να μην επηρεάζει η διαφορά των V_{CE} . Πρακτικά, η E_A ενός τρανζίστορ κυμαίνεται στα 50V, οπότε και ο λόγος $\frac{V_{CE}}{E_A}$, είναι αρκετά μικρός, αλλά όχι αμελητέος.

2.5. Αντίσταση εξόδου του καθρέπτη Widlar

Το επιθυμητό για έναν Κ.Ρ. όσον αφορά την αντίσταση εξόδου του, θα ήταν να είναι άπειρη. Αυτό θα σήμαινε ότι θα παρέμενε ανεπηρέαστος σε κάθε είδους φορτίο. Καθώς στον Κ.Ρ. Widlar η έξοδος είναι ένα απλό τρανζίστορ, η αντίσταση εξόδου του κυκλώματος μπορεί να υπολογιστεί από τις χαρακτηριστικές εξόδους του τρανζίστορ, [2.1] καθώς και από την προβολή της E_A .



Σχ. 6 Χαρακτηριστικές εξόδου διπολικού τρανζίστορ συμπεριλαμβανομένης της E_A (V_A)

Η αντίσταση εξόδου για οποιοδήποτε σημείο λειτουργίας του τρανζίστορ, δίνεται από την προέκταση αυτού του σημείου προς τα πίσω και διαίρεσή του με το ρεύμα στο σημείο λειτουργίας. Επομένως, η αντίσταση εξόδου του K.P. Widlar θα είναι:

$$R_o = \frac{E_A}{I_{OUT}} \dots \dots \dots (20)$$

Μια αποδεκτή τιμή για την E_A είναι περίπου 50V. Συνεπώς, για ένα ρεύμα εξόδου της τάξης του 1mA , η αντίσταση εξόδου του Widlar K.P. θα ήταν περίπου 50KΩ.

2.6 Αναφορές κεφαλαίου

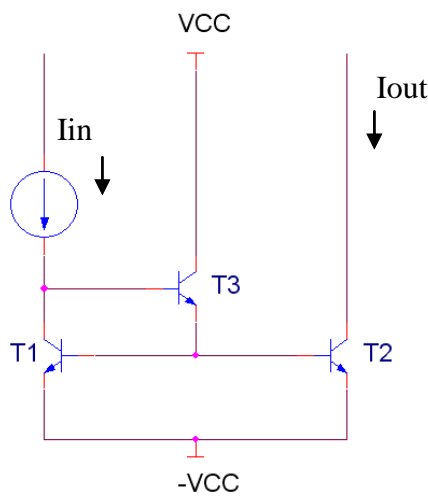
[2.1] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.255-257.

[2.2] Charalampidis N., ‘Novel approaches in voltage-follower design’, Ph.D Thesis, Oxford Brookes University, 2006.

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ BUFFERED WIDLAR

3.1. Εισαγωγή

Ένας τρόπος να βελτιωθεί ο λόγος μεταφοράς ρεύματος, λ , του καθρέπτη Widlar είναι η πρόσθεση ενός ακόμα τρανζίστορ, όπως φαίνεται στο σχήμα 7. Ο νέος αυτός καθρέπτης ρεύματος ονομάζεται Buffered Widlar [3.1].



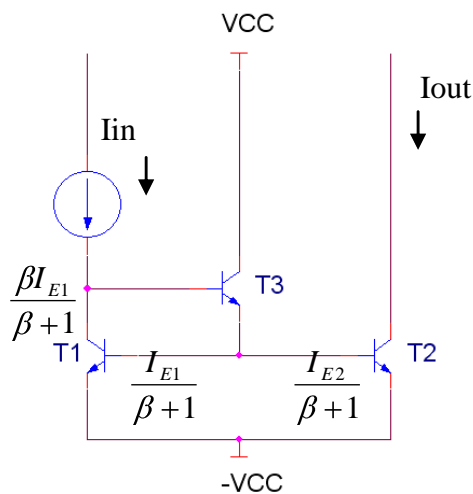
Σχ. 7 Καθρέπτης ρεύματος Buffered Widlar

Ένας από τους λόγους που ο συντελεστής λ ήταν διάφορος της μονάδας στον απλό Widlar, είναι το ρεύμα πόλωσης βάσεων των τρανζίστορ T_1 και T_2 . Εισάγοντας το τρανζίστορ T_3 , το ποσοστό του ρεύματος εισόδου που δαπανάται για την οδήγηση των T_1 και T_2 , είναι πολύ μικρότερο από αυτό στον απλό Widlar. Συνεπώς, το ρεύμα στον εκπομπό T_1 , είναι πολύ κοντά στο συλλέκτη, δηλαδή στο ρεύμα εισόδου του καθρέπτη. Εφόσον το κύκλωμα είναι έτσι σχεδιασμένο ώστε τα τρανζίστορ T_1 και T_2

να είναι σχεδόν όμοια, το ρεύμα στην έξοδο του καθρέπτη θα είναι πολύ κοντά στο ρεύμα εισόδου του.

3.2. Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη

Η ανάλυση του καθρέπτη ρεύματος, όσον αφορά στο λόγο μεταφοράς ρευμάτων, μπορεί να γίνει με την αναγνώριση των ρευμάτων σε κάθε κλάδο του κυκλώματος, όπως φαίνεται στο σχήμα 8.



Σχ. 8 Καθρέπτης ρεύματος Buffered Widlar και ρεύματα κάποιων κλάδων

Από το σχήμα, μπορεί να υπολογιστεί το ρεύμα βάσης του T_3 . Αυτό θα είναι:

$$I_{B3} = \frac{\frac{I_{E1}}{\beta_1 + 1} + \frac{I_{E2}}{\beta_2 + 1}}{\beta_3 + 1} = \frac{\beta_2 + 1 \cancel{\beta_1 + 1} I_{E1} + \beta_1 + 1 \cancel{\beta_2 + 1} I_{E2}}{\beta_1 + 1 \cancel{\beta_2 + 1} \cancel{\beta_3 + 1}} \dots (21)$$

Άρα το ρεύμα εισόδου του κυκλώματος θα είναι:

$$I_{IN} = I_{B3} + \frac{\beta_1 I_{E1}}{\beta_1 + 1} \dots (22)$$

αντικαθιστώντας το I_{B3} και βγάζοντας κοινό παράγοντα,

$$I_{IN} = \frac{\beta_2 + 1 \overline{I_{E1}} + \beta_1 + 1 \overline{I_{E2}} + \beta_2 + 1 \overline{\beta_3 + 1 \beta_1 I_{E1}}}{\beta_1 + 1 \overline{\beta_2 + 1 \overline{\beta_3 + 1}}} \dots\dots\dots(23)$$

Επίσης, το ρεύμα εξόδου ισούται με:

$$I_{OUT} = \frac{\beta_2 I_{E2}}{\beta_2 + 1} \dots\dots\dots(24)$$

Συνεπώς, ο λόγος μεταφοράς ρεύματος δίνεται από :

$$\frac{I_{OUT}}{I_{IN}} = \lambda = \frac{\frac{\beta_2 I_{E2}}{\beta_2 + 1}}{\frac{\beta_2 + 1 \overline{I_{E1}} + \beta_1 + 1 \overline{I_{E2}} + \beta_2 + 1 \overline{\beta_3 + 1 \beta_1 I_{E1}}}{\beta_1 + 1 \overline{\beta_2 + 1 \overline{\beta_3 + 1}}}} \dots\dots\dots(25)$$

$$\lambda = \frac{\beta_2 I_{E2} \overline{\beta_1 + 1 \overline{\beta_3 + 1}}}{\beta_2 + 1 \overline{I_{E1}} + \beta_1 + 1 \overline{I_{E2}} + \beta_3 + 1 \overline{\beta_1 I_{E1}}} \dots\dots\dots(26)$$

Διαιρώντας με $\beta_2 I_{E2} \overline{\beta_1 + 1 \overline{\beta_3 + 1}}$,

$$\lambda = \frac{1}{\frac{\beta_2 + 1 \overline{I_{E1}}}{\beta_2 I_{E2} \overline{\beta_1 + 1 \overline{\beta_3 + 1}}} + \frac{1}{\beta_2 \overline{\beta_3 + 1}} + \frac{\beta_2 + 1 \overline{\beta_1 I_{E1}}}{\beta_2 I_{E2} \overline{\beta_1 + 1}}} \dots\dots\dots(27)$$

Όπως αποδείχθηκε στην (14),

$$\frac{I_{E1} \left(\frac{\beta_2 + 1}{\beta_2} \right)}{I_{E2} \left(\frac{\beta_1 + 1}{\beta_1} \right)} = \frac{I_{S1}}{I_{S2}}$$

Οπότε,

$$\lambda = \frac{1}{\frac{I_{S1}}{I_S 2 \beta_1 \overline{\beta_3 + 1}} + \frac{1}{\beta_2 \overline{\beta_3 + 1}} + \frac{I_{S1}}{I_{S2}}} \dots\dots\dots(28)$$

και

$$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1 G_3 + 1}\right) + \frac{1}{\beta_2 G_3 + 1}} \dots\dots\dots(29)$$

Η διαφορά του Buffered με τον απλό Widlar, όσον αφορά το λόγο μεταφοράς ρευμάτων, είναι εμφανής. Ο πρώτος θα προσφέρει πολύ μεγαλύτερη ακρίβεια, καθώς ο όρος β αντικαθίσταται εδώ με β^2 , κάνοντας λιγότερο επιρρεπές το σύστημα στην πεπερασμένη τιμή του β των τρανζίστορ, άρα και καλύτερος λόγος μεταφοράς ρευμάτων θα είναι εφικτός. Παρόλ ' αυτά, είναι προφανές ότι ο λόγος μεταφοράς επηρεάζεται από το πόσο όμοια είναι τα τρανζίστορ (T_1 και T_2), όπως στον απλό Widlar. Όσο πιο κοντά είναι τα χαρακτηριστικά του ενός με του άλλου, τόσο πιο κοντά θα είναι το I_{S1} με το I_{S2} αλληλοεξουδετερώνοντας το ένα το άλλο στον παρονομαστή του κλάσματος.

3.3. Αντίσταση εξόδου του καθρέπτη Buffered Widlar

Όσον αφορά την έξοδο του κυκλώματος, παρατηρείται ότι δεν υπάρχει κάποια διαφορά σε σχέση με αυτή του απλού Widlar. Συνεπώς, η ανάλυση θα ακολουθήσει την ίδια διαδικασία, υπολογίζοντας δηλαδή την αντίσταση εξόδου του κυκλώματος από τις χαρακτηριστικές εξόδου του τρανζίστορ στην έξοδο του κυκλώματος [3.2]. Όπως αποδείχθηκε, η τιμή του θα δίνεται από την σχέση:

$$R_o = \frac{E_A}{I_{OUT}}$$

με τιμές της τάξεως των 50KΩ, όπως παρουσιάστηκε στην προηγούμενη παράγραφο.

3.4. Αναφορές κεφαλαίου

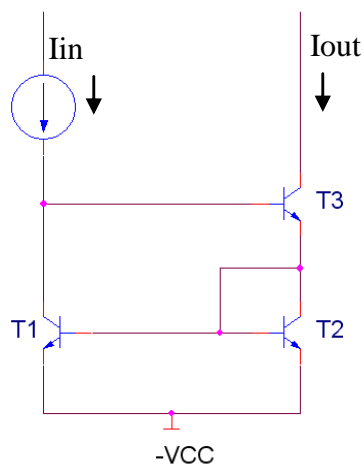
[3.1] Sedra A., Smith K., 'Microelectronic Circuits', Oxford University Press, 3rd Edition, New York, 1991, pp.649-655, pp.565-571.

[3.2] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., 'Analysis and Design of Analog Integrated Circuits', John Wiley and Sons, 4th Edition, New York, 2001, pp.255-257.

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WILSON

4.1. Εισαγωγή

Ο καθρέπτης Wilson [4.1] είναι ένα κύκλωμα με σχετικά καλό λόγο μεταφοράς ρεύματος και αυξημένη, σε σχέση με τους δυο προηγούμενους καθρέπτες, αντίσταση εξόδου. Το βασικό κύκλωμα φαίνεται στο σχήμα 9.



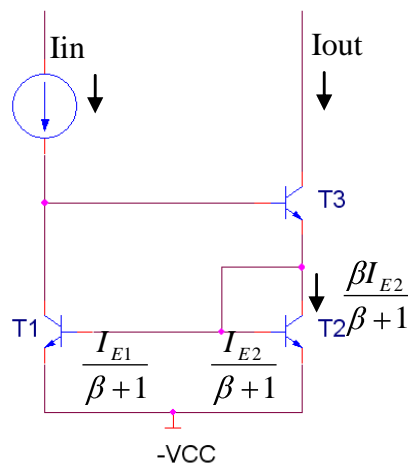
Σχ. 9 Καθρέπτης ρεύματος Wilson

Με μια πρώτη ματιά, φαίνεται το ρεύμα εισόδου να οδηγεί τη βάση του τρανζίστορ T_3 , το οποίο παράγει ένα ρεύμα στον εκπομπό του. Αυτός τροφοδοτεί την είσοδο ενός καθρέπτη Widlar. Υποθέτοντας ότι το τρανζίστορ T_1 και T_2 είναι όμοια, οπότε και σχηματίζουν έναν καθρέπτη μεγάλης ακρίβειας, το ρεύμα στο συλλέκτη του τρανζίστορ T_1 , θα ισούται με το ρεύμα εισόδου μείον το ρεύμα τροφοδοσίας της βάσης του T_3 . Φαίνεται, λοιπόν, ότι ο καθρέπτης Widlar, παρέχει ένα είδος αρνητικής αντίδρασης, καθώς μέρος του ρεύματος εξόδου, επιστρέφει στην είσοδο.

4.2. Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη

Η μεθοδολογία που θα ακολουθηθεί, για τον καθαρισμό του λόγου μεταφοράς ρεύματος, λ , είναι ίδια με αυτή της προηγούμενης παραγράφου. Θα αναγνωριστούν αρχικά τα ρεύματα σε όλους τους κλάδους και θα γίνει ο συσχετισμός μεταξύ τους.

Αρχικά λοιπόν, καθορίζονται τα ρεύματα, όπως φαίνεται στο σχήμα 10.



Σχ. 10 Καθρέπτης ρεύματος Wilson και ρεύματα κάποιων κλάδων

Το ρεύμα στον εκπομπό του T_3 ισούται με:

$$I_{E3} = I_{B1} + I_{B2} + I_{C2} = \frac{I_{E1}}{\beta_1 + 1} + \frac{I_{E2}}{\beta_2 + 1} + \frac{\beta_2 I_{E2}}{\beta_2 + 1} \dots \dots \dots (30)$$

και

$$I_{E3} = \frac{I_{E1}}{\beta_1 + 1} + I_{E2} \dots \dots \dots (31)$$

Το ρεύμα εξόδου του Κ.Ρ. ισούται με το ρεύμα συλλέκτη του T_3 , κατά συνέπεια ισούται με:

$$I_{OUT} = I_{C3} = \frac{\beta_3 I_{E3}}{\beta_3 + 1} \dots \dots \dots (32)$$

Κάνοντας τις αντικαταστάσεις,

$$I_{OUT} = \frac{\beta_3 \left(\frac{I_{E1}}{\beta_1 + 1} + I_{E2} \right)}{\beta_3 + 1} = \frac{\beta_3 (I_{E1} + \beta_1 + 1) I_{E2}}{\beta_1 + 1} \cdot \frac{1}{\beta_3 + 1}$$

Οπότε,

$$I_{OUT} = \frac{\beta_3 I_{E1} + \beta_3 I_{E2} (\beta_1 + 1)}{(\beta_1 + 1)(\beta_3 + 1)} \dots \dots \dots (33)$$

Αντίστοιχα, το ρεύμα στην είσοδο του Κ.Ρ. θα ισούται με:

$$I_{IN} = I_{C1} + I_{B3} = \frac{\beta I_{E1}}{\beta_1 + 1} + \frac{I_{E3}}{\beta_3 + 1} = \frac{\beta_1 I_{E1}}{\beta_1 + 1} + \frac{I_{E1}}{\beta_3 + 1} + \frac{I_{E2}}{\beta_3 + 1} \dots \dots \dots (34)$$

Κάνοντας μερικές αντικαταστάσεις,

$$I_{IN} = \frac{\beta_1 I_{E1}}{(\beta_1 + 1)} + \frac{I_{E1} + (\beta_1 + 1) I_{E2}}{(\beta_3 + 1)} = \frac{\beta_1 I_{E1}}{(\beta_1 + 1)} + \frac{I_{E1} + (\beta_1 + 1) I_{E2}}{(\beta_1 + 1)(\beta_3 + 1)}$$

Οπότε,

$$I_{IN} = \frac{(\beta_3 + 1) \beta_1 I_{E1} + I_{E1} + (\beta_1 + 1) I_{E2}}{(\beta_1 + 1)(\beta_3 + 1)} \dots \dots \dots (35)$$

Ο λόγος λοιπόν μεταφοράς ρεύματος δίνεται από την σχέση,

$$\frac{I_{OUT}}{I_{IN}} = \lambda = \frac{\frac{\beta_3 I_{E1} + \beta_3 I_{E2} (\beta_1 + 1)}{(\beta_1 + 1)(\beta_3 + 1)}}{\frac{(\beta_3 + 1) \beta_1 I_{E1} + I_{E1} + (\beta_1 + 1) I_{E2}}{(\beta_1 + 1)(\beta_3 + 1)}} = \frac{\beta_3 I_{E1} + \beta_3 I_{E2} (\beta_1 + 1)}{I_{E1} + I_{E2} (\beta_1 + 1) + (\beta_3 + 1) \beta_1 I_{E1}} \dots \dots \dots (36)$$

Διαιρώντας με $\beta_3 I_{E2} (\beta_1 + 1)$,

$$\frac{I_{OUT}}{I_{IN}} = \frac{\frac{I_{E1}}{I_{E2}(\beta_1 + 1)} + 1}{\frac{I_{E1}}{\beta_3 I_{E2}(\beta_1 + 1)} + \frac{1}{\beta_3} + \frac{\beta_1 I_{E1}(\beta_3 + 1)}{\beta_3 I_{E2}(\beta_1 + 1)}} \dots (37)$$

Από την (14) είναι γνωστό ότι για το $\frac{I_{E1}}{I_{E2}}$ ισχύει,

$$\frac{I_{E1}}{I_{E2}} = \frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) e^{\frac{V_{BE}}{V_T}}}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right) e^{\frac{V_{BE}}{V_T}}}$$

Και αν $V_{BE1} = V_{BE2}$,

$$\frac{I_{E1}}{I_{E2}} = \frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right)}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right)} = \frac{I_{S1}(\beta_1 + 1)\beta_2}{I_{S2}(\beta_2 + 1)\beta_1}$$

Αντικαθιστώντας,

$$\frac{I_{OUT}}{I_{IN}} = \frac{\frac{I_{S1}\beta_2}{I_{S2}\beta_1(\beta_2 + 1)} + 1}{\frac{I_{S1}\beta_2}{I_{S2}\beta_3\beta_1(\beta_2 + 1)} + \frac{1}{\beta_3} + \frac{I_{S1}\beta_2(\beta_3 + 1)}{I_{S2}\beta_3(\beta_2 + 1)}} \dots (38)$$

κοινός παράγοντας το $\frac{1}{\beta_3}$ και διαιρώντας με $\frac{I_{S1}\beta_2}{I_{S2}\beta_1(\beta_2 + 1)} + 1$

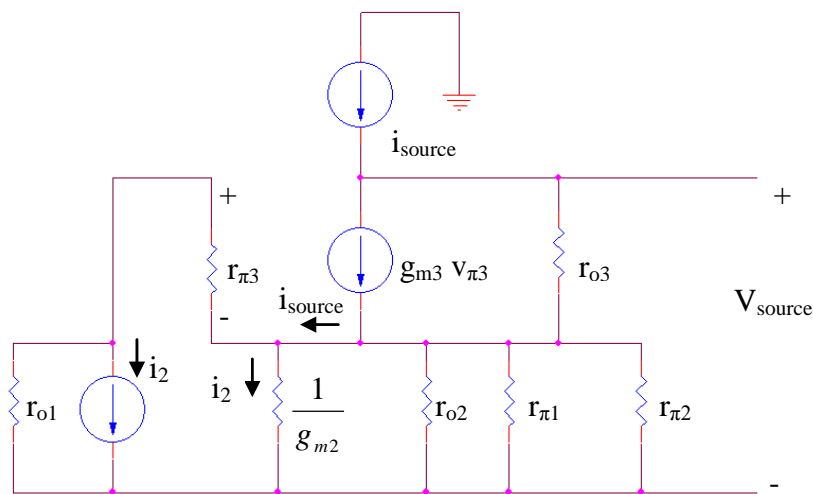
$$\frac{I_{OUT}}{I_{IN}} = \lambda = \frac{1}{\frac{I_{S1}\beta_2(\beta_3 + 1)}{I_{S2}\beta_3(\beta_2 + 1)} + \frac{1}{\beta_3}} \dots (39)$$

Άρα λοιπόν, φαίνεται ότι ο λόγος μεταφοράς ρεύματος, θα είναι παρόμοιος με αυτό του Widlar K.P. και χειρότερος από τον Buffered Widlar. Επίσης, εξαρτάται

στην πεπερασμένη τιμή β των τρανζίστορ, αλλά και στο πόσο ίδια θα είναι τα χαρακτηριστικά λειτουργίας των τρανζίστορ T_1 και T_2 , λόγω των $\frac{I_{S1}}{I_{S2}}$.

4.3 Αντίσταση εξόδου του καθρέπτη Wilson

Για την ανάλυση της αντίστασης εξόδου του καθρέπτη, θα ήταν ευκολότερο να μελετηθεί το κύκλωμα μέσω του ισοδύναμου του υβριδικού / μικρών σημάτων κυκλώματος, όπως φαίνεται στο σχήμα 11.



Σχ. 11 Ισοδύναμο κύκλωμα μικρών σημάτων του καθρέπτη ρεύματος Wilson

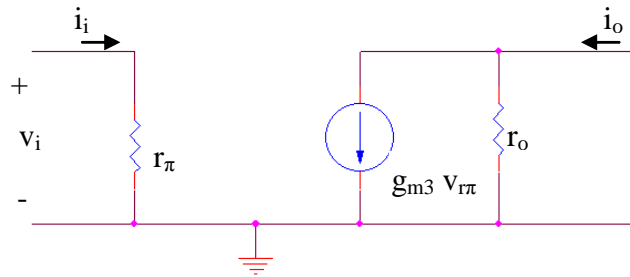
Για την ανάλυσή του, ένα μικρό ρεύμα εφαρμόζεται στην έξοδό του (i_{source}). Η σχέση μεταξύ της τάσης και του ρεύματος εξόδου, θα δώσει την αντίσταση εξόδου του κυκλώματος.

Ξεκινώντας από τον εκπομπό του τρανζίστορ T_3 , δηλαδή τη βάση του τρανζίστορ T_2 , η αντίσταση που φαίνεται ως προς τη γείωση, θα δίνεται από την σχέση:

$$R_{b2} = \frac{1}{g_{m2}} // r_{o2} // r_{\pi1} // r_{\pi2} \dots \dots \dots (40)$$

Ο όρος g_m , διαγωγιμότητα σώματος, [4.2] συμβολίζει την αλλαγή στο ρεύμα εξόδου, με βραχυκυκλωμένη την έξοδο του κυκλώματος, με κάθε αλλαγή της τάσης εισόδου (σχημα 12).

$$g_m = \frac{i_o}{v_i} \Big|_{v_o=0} \dots\dots\dots(41)$$



Σχ. 12 Μοντέλο μικρού σήματος για τον υπολογισμό της διαγωγιμότητα σώματος

Τυπικές τιμές για το g_m , είναι της τάξης του 0,04.

Επομένως, η παραλληλία στον όρο R_{b2} , θα δώσει:

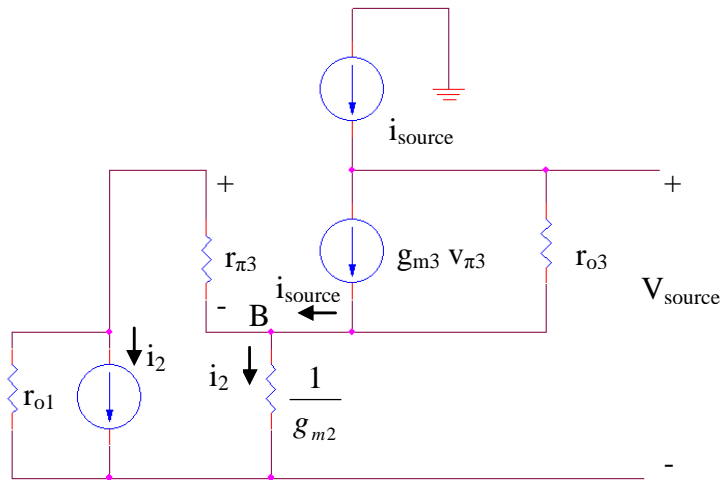
$$R_{b2} = \frac{1}{g_{m2}} \dots\dots\dots(42)$$

καθώς $r_{o2}g_{m2} \gg 1$, $r_{\pi1}g_{m2} \gg 1$ και $r_{\pi2}g_{m2} \gg 1$.

Η πηγή ρεύματος του τρανζίστορ T_1 , θεωρώντας ότι έχουμε έναν ιδανικό Wilson καθρέπτη, θα ισούται με το ρεύμα μέσα από το σαν δίοδο συνδεδεσμένο τρανζίστορ T_2 . Άρα θα είναι:

$$g_{m1} \frac{1}{g_{m2}} i_2 = \frac{g_{m1}}{g_{m2}} i_2 = 1i_2 \dots\dots\dots(43)$$

Το τροποποιημένο μοντέλο θα έχει την παρακάτω μορφή:



Σχ. 13 Τροποποιημένο ισοδύναμο κύκλωμα μικρών σημάτων του K.P. Wilson

Η τάση που δημιουργείται στην έξοδο λόγω της πηγής ρεύματος θα ισούται με:

$$V_{source} = \frac{i_2}{g_{m2}} + \left(i_{source} - g_{m3} V_{\pi3} \right) r_{o3} \dots\dots\dots(44)$$

Εφαρμόζοντας το θεώρημα Kirchhoff:

$$\frac{i_2}{g_{m2}} + V_{\pi3} + \frac{V_{\pi3}}{r_{\pi3}} + i_2 = 0 \dots\dots\dots(45)$$

από εδώ λύνοντας ως προς $V_{\pi3}$, [4.3]

$$V_{\pi3} = i_2 r_{\pi3} \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi3}}{r_{o1}}} \right) \dots\dots\dots(46)$$

επίσης, εφαρμόζοντας Kirchhoff στο σημείο B,

$$i_2 = i_{source} + \frac{V_{\pi 3}}{r_{\pi 3}} \dots\dots\dots(47)$$

αντικαθιστώντας την (46) στη (47),

$$i_2 = i_{source} - \frac{-i_2 r_{\pi 3} \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right)}{r_{\pi 3}} \dots\dots\dots(48)$$

$$\Rightarrow i_{source} = i_2 + i_2 \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right) \Rightarrow i_{source} = i_2 \left(1 + \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right) \right)$$

Τελικά, το i_2 θα ισούται με:

$$\Rightarrow i_2 = \frac{i_{source}}{1 + \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right)} \dots\dots\dots(49)$$

αντικαθιστώντας την (49) στην (46),

$$V_{\pi 3} = \frac{-i_{source} r_{\pi 3}}{1 + \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right)} \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right) \dots\dots\dots(50)$$

λύνοντας και απλοποιώντας,

$$V_{\pi 3} = -i_{source} r_{\pi 3} \frac{\left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right)}{1 + \frac{r_{\pi 3}}{r_{o1}} + 1 + \frac{1}{g_{m2} r_{o1}}} \frac{1}{1 + \frac{r_{\pi 3}}{r_{o1}}}$$

επομένως, η τάση που δημιουργείται στα άκρα της $r_{\pi 3}$ θα είναι:

$$V_{\pi 3} = -i_{source} r_{\pi 3} \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{2 + \frac{r_{\pi 3}}{r_{o1}} + \frac{1}{g_{m2} r_{o1}}} \right) \dots \dots \dots (51)$$

αντικαθιστώντας την (49) στην (44),

$$V_{source} = \frac{i_2}{g_{m2}} + i_{source} r_{o3} - r_{o3} g_{m3} V_{\pi 3} = \frac{i_{source}}{g_{m2}} \frac{\left(1 + \frac{1}{g_{m2} r_{o1}} \right)}{1 + \frac{r_{\pi 3}}{r_{o1}}} + i_{source} r_{o3} - r_{o3} g_{m3} V_{\pi 3} \dots \dots \dots (52)$$

και στη συνέχεια την (51) στην (52), και μεταφέροντας το i_{source} αριστερά,

$$\frac{V_{so}}{i_{source}} = \frac{1}{g_{m2} \left[1 + \left(\frac{1 + \frac{1}{g_{m2} r_{o1}}}{1 + \frac{r_{\pi 3}}{r_{o1}}} \right) \right]} + r_{o3} + \frac{r_{\pi 3} \left(1 + \frac{1}{g_{m2} r_{o1}} \right) g_{m3} r_{o3}}{2 + \frac{r_{\pi 3}}{r_{o1}} + \frac{1}{g_{m2} r_{o1}}} \dots \dots \dots (53)$$

Αν η r_{o1} είναι πολύ μεγάλη - σχεδόν άπειρη -, τότε το ρεύμα που ρέει μέσα από το συλλέκτη του T_2 , θα είναι το ίδιο με το i_2 . Η τελευταία σχέση λοιπόν μπορεί να γραφτεί:

$$\frac{V_{source}}{i_{source}} = R_o = \frac{1}{2g_{m1}} + r_{o2} + \frac{g_{m2}r_{\pi2}r_{o2}}{2} \dots\dots\dots(54)$$

Επειδή $r_{\pi} = \frac{\beta_o}{g_m} \Rightarrow r_{\pi}g_m = \beta_o$ και $g_m = \frac{\beta_o}{r_{\pi}}$

Άρα,

$$R_o \approx r_{o2} + \frac{\beta_o r_{o2}}{2} \approx \frac{\beta_o r_o}{2} \dots\dots\dots(55)$$

Από τα παραπάνω, είναι εμφανές ότι η αντίσταση εξόδου του καθρέπτη, θα είναι αρκετά μεγαλύτερη σε σχέση με τα προηγούμενα κυκλώματα, καθώς πολλαπλασιάζεται με τον όρο β. Επιπροσθέτως, η αντίσταση εξόδου, λόγω της αρνητικής ανάδρασης, θα παραμείνει σταθερή για κάθε τάση εξόδου. Αυτό, μπορεί εύκολα να διαπιστωθεί, εξετάζοντας το ρεύμα εισόδου του τρανζίστορ, T_3 , και το ρεύμα στον εκπομπό του. Το ρεύμα λοιπόν που ρέει από τον εκπομπό του T_3 , “καθρεπτίζεται” μέσω του Widlar καθρέπτη (τρανζίστορ T_1 και T_2), στο συλλέκτη του T_1 και ρέει στη βάση του T_3 . Έτσι, οι όποιες αλλαγές στο ρεύμα συλλέκτη του T_3 , λόγω μεταβολής της τάσης εξόδου, θα μεταβάλλουν και το ρεύμα τροφοδοσίας της βάσης του T_3 , άρα και το ρεύμα εκπομπού του, κρατώντας την αντίσταση εξόδου του τρανζίστορ, άρα και την αντίσταση εξόδου του Κ.Ρ. σταθερή.

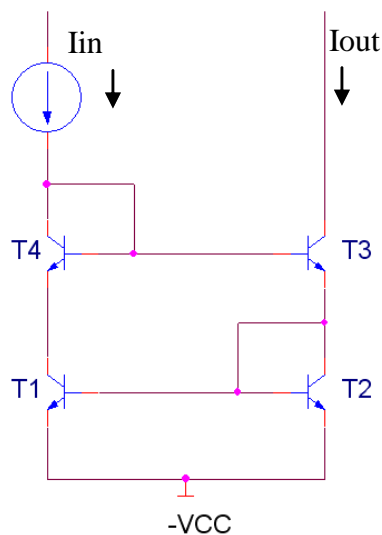
4.4. Αναφορές κεφαλαίου

[4.1] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.274-277.
 [4.2] Sedra A., Smith K., ‘Microelectronic Circuits’, Oxford University Press, 3rd Edition, New York, 1991, pp.649-655, pp.478-480.
 [4.3] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.275.

ΤΡΟΠΟΠΟΙΗΜΕΝΟΣ ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ WILSON

5.1. Εισαγωγή

Το πλεονέκτημα του καθρέπτη Wilson, έναντι του Widlar, είναι καθαρά η αυξημένη αντίσταση εξόδου που προσφέρει. Όσον αφορά στο συντελεστή μεταφοράς ρεύματος, δεν έχει να παρουσιάσει κάποια σημαντική διαφορά. Ο τροποποιημένος όμως Wilson [5.1], εξακολουθεί να προσφέρει την αυξημένη αντίσταση εξόδου του απλού Wilson, βελτιώνοντας συγχρόνως κατά πολύ το λόγο μεταφοράς ρεύματος. Το κύκλωμα του τροποποιημένου καθρέπτη Wilson φαίνεται στο σχήμα 14:



Σχ. 14 Τροποποιημένος καθρέπτης ρεύματος Wilson

5.2. Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη

Η διαφοροποίηση του τροποποιημένου Wilson, έγκειται στη μεταφορά ρεύματος του Widlar K.P., του καθρέπτη δηλαδή που αποτελείται από τα τρανζίστορ T_1 και T_2 . Όπως αποδείχθηκε στην ανάλυση του Widlar, ο λόγος μεταφοράς ρεύματος δίνεται από την σχέση,

$$\lambda = \frac{1}{\frac{I_{s1}}{I_{s2}} \left(1 + \frac{1}{\beta_1} \right) + \frac{1}{\beta_2}}$$

Το πόσο ακριβής θα είναι η μεταφορά, εξαρτάται, πέραν της τιμής του συντελεστή β , στο πόσο όμοια θα είναι τα τρανζίστορ, ώστε να εξαλειφθούν οι όροι I_{s1} και I_{s2} . Σύμφωνα με την εξίσωση ρεύματος συλλέκτη, ισχύει: [5.2]

$$I_C = I_s e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE}}{V_A} \right) \dots \dots \dots (56)$$

Στον απλό Wilson, η τάση V_{CE} , στα τρανζίστορ T_1 και T_2 , ήταν διαφορετική. Αυτό γιατί, μεταξύ συλλέκτη και εκπομπού στο T_1 , υπήρχε το άθροισμα των τάσεων $V_{BE_{T2}}$ και $V_{BE_{T3}}$, ενώ η τάση συλλέκτη – εκπομπού του τρανζίστορ T_2 , ήταν μόλις $V_{BE_{T2}}$.

Προσθέτοντας το τρανζίστορ T_4 , έχει ως σκοπό την εξίσωση των τάσεων V_{CE} των T_1 και T_2 , ώστε να επιτυγχάνεται καλύτερη μεταφορά ρεύματος. Εφόσον το επιπλέον τρανζίστορ είναι σε συνδεσμολογία διόδου, η τάση V_{BE} , είναι ίδια με αυτή του T_3 . Εφόσον τα τρανζίστορ T_1 και T_2 έχουν τα ίδια V_{BE} , αναγκάζεται και το τρανζίστορ T_1 , να λειτουργήσει με μηδενική V_{CB} , άρα η τάση V_{CE} των T_1 και T_2 , είναι πλέον η ίδια.

Το αποτέλεσμα είναι η όποια διαφορά μεταξύ των ρευμάτων συλλέκτη των δύο τρανζίστορ, να οφείλεται πλέον μόνο στην πιθανή μικρή διαφορά στην τάση Early (V_A). Πρακτικά, στη εξίσωση μεταφοράς ρεύματος, λ , ο όρος $\frac{I_{s1}}{I_{s2}}$, θα είναι ακόμα πιο κοντά στη μονάδα, άρα και ο ίδιος ο συντελεστής.

5.3. Αντίσταση εξόδου του τροποποιημένου καθρέπτη Wilson

Όσον αφορά την αντίσταση εξόδου του κυκλώματος, παρατηρώντας από την έξοδο προς την είσοδο, φαίνεται ακριβώς ό,τι και στον απλό Wilson. Η αντίσταση λοιπόν, εξόδου, θα δίνεται από την σχέση:

$$R_o = \frac{\beta_o r_o}{2} \dots\dots\dots(57)$$

παρουσιάζοντας τις ίδιες ιδιότητες, όπως εξηγήθηκαν στην προηγούμενη ενότητα, εξακολουθώντας το κύκλωμα να παρέχει αρνητική ανάδραση, άρα και σταθερή αντίσταση εξόδου, ανεξαρτήτως της τάσης εξόδου.

5.4. Αναφορές κεφαλαίου

[5.1] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.277-278.

[5.2] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., ‘Analysis and Design of Analog Integrated Circuits’, John Wiley and Sons, 4th Edition, New York, 2001, pp.9-16.

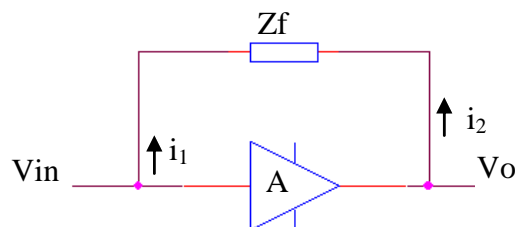
ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ CASCODE

6.1. Εισαγωγή

Πέραν του λόγου μεταφοράς ρεύματος και της αντίστασης εξόδου ενός καθρέπτη ρεύματος, σημαντική είναι και η συμπεριφορά του κυκλώματος σε υψηλότερες συχνότητες λειτουργίας. Το πιο σύνηθες στοιχείο που περιορίζει την ταχύτητα ενός τρανζίστορ, είναι η εσωτερική χωρητικότητα C_{CB} , η οποία συνδέει είσοδο και έξοδο και η οποία κατά Miller, μπορεί να γίνει τόσο μεγάλη, ώστε να απαγορεύσει τη λειτουργία ενός τρανζίστορ σε υψηλή συχνότητα. Για την σωστή ανάλυση του καθρέπτη ρεύματος cascode είναι απαραίτητη η αναφορά και ανάπτυξη του θεωρήματος Miller, που ακολουθεί παρακάτω.

6.1.1. Το θεώρημα Miller

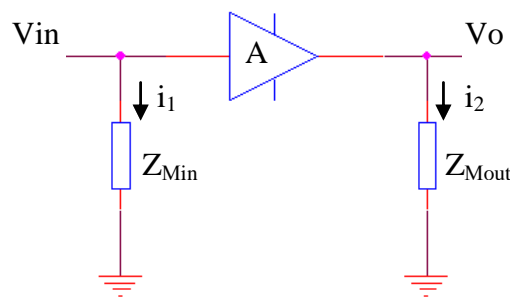
Αναλύοντας ένα κύκλωμα, ειδικότερα όταν η ανάλυση πρέπει να γίνει σε υψηλή συχνότητα, υπάρχει αρκετή δυσκολία, όταν θα πρέπει να εξεταστεί η επιρροή ενός στοιχείου που ενώνει άμεσα την είσοδο με την έξοδο του κυκλώματος. Για παράδειγμα, στον ενισχυτή του σχήματος 15,



Σχ. 15 Block διάγραμμα απλού ενισχυτή

η ανάλυση του στοιχείου ανάδρασης μπορεί να γίνει πολύπλοκη, ειδικά όταν αυτό δεν παρουσιάζει καθαρά ωμική συμπεριφορά. Χρησιμοποιώντας το θεώρημα Miller [6.1], είναι δυνατόν να γίνει η ανάλυση, με ένα ισοδύναμο κύκλωμα, το οποίο πρακτικά θα παρουσιάζει την ίδια συμπεριφορά, τα ίδια ρεύματα και τάσεις, με το αρχικό κύκλωμα, κάτω από κάθε συνθήκη.

Αν υποθέσουμε αρχικά, ότι το στοιχείο ανάδρασης, έχει ωμική συμπεριφορά, το ισοδύναμο κύκλωμα, θα είναι ως εξής (σχήμα 16):



Σχ. 16 Ισοδύναμο κατά Miller block διάγραμμα απλού ενισχυτή

Για το κύκλωμα του σχήματος 15 ισχύει ότι:

$$i_1 = \frac{v_i - v_o}{Z_f} = \frac{v_i - Av_i}{Z_f} = \frac{v_i (1 - A)}{Z_f} \dots\dots\dots (58)$$

και

$$i_2 = \frac{v_o - v_i}{Z_f} = \frac{v_o - \frac{v_o}{A}}{Z_f} = \frac{v_o \left(1 - \frac{1}{A}\right)}{Z_f} \dots\dots\dots (59)$$

Για το κύκλωμα του σχήματος 16 ισχύει ότι:

$$i_1 = \frac{v_i}{Z_{Min}} \dots\dots\dots (60)$$

και

$$i_2 = \frac{v_o}{Z_{Mout}} \dots\dots\dots (61)$$

Συνδυάζοντας (58) και (60),

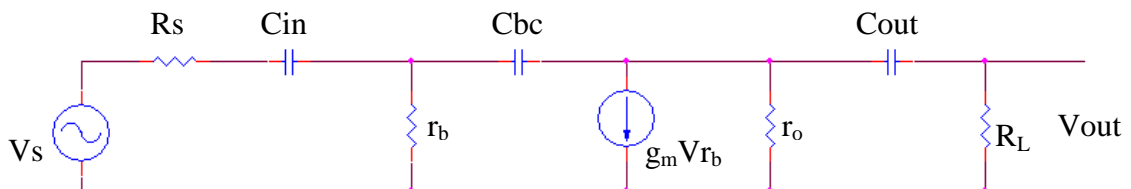
$$\frac{v_i \left(\leftarrow -A \right)}{Z_f} = \frac{v_i}{Z_{Min}} \Rightarrow Z_{Min} = \frac{v_i Z_f}{v_i \left(\leftarrow -A \right)} \Rightarrow Z_{Min} = \frac{Z_f}{1-A} \dots \dots \dots (62)$$

Επίσης, συνδυάζοντας (59) και (61),

$$\frac{v_o \left(1 - \frac{1}{A} \right)}{Z_f} = \frac{v_o}{Z_{Mout}} \Rightarrow Z_{Mout} = \frac{v_o Z_f}{v_o \left(1 - \frac{1}{A} \right)} \Rightarrow Z_{Mout} = \frac{Z_f}{1 - \frac{1}{A}} \dots \dots \dots (63)$$

Ο περιορισμός του θεωρήματος Miller έρχεται όταν το κέρδος, του όποιου ενισχυτή, επηρεάζεται άμεσα από το στοιχείο ανάδρασης. Σε αυτή την περίπτωση, η εφαρμογή του θεωρήματος, δε θα οδηγούσε σε ρεαλιστικά αποτελέσματα, παρά μόνο σε μια προσεγγιστική ανάλυση του κυκλώματος. [6.2]

Εξετάζοντας το ίδιο θεώρημα σε ένα τρανζίστορ, σε συνδεσμολογία ενισχυτή, θα ξεκινούσε η ανάλυση με το κύκλωμα του σχήματος 17.



Σχ. 17 Ισοδύναμο διάγραμμα μικρών σημάτων ενός τρανζίστορ CE

Αν και η ανάλυση του κυκλώματος σε αυτή τη μορφή είναι εφικτή, το θεώρημα Miller, θα μπορούσε να την κάνει πολύ ευκολότερη. Παρόλ' αυτά, υπάρχει μια ιδιαιτερότητα. Το στοιχείο που ενώνει την είσοδο με την έξοδο, (στην προκειμένη περίπτωση ο πυκνωτής C_{bc}), επηρεάζει κατά ένα βαθμό το κέρδος της διάταξης. Συνεπώς, υπάρχει περίπτωση, μετά το μετασχηματισμό του κυκλώματος, να χαθεί από την ανάλυση η συμβολή αυτού του στοιχείου, στο κέρδος της όλης διάταξης. Εντούτοις, μπορεί να αποδειχθεί, ότι η συμβολή του C_{bc} , στο κέρδος, είναι μικρή.

Για να εφαρμοστεί το θεώρημα Miller, πρέπει πρώτα να οριστεί το κέρδος τάσης της διάταξης, η τάση δηλαδή V_{rb} και V_{out} . Η προσέγγιση, λοιπόν, που μπορεί να γίνει, είναι ότι το ρεύμα που περνάει μέσα από τον C_{bc} , είναι πάρα πολύ μικρό, σε σχέση με

αυτό της πηγής $g_m V_{rb}$, άρα και μπορεί να θεωρηθεί αμελητέο συνεπώς, ότι δεν επηρεάζει το κέρδος. Έτσι λοιπόν, το κέρδος τάσης του τρανζίστορ, θα δίνεται από τη σχέση:

$$\frac{V_{out}}{V_{rb}} = -g_m r_o // R_L \dots\dots\dots(64)$$

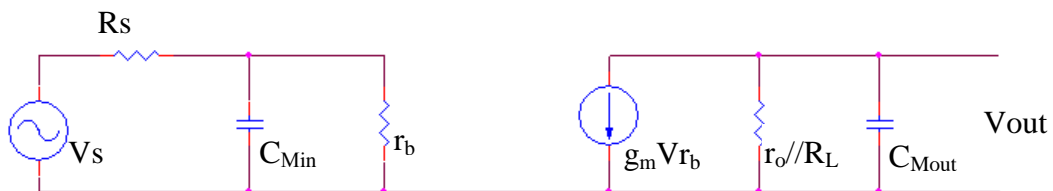
Με άμεση εφαρμογή στους τύπους (62) και (63), δίνεται η κατά Miller χωρητικότητα εισόδου και εξόδου. Αυτή θα είναι:

$$Z_{Min} = \frac{Z_f}{1-A} = \frac{X_c}{1 - (-g_m r_o // R_L)} \Rightarrow C_{Min} = C_{bc} \left(1 + \frac{1}{g_m r_o // R_L} \right) \dots\dots\dots(65)$$

και

$$Z_{Mout} = \frac{Z_f}{1-\frac{1}{A}} = \frac{X_c}{1 - \frac{1}{-g_m r_o // R_L}} \Rightarrow C_{Mout} = C_{bc} \left(1 + \frac{1}{g_m r_o // R_L} \right) \dots\dots\dots(66)$$

Το κατά Miller ισοδύναμο κύκλωμα θα έχει την μορφή του κυκλώματος του σχήματος 18.



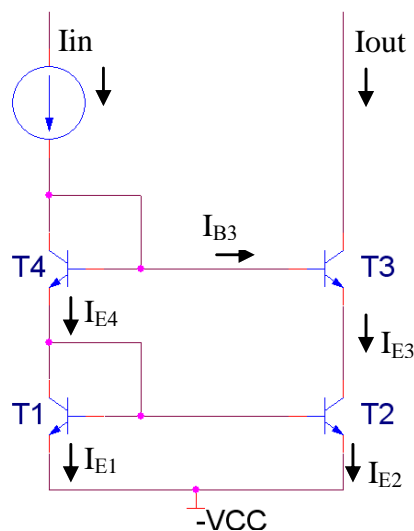
Σχ. 18 Ισοδύναμο διάγραμμα κατά Miller μικρών σημάτων ενός τρανζίστορ CE

Το συμπέρασμα που βγαίνει είναι ότι η κατά Miller χωρητικότητα εισόδου της διάταξης, είναι αυτή που θα υπερिशύσει, καθώς πολλαπλασιάζεται ο αρχικός πυκνωτής C_{bc} με το κέρδος της διάταξης. Αυτός θα είναι και ο λόγος αδυναμίας λειτουργίας του κυκλώματος σε υψηλότερες συχνότητες, καθώς το μέγεθος του πυκνωτή C_{bc} , θα αυξάνει, συνεπώς θα αυξάνεται και η κατά Miller χωρητικότητα εισόδου του κυκλώματος.

6.2. Υπολογισμός του λόγου μεταφοράς ρεύματος του καθρέπτη

Ο cascode καθρέπτης, είναι πολύ διαδεδομένος, γιατί συνδυάζει καλό λόγο μεταφοράς ρεύματος, αρκετά μεγάλη αντίσταση εξόδου και λειτουργία σε υψηλότερες συχνότητες, σε σχέση με όλες τις προηγούμενες διατάξεις που παρουσιάστηκαν ως τώρα. Με μια ματιά, φαίνεται σα δύο καθρέπτες Widlar, ο ένας πάνω στον άλλο, όπως φαίνεται στο σχήμα 19. Και αυτό είναι. Είναι λοιπόν προφανές, ποιό θα είναι το βασικό του μειονέκτημα. Απαιτεί υψηλότερη τάση τροφοδοσίας, ιδιαίτερα αν στο ίδιο κύκλωμα χρησιμοποιείται για να τροφοδοτήσει ρεύμα (current source) και να αντλήσει ρεύμα (current sink).

Καθορίζοντας τα ρεύματα σε κάθε κλάδο, θα γίνει ο υπολογισμός του λόγου μεταφοράς ρεύματος [6.3].



Σχ. 19 Καθρέπτης ρεύματος Cascode

Παρατηρώντας τα ρεύματα σε κάθε κλάδο, ισχύουν τα εξής,

$$I_{E3} = \frac{\beta_2 I_{E2}}{\beta_2 + 1} \dots \dots \dots (67)$$

$$I_{E4} = \frac{I_{E2}}{\beta_2 + 1} + I_{E1} = \frac{I_{E2} + (\beta_2 + 1) I_{E1}}{\beta_2 + 1} \dots \dots \dots (68)$$

$$I_{B3} = \frac{I_{E3}}{\beta_3 + 1} = \frac{\beta_2 I_{E2}}{(\beta_3 + 1)(\beta_2 + 1)} \dots \dots \dots (69)$$

Συνεπώς, το ρεύμα εισόδου του καθρέπτη θα είναι:

$$I_{IN} = I_{B3} + I_{E4} = \frac{\beta_2 I_{E2}}{\beta_3 + 1} + \frac{I_{E2} + \beta_2 + 1 I_{E1}}{\beta_2 + 1} \dots\dots\dots(70)$$

και

$$I_{IN} = \frac{\beta_2 I_{E2} + \beta_3 + 1 I_{E2} + \beta_3 + 1 \beta_2 + 1 I_{E1}}{\beta_3 + 1 \beta_2 + 1} \dots\dots\dots(71)$$

Επίσης, το ρεύμα εξόδου ισούται με:

$$I_{OUT} = \beta_3 I_{B3} = \frac{\beta_3 \beta_2 I_{E2}}{\beta_2 + 1 \beta_3 + 1} \dots\dots\dots(72)$$

Άρα, ο λόγος μεταφοράς θα ισούται με:

$$\frac{I_{OUT}}{I_{IN}} = \lambda = \frac{\beta_3 \beta_2 I_{E2}}{\beta_2 I_{E2} + \beta_3 + 1 I_{E2} + \beta_3 + 1 \beta_2 + 1 I_{E1}} \dots\dots\dots(73)$$

Διαιρώντας με $\beta_3 \beta_2 I_{E2}$,

$$\lambda = \frac{1}{\frac{\beta_2 I_{E2}}{\beta_3 \beta_2 I_{E2}} + \frac{\beta_3 + 1 I_{E2}}{\beta_3 \beta_2 I_{E2}} + \frac{\beta_3 + 1 \beta_2 + 1 I_{E1}}{\beta_3 \beta_2 I_{E2}}}$$

και

$$\lambda = \frac{1}{\frac{1}{\beta_3} + \frac{\beta_3 + 1}{\beta_3 \beta_2} + \frac{I_{E1} \beta_3 + 1 \beta_2 + 1}{I_{E2} \beta_3 \beta_2}} \dots\dots\dots(74)$$

Όπως αποδείχθηκε σε προηγούμενο κεφάλαιο (σχέση (13) και (14) αντίστοιχα) για ίδιο V_{BE} ,

$$\frac{I_{E1}}{I_{E2}} = \frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right)}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right)}$$

οπότε, η (74) μπορεί να γραφεί:

$$\lambda = \frac{1}{\frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) (\beta_3 + 1) (\beta_2 + 1)}{I_{S2} \left(\frac{\beta_2 + 1}{\beta_2} \right) \beta_3 \beta_2} + \frac{1}{\beta_3} + \frac{\beta_3 + 1}{\beta_3 \beta_2}} \dots \dots \dots (75)$$

Αναπτύσσοντας και απλοποιώντας την σχέση,

$$\lambda = \frac{1}{\frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) (\beta_3 + 1) (\beta_2 + 1)}{I_{S2} + \left(\frac{\beta_2 \beta_3 \beta_2}{\beta_2} + \frac{\beta_3 \beta_2}{\beta_2} \right)} + \frac{1}{\beta_3} + \frac{\beta_3 + 1}{\beta_3 \beta_2}}$$

$$\Rightarrow \lambda = \frac{1}{\frac{I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) (\beta_3 + 1) (\beta_2 + 1)}{I_{S2} \beta_3 (\beta_2 + 1)} + \frac{1}{\beta_3} + \frac{\beta_3 + 1}{\beta_3 \beta_2}}$$

$$\Rightarrow \lambda = \frac{1}{\frac{I_{S1} (\beta_1 + 1) (\beta_3 + 1)}{I_{S2} \beta_1 \beta_3} + \frac{\beta_3 + 1}{\beta_2 \beta_3} + \frac{1}{\beta_3}}$$

Καταλήγοντας τελικά στην παρακάτω σχέση:

$$\lambda = \frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1} + \frac{1}{\beta_3} + \frac{1}{\beta_1 \beta_3} \right) + \frac{1}{\beta_2} + \frac{1}{\beta_3} + \frac{1}{\beta_2 \beta_3}} \dots \dots \dots (76)$$

Από την παραπάνω σχέση μεταξύ του ρεύματος εξόδου και ρεύματος εισόδου, βγαίνουν δύο συμπεράσματα.

1. Καταρχάς, όπως και στους προηγούμενους καθρέπτες, απαιτούνται δύο τρανζίστορ με μεγάλο συντελεστή β , ώστε να υπάρχει ακριβής μεταφορά ρεύματος.
2. Κατά δεύτερον, όπως και στον καθρέπτη Wilson, η τάση V_{BE} των τρανζίστορ T_1 και T_2 , είναι κοινή και η $V_{CB}=0$, συνεπώς οι όροι I_{S1} και I_{S2} είναι πάρα πολύ κοντά, άρα επιτυγχάνεται ακρίβεια στο λόγο μεταφοράς ρεύματος.

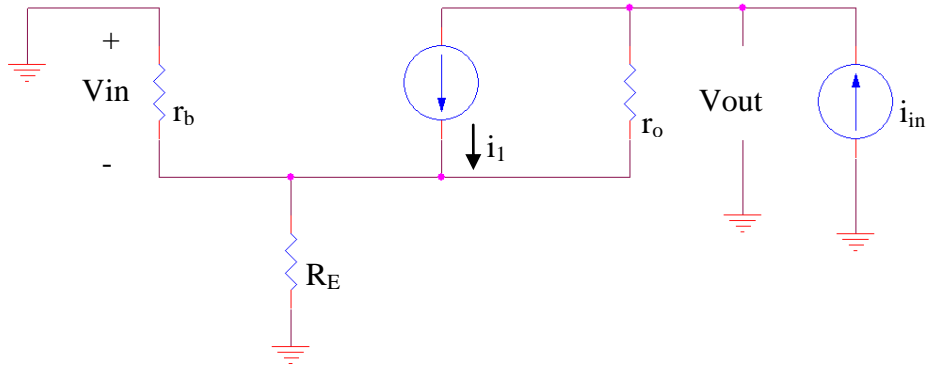
Συγκριτικά, ο cascade K.P., θα μπορούσε να θεωρηθεί υποδεέστερος του Wilson και της μετατροπής του, λόγω των επιπλέον συντελεστών β , στον παρονομαστή της σχέσης.

6.3. Αντίσταση εξόδου του καθρέπτη Cascode

Η αντίσταση εξόδου του cascode καθρέπτη, θα είναι στα ίδια περίπου επίπεδα με αυτή του Wilson. Με μια απλή ανάλυση του κυκλώματος, είναι εμφανές, ότι τα τρανζίστορ T_1 και T_2 , αποτελούν έναν Widlar καθρέπτη, ο οποίος τροφοδοτείται από ένα κοινής βάσης τρανζίστορ, το T_3 . Η τάση στη βάση του T_3 , είναι συνεχώς $2V_{BE}$ θετικότερη από την αρνητική τάση τροφοδοσίας. Εφόσον, λοιπόν, παραμένει σταθερή κάτω από κάθε κατάσταση, μπορεί να θεωρηθεί, ότι το τρανζίστορ, είναι συνδεσμολογημένο ως κοινής – βάσης τρανζίστορ. Για τον λόγο αυτό κρίνεται σκόπιμη η εξέταση της αντίστασης εξόδου τρανζίστορ σε συνδεσμολογία κοινής βάσης, όπως παρουσιάζεται στην επόμενη παράγραφο.

6.3.1 Αντίσταση εξόδου τρανζίστορ σε συνδεσμολογία κοινής βάσης

Για την κατανόηση και ανάλυση της αντίστασης εξόδου του cascode καθρέπτη, είναι αναγκαίο να προηγηθεί η ανάλυση της αντίστασης εξόδου του τρανζίστορ, σε συνδεσμολογία κοινής – βάσης [6.4]. Η συνδεσμολογία αυτή φαίνεται σε μορφή κυκλώματος μικρών σημάτων, στο παρακάτω σχήμα.



Σχ. 20 Υβριδικό κύκλωμα τρανζίστορ σε συνδεσμολογία κοινού εκπομπού

Στο παραπάνω κύκλωμα, εφαρμόζοντας στην έξοδο ένα μικρό ρεύμα, δημιουργείται μια τάση V_{in} στον παράλληλο συνδυασμό των αντιστάσεων R_E και r_b , που ισούται με:

$$V_{in} = i_{in} (r_b // R_E) \dots\dots\dots(77)$$

Το ρεύμα που διαρρέει τη r_o , ισούται με:

$$i_{ro} = i_{in} - g_m V_{in} = i_{in} + i_{in} g_m (r_b // R_E) = i_{in} (1 + g_m (r_b // R_E)) \dots\dots\dots(78)$$

Έτσι η τάση εξόδου, θα είναι:

$$V_{out} = -V_{in} + i_{ro} r_o = i_{in} (r_b // R_E) + i_{in} r_o (1 + g_m (r_b // R_E)) \dots\dots\dots(79)$$

Συνεπώς, η αντίσταση εξόδου θα δοθεί από την σχέση:

$$R_o = \frac{V_{out}}{i_{in}} = \frac{i_{in} (r_b // R_E) + r_o i_{in} (1 + g_m (r_b // R_E))}{i_{in}} \dots\dots\dots(80)$$

Στην επάνω σχέση, ο πρώτος όρος, είναι πολύ μικρότερος από τον δεύτερο. Άρα, κατά προσέγγιση, η αντίσταση εξόδου, δίνεται από:

$$R_o \approx r_o \left(1 + g_m \frac{r_b R_E}{r_b + R_E} \right) = r_o \left(1 + \frac{g_m R_E}{1 + \frac{R_E}{r_b}} \right)$$

και

$$R_o \approx r_o \left(1 + \frac{g_m R_E}{1 + \frac{g_m R_E}{\beta_o}} \right) \dots \dots \dots (81)$$

και καθως το $g_m R_E$, είναι πολυ μικρο σε σχεση με το β_o ,

$$R_o \approx r_o \left(1 + g_m R_E \right) \dots \dots \dots (82)$$

Όπως φαίνεται παραπάνω, η αντίσταση εξόδου του τρανζίστορ, όταν αυτό είναι σε συνδεσμολογία κοινής βάσης, μεγαλώνει περίπου κατά β . Θεμιτό, λοιπόν, θα ήταν, να χρησιμοποιηθεί σαν τρανζίστορ εξόδου μιας μεγαλύτερης διάταξης, ώστε να γίνει εκμετάλλευση αυτής της ιδιότητας.

Έτσι λοιπόν, η έξοδος του καθρέπτη Widlar, το κάτω μέρος του Cascode καθρέπτη, οδηγείται από το σε συνδεσμολογία κοινής βάσης τρανζίστορ T_3 . Προσαρμόζοντας κατάλληλα την (81), θα ισχύει:

$$R_o = r_{o3} \left(1 + \frac{g_{m3} r_{o2}}{1 + \frac{g_{m3} r_{o2}}{\beta_3}} \right) \approx \beta_3 r_{o3} \dots \dots \dots (83)$$

και καθως $g_{m3} r_{o2}$ είναι πολυ μικρο σε σχεση με το β_3 ,

$$R_o \approx \beta_3 r_{o3} \dots \dots \dots (84)$$

Παρόλ'αυτά, υπάρχει μια ιδιαιτερότητα στην ανάλυση του συγκεκριμένου τρανζίστορ στο κύκλωμα του καθρέπτη. Αν για κάποιο λόγο αυξηθεί η τάση εξόδου, θα αυξηθεί το ρεύμα συλλέκτη. Ο εκπομπός όμως του τρανζίστορ, T_3 , είναι συνδεδεμένος

σε ένα καθρέπτη ρεύματος, ο οποίος έχει άμεση σχέση, με το ρεύμα βάσης του T_3 . Αν λοιπόν υπάρξει αύξηση του ρεύματος εκπομπού, θα υπάρξει και ανάλογη αύξηση (ίση σε πλάτος) και στη βάση του τρανζίστορ. Μπορεί, λοιπόν, να θεωρηθεί ότι για κάποια αλλαγή του ρεύματος συλλέκτη, μόνο η μισή φαίνεται στη βάση του τρανζίστορ. Συνεπώς, η αντίσταση εξόδου του καθρέπτη, θα είναι στην πράξη:

$$R_o \approx \frac{\beta_3 r_{o3}}{2} \dots\dots\dots(85)$$

Όπως φαίνεται, η αντίσταση εξόδου, κυμαίνεται στα ίδια επίπεδα με αυτή του Wilson καθρέπτη. Εκτενής ανάλυση, όσον αφορά την τιμή της, παρόμοια με αυτή που διεξήχθη για το Wilson, θα κατέληγε στο ίδιο αποτέλεσμα.

6.4. Το βασικό πλεονέκτημα του καθρέπτη cascode έναντι των υπολοίπων

Όπως αναφέρθηκε σε προηγούμενη παράγραφο, η παρασιτική χωρητικότητα που συνδέει την είσοδο με την έξοδο ενός τρανζίστορ, είναι ο λόγος, για τον οποίο δεν μπορεί το τρανζίστορ να λειτουργήσει, σε υψηλότερες συχνότητες. Το πλεονέκτημα του cascode καθρέπτη, έναντι των υπολοίπων διατάξεων, μια και στο λόγο μεταφοράς ρεύματος, καθώς και στην αντίσταση εξόδου, είναι παρόμοιος ή υποδεέστερος του Wilson, είναι η ικανότητα του να δουλεύει σε υψηλότερη συχνότητα. Ο λόγος είναι, ότι περιορίζει σε χαμηλά επίπεδα την κατά Miller χωρητικότητα, που εμφανίζεται στο τρανζίστορ T_2 . Αυτό γίνεται, επειδή, η αντίσταση φορτίου που βλέπει ο συλλέκτης του T_2 , είναι η αντίσταση του εκπομπού του τρανζίστορ T_3 , δηλαδή $\frac{1}{g_m}$.

Κάνοντας χρήση της σχέσης (65), από την ανάλυση του θεωρήματος Miller, μπορεί να δειχθεί ότι:

$$C_{Min} = C_{bc} \left(1 + g_m r_o // r_i \right) \cong C_{bc} \left(1 + \frac{g_m}{g_m} \right) \dots\dots\dots(86)$$

Άρα η κατά Miller χωρητικότητα εισόδου, θα είναι $C_{Min} = 2C_{bc}$, πολύ μικρότερη από την αναμενόμενη. Έτσι, λοιπόν, είναι φυσιολογικό να μπορεί η συγκεκριμένη διάταξη, να λειτουργήσει σε υψηλότερες συχνότητες λειτουργίας, παρέχοντας συγχρόνως παρόμοια χαρακτηριστικά, με αυτή του απλού και τροποποιημένου καθρέπτη Wilson.

6.5. Αναφορές κεφαλαίου

[6.1] Sedra A., Smith K., 'Microelectronic Circuits', Oxford University Press, 3rd Edition, New York, 1991, pp.675-680.

[6.2] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., 'Analysis and Design of Analog Integrated Circuits', John Wiley and Sons, 4th Edition, New York, 2001, pp.488-492.

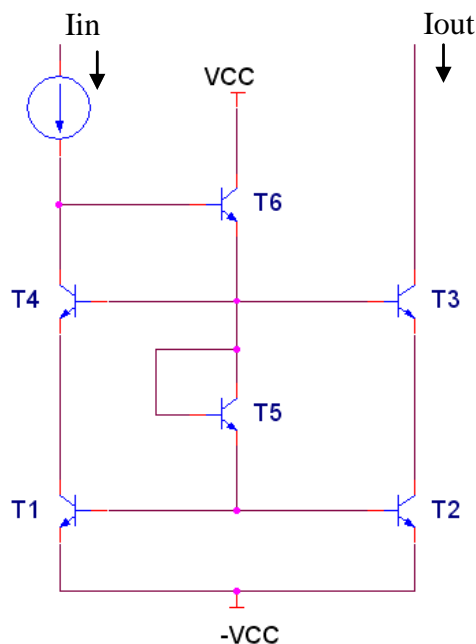
[6.3] Charalampidis N., 'Novel approaches in voltage-follower design', Ph.D Thesis, Oxford Brookes University, 2006.

[6-4] Greeneich E.W., 'Analog Integrated Circuits', Chapman & Hall, New York, 1997, pp.89-100.

ΚΑΘΡΕΠΤΗΣ ΡΕΥΜΑΤΟΣ ΑΚΡΙΒΕΙΑΣ ΠΟΛΛΑΠΛΩΝ ΕΞΟΔΩΝ

7.1. Εισαγωγή

Η επιλογή ενός καθρέπτη ρεύματος έχει να κάνει κυρίως με το τι είναι διατεθειμένος ο σχεδιαστής να “θυσιάσει” και πιο χαρακτηριστικό θα ήταν αυτό που θα επηρέαζε λιγότερο τη λειτουργία του συστήματος του. Πάνω σε αυτή τη λογική, κινείται - σχεδιάστηκε- και ο καθρέπτης ακριβείας πολλαπλών εξόδων (σχήμα 21). [7.1]



Σχ. 21 Καθρέπτης ρεύματος ακριβείας πολλαπλών εξόδων

Ξεκινώντας από το τρανζίστορ T_3 , το ρεύμα στη βάση του θα είναι

$$I_{B3} = \frac{I_E}{\beta_3 + 1} \dots\dots\dots(87)$$

Τα ρεύματα συλλέκτη και εκπομπού θα είναι αντίστοιχα:

$$I_{C3} = \frac{\beta_3 I_{E3}}{\beta_3 + 1} \dots\dots\dots(88)$$

$$I_{E3} = \frac{I_{CE} (\beta_3 + 1)}{\beta_3} \dots\dots\dots(89)$$

Θέτοντας $\frac{\beta_3 + 1}{\beta_3} = \frac{1}{\alpha}$,

$$I_{out} = I$$

και θεωρώντας ότι $I_{C3} = I$

$$I_{B3} = \frac{I_{C3}}{\beta_3} = \frac{I}{\beta_3} \dots\dots\dots(90)$$

Και αντίστοιχα,

$$I_{E3} = (\beta_3 + 1) I_{B3} = \frac{(\beta_3 + 1) I}{\beta_3} = \frac{I}{\alpha} \dots\dots\dots(91)$$

Αυτό είναι και το ρεύμα στον συλλέκτη του T_2 . Συνεπώς:

$$I_{B2} = \frac{I_{C2}}{\beta_2} = \frac{I}{\beta_2} = \frac{I}{\alpha \beta_2} \dots\dots\dots(92)$$

Τα τρανζίστορ T_1 και T_2 , σχηματίζουν έναν Widlar καθρέτη. Συνεπώς, όπως έγινε η ανάλυση σε προηγούμενη παράγραφο (σχέσεις 13-14), για κοινή τάση V_{BE} , ισχύει ότι:

$$I_{C1} = I_{S1} e^{\frac{V_{BE}}{VT}} \dots\dots\dots(93)$$

και

$$I_{C2} = I_{S2} e^{\frac{V_{BE}}{VT}} \dots\dots\dots(94)$$

Από τις (92) και (93) προκύπτει ότι:

$$I_{C1} = \frac{I_{S1}}{I_{S2}} I_{S2} \dots\dots\dots(95)$$

Στο εξής θα ισχύει ότι $\frac{I_{S1}}{I_{S2}} = n$

Εφόσον $I_{E3} = \frac{I}{\alpha}$ και $I_{E4} = I_{C1}$ θα ισχύει και:

$$I_{E4} = \frac{I_{S4}}{I_{S3}} \frac{I}{\alpha} = \frac{nI}{\alpha} \dots\dots\dots(96)$$

Επίσης:

$$I_{B1} = \frac{I_{C1}}{\beta_1} = \frac{\frac{nI}{\alpha}}{\beta_1} = \frac{nI}{\alpha\beta_1} \dots\dots\dots(97)$$

Συνεχίζοντας με τον ίδιο τρόπο:

$$I_{C4} = \frac{\beta_4 I_{E4}}{\beta_4 + 1} = \alpha I_{E4} = \alpha \frac{nI}{\alpha} = nI \dots\dots\dots(98)$$

και

$$I_{B4} = \frac{I_{C4}}{\beta_4} = \frac{nI}{\beta_4} \dots\dots\dots(99)$$

Εφαρμόζοντας το θεώρημα Kirchhoff, το ρεύμα στον εκπομπό του τρανζίστορ T_5 , θα ισούται με:

$$I_{E5} = I_{B1} + I_{B2} = \frac{nI}{\alpha\beta_1} + \frac{I}{\alpha\beta_2} \dots\dots\dots(100)$$

Σε αυτό το σημείο θα γίνει μια παραδοχή, όσον αφορά τα β των τρανζίστορ. Εφόσον τα ρεύματα στους συλλέκτες των τρανζίστορ είναι σχεδόν τα ίδια, όπως επίσης και οι τάσεις V_{BE} , τότε και ο συντελεστής β , θα είναι ίδιος. Η μόνη διαφοροποίηση, θα είναι για το τρανζίστορ T_6 , όπου το ρεύμα συλλέκτη του θα είναι πολύ μικρότερο από τα υπόλοιπα, όπως θα δειχθεί παρακάτω.

Συνεπώς:

$$I_{E5} = \frac{I}{\alpha\beta} (\beta + 1) \dots\dots\dots(101)$$

Και εφόσον είναι συνδεδεσμένο σε δίοδο,

$$I_{B5} = \frac{I}{\alpha\beta} (\beta + 1) \dots\dots\dots(102)$$

Εφαρμόζοντας θεώρημα Kirchhoff στον εκπομπό του T_6 ,

$$I_{E6} = I_{B4} + I_{B3} + I_{B5} = \frac{nI}{\beta} + \frac{I}{\beta} + \frac{I}{\alpha\beta} (\beta + 1) \dots\dots\dots(103)$$

με κοινό παράγοντα το $\frac{I}{\beta}$

$$I_{E6} = \frac{I}{\beta} \left(n + 1 + \frac{n+1}{\alpha} \right) = \frac{I}{\beta} (\beta + 1) \left(1 + \frac{1}{\alpha} \right) \dots\dots\dots(104)$$

Συνεπώς, το ρεύμα στη βάση του θα είναι:

$$I_{B6} = \frac{I_{E6}}{\beta_6 + 1} = \frac{I}{\beta (\beta_6 + 1)} (\beta + 1) \left(1 + \frac{1}{\alpha} \right) \dots\dots\dots(105)$$

Άρα και το ρεύμα εισόδου θα ισούται με,

$$I_{IN} = I_{B6} + I_{C4} = \frac{I}{\beta (\beta_6 + 1)} (\beta + 1) \left(1 + \frac{1}{\alpha} \right) + nI \dots\dots\dots(106)$$

και ο λόγος μεταφοράς του καθρέπτη θα δίνεται από τη σχέση:

$$\lambda = \frac{I_{OUT}}{I_{IN}} = \frac{I}{\frac{I}{\beta \beta_6 + 1} \left[\beta_6 + 1 \left(1 + \frac{1}{\alpha} \right) n I \right]} \dots\dots\dots(107)$$

διαιρώντας με I

$$\lambda = \frac{1}{\frac{\beta_6 + 1 \left(1 + \frac{1}{\alpha} \right)}{\beta \beta_6 + 1} + n} \dots\dots\dots(108)$$

αντικαθιστώντας το $\frac{1}{\alpha} = \frac{\beta + 1}{\beta}$ και κάνοντας τις απλοποιήσεις,

$$\begin{aligned} \lambda &= \frac{1}{\frac{\beta_6 + 1 \left(1 + \frac{\beta + 1}{\beta} \right)}{\beta \beta_6 + 1} + n} = \frac{1}{\frac{\beta_6 + 1 \left(\frac{2\beta + 1}{\beta} \right)}{\beta \beta_6 + 1} + n} \Rightarrow \\ &\Rightarrow \lambda = \frac{1}{\frac{\beta_6 + 1 \left(2 + \frac{1}{\beta} \right)}{\beta \beta_6 + 1} + n} \dots\dots\dots(109) \end{aligned}$$

για $\beta \gg 1$ και $\beta_6 + 1 \approx \beta_6$, θα ισχύει,

$$\lambda = \frac{1}{n \left[1 + \frac{\beta_6 + 1}{n \beta \beta_6} \right]} = \frac{1}{n \left[1 + \frac{2 + \frac{2}{\beta}}{\beta \beta_6} \right]} \dots\dots\dots(110)$$

Για $\frac{2}{n} \approx 2$ καθώς $n = \frac{I_{S1}}{I_{S2}}$, η παραπάνω σχέση, μπορεί να γραφεί ως,

$$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{4}{\beta\beta_6} \right)} \dots\dots\dots(111)$$

και για $\beta_6 \approx \beta$,

$$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{4}{\beta^2} \right)} \dots\dots\dots(112)$$

Και για $\frac{I_{S1}}{I_{S2}} \approx 1$,

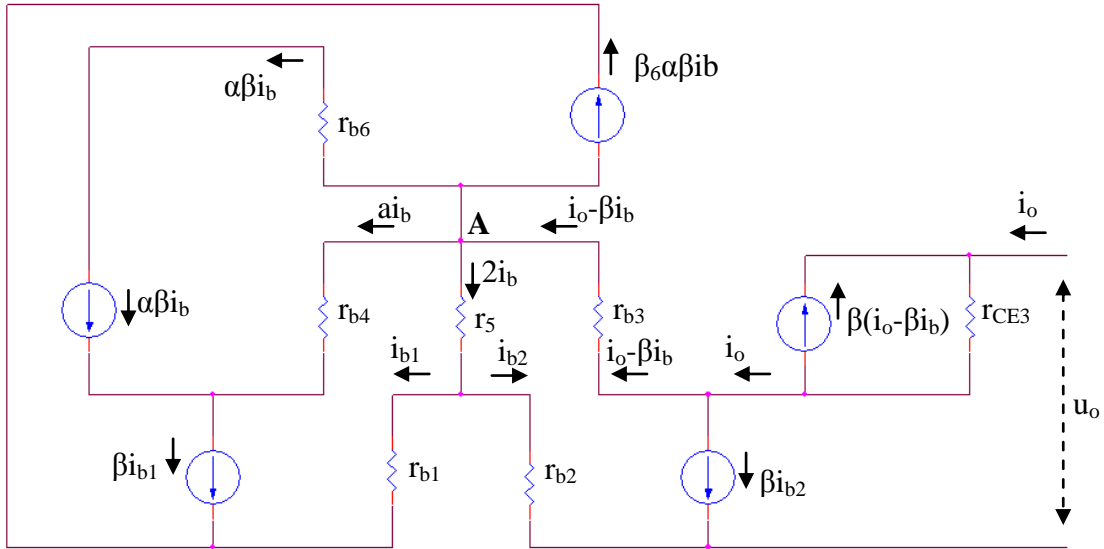
$$\lambda = \frac{1}{1 + \frac{4}{\beta^2}} \dots\dots\dots(113)$$

Όπως φαίνεται, ο λόγος μεταφοράς ρεύματος, θα είναι πολύ κοντά στη μονάδα, θεωρώντας ότι $4 \ll \beta^2$, πιο κοντά από κάθε άλλο καθρέπτη που παρουσιάστηκε ως τώρα.

7.3. Αντίσταση εξόδου του καθρέπτη ρεύματος ακριβείας πολλαπλών εξόδων

Η ανάλυση του κυκλώματος, όσον αφορά την αντίσταση εξόδου, θα γίνει μέσω του ισοδύναμου υβριδικού/ μικρών σημάτων κυκλώματος, όπως την ανάλυση που πραγματοποιήθηκε για το αντίστοιχο χαρακτηριστικό στον καθρέπτη Wilson [7.1].

Οπτικά και παραλείποντας την αντίσταση εξόδου r_{CE} , όλων των τρανζίστορ, εκτός του T_3 που είναι το τρανζίστορ εξόδου, το ισοδύναμο κύκλωμα, θα έχει την μορφή του σχήματος 23.



Σχ. 23 Ισοδύναμο κύκλωμα μικρών σημάτων για τον υπολογισμό της αντίστασης εξόδου του Κ.Ρ.

Υποθέτοντας, αρχικά, ότι ένα μικρό ρεύμα i_o , εισάγεται στο κύκλωμα από τη μεριά της εξόδου και ότι όλα τα τρανζίστορ, εκτός του T_6 , έχουν τον ίδιο συντελεστή β , μπορεί να ξεκινήσει η ανάλυση από το ρεύμα βάσης του T_1 και T_2 , το οποίο θα είναι i_b .

Συνεπώς και τα ρεύματα στην έξοδο θα είναι βi_b . Εφόσον το ρεύμα εισόδου είναι i_o , το ρεύμα στη βάση του T_3 , θα είναι:

$$i_{bT3} = i_o - \beta i_b \dots \dots \dots (114)$$

Καθώς το ρεύμα συλλέκτη του T_1 , I_{C1} , ισούται με βi_b , το ρεύμα συλλέκτη του T_4 , θα είναι αντίστοιχα

$$I_{C4} = \frac{\beta \beta i_b}{\beta + 1} \dots \dots \dots (115)$$

και επειδή $\frac{\beta}{\beta + 1} = \alpha$, συνεπάγεται ότι:

$$I_{C4} = \alpha \beta i_b \dots \dots \dots (116)$$

Άρα και στη βάση θα είναι αi_b και το ρεύμα βάσης του T_6 , θα είναι ίσο με το I_{C4} .

Εφαρμόζοντας Kirchoff στο σημείο A, θα ισχύει:

$$\beta i_b = \alpha i_b + \alpha \beta i_b + \alpha \beta i_b \beta_6 + 2i_b \dots \dots \dots (117)$$

λύνοντας ως προς i_o και με κοινό παράγοντα το i_b :

$$i_o = \beta i_b + \alpha i_b + \alpha \beta i_b + \alpha \beta i_b \beta_6 + 2i_b$$

$$i_o = i_b (\beta + \alpha + \alpha \beta + \alpha \beta \beta_6 + 2)$$

παίρνοντας υπόψη ότι,

$$\alpha = \frac{\beta}{\beta + 1} \approx 1$$

και επίσης ότι ο όρος $\alpha \beta \beta_6$ είναι πολύ μεγαλύτερος από κάθε άλλο όρο στην παρένθεση, η παραπάνω σχέση μπορεί να γραφεί:

$$i_o = i_b \alpha \beta \beta_6 \dots \dots \dots (118)$$

και αντίστοιχα,

$$i_b = \frac{i_o}{\alpha \beta \beta_6} \dots \dots \dots (119)$$

Στην έξοδο, το ρεύμα που περνάει μέσα από τη r_{CE} , είναι:

$$i_{r_{CE}} = i_o + \beta (\beta i_b) = \frac{u_o - u_{C2}}{r_{CE}}$$

και αντικαθιστώντας το i_b από την (119),

$$i_o + \beta \left(i_o - \frac{\beta i_o}{\alpha \beta \beta_6} \right) = \frac{u_o - u_{C2}}{r_{CE}} \dots \dots \dots (120)$$

κάνοντας κάποιες απλοποιήσεις,

$$i_o + \beta \left(i_o \left(1 - \frac{1}{\alpha \beta_6} \right) \right) = \frac{u_o - u_{C2}}{r_{CE}}$$

$$\frac{u_o - u_{C2}}{r_{CE}} = i_o \left(1 + \beta \left(1 - \frac{1}{\alpha \beta_6} \right) \right)$$

και επειδή $\frac{1}{\alpha \beta_6} \ll 1$, η παραπάνω σχέση παίρνει την ακόλουθη μορφή

$$\frac{u_o - u_{C2}}{r_{CE}} = i_o (\beta + 1) \dots \dots \dots (121)$$

λύνοντας ως προς u_o και διαιρώντας με i_o ,

$$u_o = i_o r_{CE} (\beta + 1) + u_{C2}$$

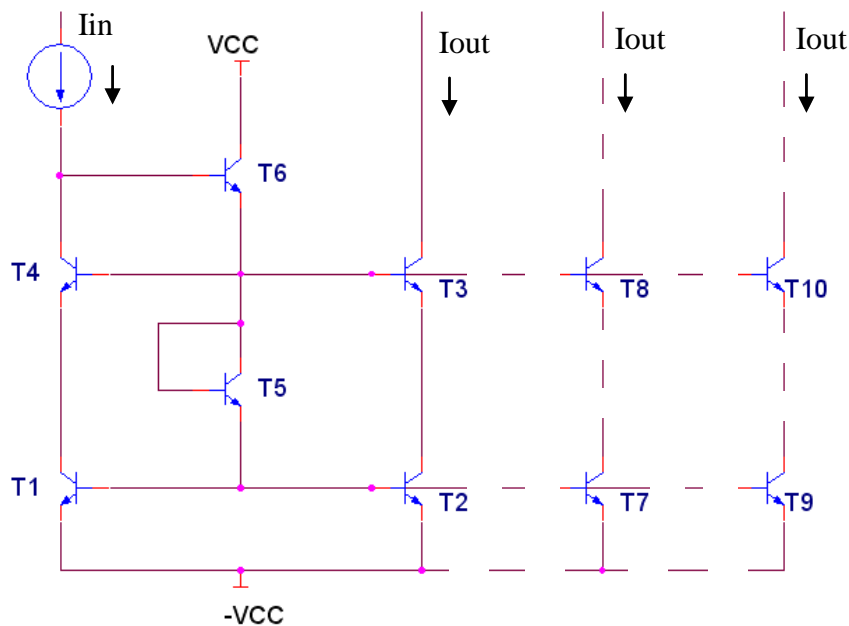
$$\frac{u_o}{i_o} = r_{CE} (\beta + 1) + \frac{u_{C2}}{i_o} \dots \dots \dots (122)$$

Στην παραπάνω σχέση η τάση u_{C2} είναι θετική, αλλά μικρού πλάτους, οπότε και μπορεί να αγνοηθεί, σε σύγκριση με τον άλλο όρο. Γι' αυτό,

$$\frac{u_o}{i_o} \approx r_{CE} (\beta + 1) \approx r_o \beta \dots \dots \dots (123)$$

Όπως αποδείχθηκε, η αντίσταση εξόδου του καθρέπτη, θα είναι τουλάχιστον δύο φορές μεγαλύτερη από αυτή του καθρέπτη Wilson, αν όχι μεγαλύτερη, αν υπολογιστεί και ο δεύτερος όρος στη 2 που αγνοήθηκε.

Υπόδειγμα καθρέπτη με πολλαπλές εξόδους φαίνεται στο σχήμα 24.



Σχ. 24 Καθρέπτης ρεύματος ακριβείας με πολλαπλή έξοδο

7.4. Σύγκριση του λόγου μεταφοράς ρεύματος και της αντίστασης εξόδου όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα με τη θεωρητική ανάλυση.

Τελειώνοντας το κεφάλαιο αυτό, το οποίο παρουσίασε την ανάλυση του τελευταίου από τους έξι καθρέπτες ρεύματος αυτής της εργασίας, κρίθηκε αναγκαίο να παρουσιαστούν, για λόγους καθαρά σύγκρισης, η θεωρητική τιμή του λόγου μεταφοράς ρεύματος του κάθε Κ.Ρ. καθώς και της αντίστασης εξόδου του. Όπως αναφέρθηκε και στην αρχή αυτής της εργασίας, τα δύο αυτά χαρακτηριστικά τείνουν να είναι από τα σημαντικότερα στην επιλογή της κατάλληλης διάταξης, χωρίς να σημαίνει βέβαια ότι δεν συνυπολογίζονται και άλλοι παράμετροι, όπως ο αριθμός των τρανζίστορ, η κατανάλωση του κυκλώματος, η συμπεριφορά του σε υψηλές συχνότητες, ο τύπος τρανζίστορ που απαιτείται για την σχεδίασή του κτλ.

Ο πίνακας που ακολουθεί παρουσιάζει την σχέση που καθορίζει τα δύο παραπάνω χαρακτηριστικά για όλους τους καθρέπτες που αναλύθηκαν ως αυτό το κεφάλαιο. Υποθέτοντας ότι τα τρανζίστορ σε κάθε μια διάταξη θα είναι όμοια, καθώς και ότι οι συνθήκες λειτουργίας (ρεύμα, θερμοκρασία, τάση λειτουργίας κ.α) θα είναι οι ίδιες, εύκολα μπορεί ο αναγνώστης να έρθει σε ένα συμπέρασμα σχετικά με το πια διάταξη ταιριάζει καλύτερα στην εφαρμογή του.

Πιν. 1 Λόγος μεταφοράς και αντίσταση εξόδου των Κ.Ρ. που αναλύθηκαν

ΔΙΑΤΑΞΗ Κ.Ρ.	ΛΟΓΟΣ ΜΕΤΑΦΟΡΑΣ ΡΕΥΜΑΤΟΣ, λ	ΑΝΤΙΣΤΑΣΗ ΕΞΟΔΟΥ
Widlar	$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1}\right) + \frac{1}{\beta_2}}$	$R_o = \frac{E_A}{I_{OUT}} \dot{\eta} \left(\frac{V_A}{I_{OUT}} \right)$
Buffered Widlar	$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1(\beta_3 + 1)}\right) + \frac{1}{\beta_2(\beta_3 + 1)}}$	$R_o = \frac{E_A}{I_{OUT}} \dot{\eta} \left(\frac{V_A}{I_{OUT}} \right)$
Wilson	$\lambda = \frac{1}{\frac{I_{S1}\beta_2(\beta_3 + 1)}{I_{S2}\beta_3(\beta_2 + 1)} + \frac{1}{\beta_1} + \frac{1}{\beta_3}}$	$R_o \approx \frac{\beta_o r_o}{2}$
Τροποπ/νος Wilson	$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1}\right) + \frac{1}{\beta_2}}$	$R_o \approx \frac{\beta_o r_o}{2}$
Cascode	$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1} + \frac{1}{\beta_3} + \frac{1}{\beta_1\beta_3}\right) + \frac{1}{\beta_2} + \frac{1}{\beta_3} + \frac{1}{\beta_2\beta_3}}$	$R_o \approx \frac{\beta_o r_o}{2}$
Κ.Ρ. ακριβείας πολλαπλών εξόδων	$\lambda = \frac{1}{1 + \frac{4}{\beta^2}}$	$R_o \approx r_o \beta$

7.5. Αναφορές κεφαλαίου

[7.1] Charalampidis N., ‘Novel approaches in voltage-follower design’, Ph.D Thesis, Oxford Brookes University, 2006.

ΠΡΟΣΟΜΟΙΩΣΗ ΚΥΚΛΩΜΑΤΩΝ

8.1. Εισαγωγή

Τελειώνοντας με τη θεωρητική ανάλυση του κάθε κυκλώματος καθρέπτη ρεύματος, θα διερευνηθεί, κατά πόσο η συμπεριφορά του κάθε κυκλώματος, συμφωνεί με τη θεωρία, όσον αφορά τα δύο κυριότερα χαρακτηριστικά τους, το λόγο μεταφοράς ρεύματος, λ , και την αντίσταση εξόδου της κάθε διάταξης.

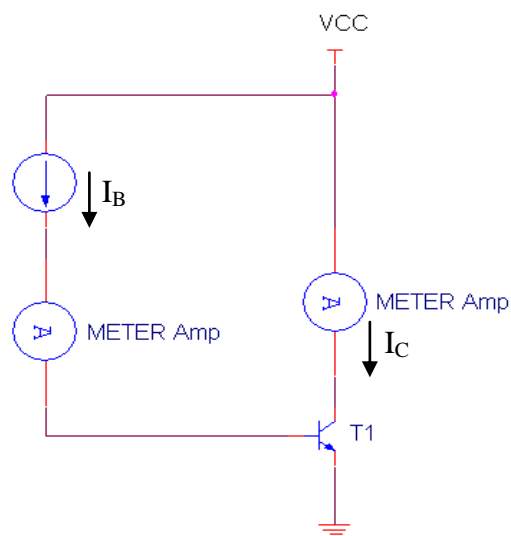
Πριν ξεκινήσει η διαδικασία της προσομοίωσης των κυκλωμάτων, η οποία θα διεξαχθεί με την χρήση του προγράμματος ORCAD της CADENCE, είναι απαραίτητο, να διευκρινιστούν οι συνθήκες κάτω από τις οποίες θα γίνει η διερεύνηση. Κάθε προσομοίωση λοιπόν, θα διεξαχθεί σε θερμοκρασία περιβάλλοντος, στους 27° C, το ρεύμα εισόδου όλων των Κ.Ρ. θα είναι 1mA και το μοντέλο τρανζίστορ που θα χρησιμοποιηθεί θα είναι πάντα το ίδιο.

Αν και οι κατασκευαστές στοιχείων όπως το τρανζίστορ δημοσιεύουν λίστες με τα χαρακτηριστικά τους (τα λεγόμενα μοντέλα), θα πρέπει να γίνει μια έρευνα όσον αφορά το συντελεστή ενίσχυσης του ρεύματος του μοντέλου τρανζίστορ που θα χρησιμοποιηθεί, καθώς ο συντελεστής αυτός μεταβάλλεται ανάλογα με τις συνθήκες λειτουργίας όπως με την θερμοκρασία λειτουργίας, το ρεύμα λειτουργίας κ.α. Όσον αφορά τη θερμοκρασία, δεν υπάρχει ανάγκη διερεύνησης. Όσον αφορά το ρεύμα λειτουργίας, ο κατασκευαστής δεν αναφέρει κάτω από ποιές συνθήκες το μοντέλο του παρέχει την ονομαστική ενίσχυση ρεύματος. Εάν λοιπόν ο συντελεστής ενίσχυσης β ενός τρανζίστορ είναι 70, θα παραμείνει ίδιος όταν το ρεύμα λειτουργίας είναι 10μΑ και όταν είναι 10mA; Με το θέμα αυτό θα ασχοληθεί η επόμενη παράγραφος.

8.2. Προσδιορισμός της τιμής του συντελεστή ενίσχυσης ρεύματος β και αντίσταση εξόδου όλων των Κ.Ρ.

Έχει αποδειχθεί ότι ο συντελεστής ενίσχυσης ρεύματος, εξαρτάται από τη θερμοκρασία λειτουργίας, το ρεύμα συλλέκτη και την τάση συλλέκτη – βάσης, ενός τρανζίστορ (Meyer 23-28) και οφείλεται στο “ντοπάρισμα” της περιοχής του εκπομπού του τρανζίστορ.

Η ανάλυση του κάθε καθρέπτη ρεύματος, θα γίνει με ρεύμα λειτουργίας το 1mA. Θα πρέπει, λοιπόν, να διερευνηθεί η ακριβής τιμή του β του κάθε τρανζίστορ, σε αυτό το ρεύμα λειτουργίας. Για να γίνει αυτό, χρησιμοποιήθηκε το κύκλωμα του σχήματος 25. [8.1]



Σχ. 25 Κύκλωμα μέτρησης του συντελεστή β για NPN τρανζίστορ

Η βάση του τρανζίστορ τροφοδοτείται από μια πηγή ρεύματος, μέσω ενός probe, έτσι ώστε να παράγεται στο συλλέκτη ρεύμα από 0.5mA έως 1mA (για λόγους διερεύνησης ο συντελεστής ενίσχυσης ρεύματος β ερευνήθηκε για ένα εύρος ρευμάτων λειτουργίας). Το ρεύμα στο συλλέκτη μετριέται από ένα δεύτερο probe. Ο συντελεστής ενίσχυσης για κάθε ρεύμα λειτουργίας δίνεται από τη σχέση

$$\beta_F = \frac{I_C}{I_B} \dots\dots\dots(124)$$

Τα αποτελέσματα της προσομοίωσης φαίνονται στον πίνακα 2.

Πιν. 2 Μεταβολή του συντελεστή ενίσχυσης β του τρανζίστορ με το ρεύμα λειτουργίας

Ρεύμα στο συλλέκτη	Συντελεστής ενίσχυσης β
0.5mA	60
0.6mA	58
0.7mA	77
0.8mA	56
0.9mA	55
1mA	54

Όπως ήταν αναμενόμενο ο συντελεστής ενίσχυσης β του τρανζίστορ μεταβάλλεται ενώ αλλάζει το ρεύμα στο συλλέκτη. Επιπροσθέτως, ενώ ο κατασκευαστής δηλώνει στις παραμέτρους του μοντέλου ότι ο συντελεστής αυτός ισούται με 68, φαίνεται καθαρά μέσα από την προσομοίωσή του ότι δεν ισχύει. Σε περίπτωση λοιπόν που κάποιος θα επιχειρούσε να υπολογίσει είτε την αντίσταση εξόδου είτε τον λόγο μεταφοράς ρεύματος των Κ.Ρ. που ερευνήθηκαν εδώ, χωρίς την παραπάνω διερεύνηση, θα παρατηρούσε μεγάλη απόκλιση μεταξύ θεωρητικών αποτελεσμάτων και αποτελεσμάτων της προσομοίωσης.

Αντικαθιστώντας την τιμή του συντελεστή β στον πίνακα 1 του προηγούμενου κεφαλαίου, μπορεί να δοθεί με καλή προσέγγιση η αντίσταση εξόδου του κάθε καθρέπτη, δεδομένου ότι η τάση Early του τρανζίστορ είναι περίπου 90V. Αυτό φαίνεται στον πίνακα 3.

Πιν. 3 Αντίσταση εξόδου των Κ.Ρ. που παρουσιάστηκαν

ΔΙΑΤΑΞΗ Κ.Ρ.	ΑΝΤΙΣΤΑΣΗ ΕΞΟΔΟΥ
Widlar	90ΚΩ
Buffered Widlar	90ΚΩ
Wilson	2.43ΜΩ
Τροποπ/νος Wilson	2.43ΜΩ
Cascode	2.43ΜΩ
Κ.Ρ. ακριβείας πολλαπλών εξόδων	4.86ΜΩ

8.3. Λόγος μεταφοράς ρεύματος και αντίσταση εξόδου όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα την προσομοίωση

Αφού ολοκληρώθηκε η διαδικασία προσδιορισμού του συντελεστή β, σειρά έχει η προσομοίωση των κυκλωμάτων Κ.Ρ. μέσω του προγράμματος ORCAD. Ένα ρεύμα εισόδου, εντάσεως 1mA, από μία ιδανική πηγή ρεύματος εισάγεται στο κύκλωμα. Ένα probe διαβάζει το ρεύμα εισόδου και ένα δεύτερο το ρεύμα εξόδου. Στη συνέχεια μία μικρή τάση εφαρμόζεται στην έξοδο του κυκλώματος, και εξετάζεται το ρεύμα που εισέρχεται στο κύκλωμα από την έξοδό του. Ο λόγος τάσης-ρεύματος δίνει την αντίσταση εξόδου του κυκλώματος. Στον παρακάτω πίνακα (πίνακας 4) παρουσιάζονται τα αποτελέσματα της προσομοίωσης των κυκλωμάτων Κ.Ρ. όσον αφορά το λόγο μεταφοράς ρεύματος και της αντίστασης εξόδου.

Πιν. 4 Λόγος μεταφοράς και αντίσταση εξόδου των Κ.Ρ. από την προσομοίωση

ΔΙΑΤΑΞΗ Κ.Ρ.	Λόγος μεταφοράς ρεύματος, λ, για ρεύμα εισόδου 1mA	Αντίσταση εξόδου του Κ.Ρ.
Widlar	1.022	85KΩ
Buffered Widlar	1.03	83KΩ
Wilson	0.991	1.83MΩ
Τροποπ/νος Wilson	1.005	1.81MΩ
Cascode	0.993	1.9MΩ
Κ.Ρ. ακριβείας πολλαπλών εξόδων	0.999	3.5MΩ

Όπως ήταν αναμενόμενο, ο Widlar παρουσίασε τη μικρότερη αντίσταση εξόδου και ο Κ.Ρ. ακριβείας πολλαπλών εξόδων την υψηλότερη. Τα αποτελέσματα είναι απολύτως δικαιολογημένα αν και μικρές αποκλίσεις υπάρχουν, κυρίως λόγω των χαρακτηριστικών του μοντέλου τρανζίστορ που χρησιμοποιήθηκε. Σε γενικές γραμμές τα αποτελέσματα της προσομοίωσης ακολουθούν αρκετά την θεωρητική ανάλυση και τα αποτελέσματά της.

8.4. Αναφορές κεφαλαίου

[8.1] Charalampidis N., ‘Novel approaches in voltage-follower design’, Ph.D Thesis, Oxford Brookes University, 2006.

ΚΑΤΑΣΚΕΥΗ ΚΥΚΛΩΜΑΤΩΝ ΚΑΘΡΕΠΤΗ ΡΕΥΜΑΤΟΣ

9.1. Εισαγωγή

Το τελευταίο κομμάτι αυτής της δουλειάς ασχολείται με την κατασκευή, σε τυπωμένο κύκλωμα, όλων των Κ.Ρ. που εξετάστηκαν έως τώρα, με σκοπό να εξεταστεί κατά πόσο η θεωρητική ανάλυση αλλά και η προσομοίωσή τους ανταποκρίνεται στην πραγματικότητα. Όπως φάνηκε στα προηγούμενα κεφάλαια, μεγάλη σημασία είχε ο τύπος των τρανζίστορ που θα χρησιμοποιηθούν και πιο συγκεκριμένα, αν τα τρανζίστορ που αποτελούν τον Κ.Ρ. είναι όμοια, κάτι που επιτρέπει στην βελτίωση του λόγου μεταφοράς ρεύματος.

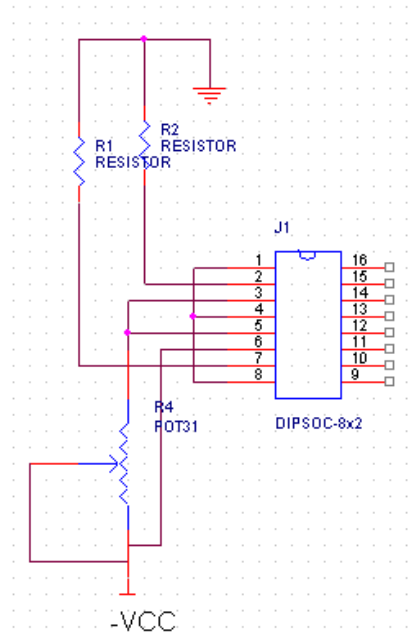
Για τον λόγο αυτό, αφού έγινε μια αρχική υλοποίηση των κυκλωμάτων πάνω σε ράστερ, με κλασικά NPN τρανζίστορ (BC547), σχεδιάστηκαν τυπωμένα κυκλώματα βασισμένα στο ολοκληρωμένο HFA3096 της INTERSIL. Το ολοκληρωμένο αυτό περιέχει μια συστοιχία από τρανζίστορ (transistor arrays) που σημαίνει ότι τα όποια τρανζίστορ περιλαμβάνει είναι κατασκευασμένα υπό τις ίδιες συνθήκες πάνω στην ίδια “γκοφρέτα”. Συνεπώς, τα χαρακτηριστικά τους και η λειτουργία τους είναι όσο το δυνατό γίνεται ίδια. Στο τέλος αυτού του κεφαλαίου παρουσιάζεται το φύλλο δεδομένων του HFA3096 και τα χαρακτηριστικά του γνωρίσματα.

Ένα τελευταίο στοιχείο που πρέπει να αναφερθεί είναι το γεγονός ότι το παραπάνω ολοκληρωμένο κύκλωμα είναι τεχνολογίας επιφανείας (SMD, Surface-mount component). Αυτό σημαίνει ότι ο κάθε Κ.Ρ. θα πρέπει να είναι βασισμένος σε τεχνολογία SMD. Βέβαια, εφόσον τα επιπλέον στοιχεία για κάθε κύκλωμα (2 αντιστάσεις για την πόλωση και ένα ποτενσιόμετρο ακριβείας για τον ακριβή καθορισμό του ρεύματος εισόδου) είναι καταρχάς λίγα σε αριθμό και κατά δεύτερον είναι υλικά ακριβείας (οι 2 αντιστάσεις θα πρέπει να είναι όσο το δυνατόν όμοιες και το ποτενσιόμετρο μεγάλης ακρίβειας), ήταν αναγκαίο να γίνει μια προσαρμογή κοινών υλικών στην πλακέτα SMD. Ένας ακόμα λόγος που συνετέλεσε στην απόφαση αυτή ήταν και η ανάγκη για δημιουργία πλακετών μονής όψης, για την αποφυγή παρασητικών φαινομένων που θα δυσκόλευαν σε κάθε περίπτωση την αξιολόγηση των κυκλωμάτων.

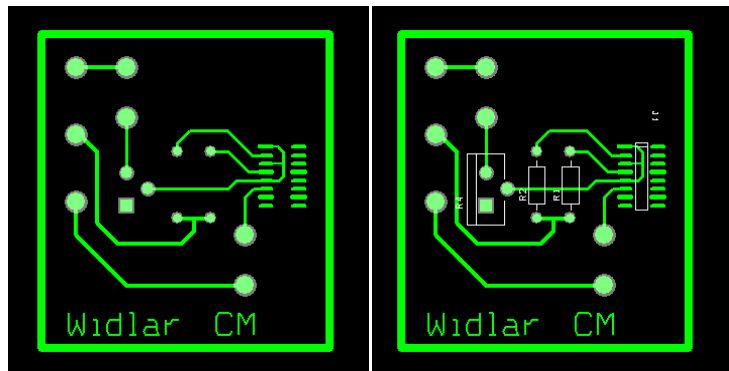
9.2. Διαδικασία κατασκευής των τυπωμένων κυκλωμάτων

Η κατασκευή των τυπωμένων κυκλωμάτων άρχισε με την σχεδίαση του κυκλώματος στο σχεδιαστικό κομμάτι του προγράμματος ORCAD της CADENCE, το Capture. Αφού έγινε η σχεδίαση του κυκλώματος και η δημιουργία του απαραίτητου netlist (η βιβλιοθήκη όπου περιέχονται στοιχεία όσον αφορά τα υλικά, τον τρόπο σύνδεσής τους, τα footprints κ.α) το σχέδιο μεταφέρεται στο κομμάτι LAYOUT του ίδιου πακέτου σχεδίασης, ώστε να σχεδιαστεί το τυπωμένο κύκλωμα.

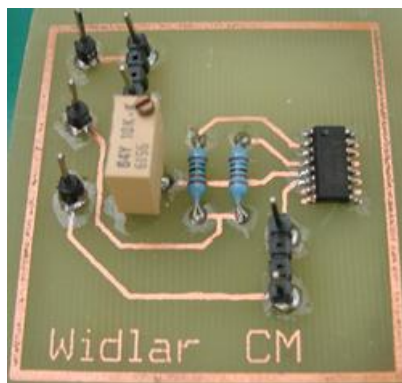
Η διαδικασία ολοκληρώνεται με την σωστή τοποθέτηση των στοιχείων μέσα στον προκαθορισμένο χώρο και την κατάλληλη σύνδεση όλων των στοιχείων που αποτελούν το κύκλωμα μεταξύ τους. Η εκτενής περιγραφή της διαδικασίας κρίνεται ότι αποκλίνει του θέματος της εργασίας αυτής και ότι μάλλον θα “κούραζε” τον αναγνώστη, για το λόγο αυτό και δεν αναλύεται εδώ. Αυτό που παρουσιάζεται παρακάτω είναι το σχεδιαστικό μέρος του κάθε κυκλώματος, όπως πραγματοποιήθηκε στο CAPTURE καθώς και το αντίστοιχο παραγόμενο με και χωρίς υλικά, από το LAYOUT, τυπωμένο κύκλωμα, και τέλος φωτογραφία της τελικής πλακέτας που κατασκευάστηκε, για λόγους πιο ολοκληρωμένης εικόνας της εργασίας. Αυτά φαίνονται στα παρακάτω σχήματα.



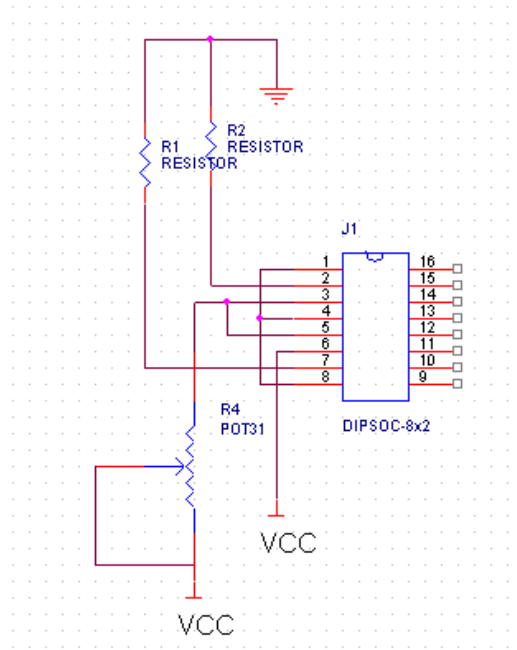
Σχ. 26 Ηλεκτρονικό σχέδιο του καθρέπτη Widlar



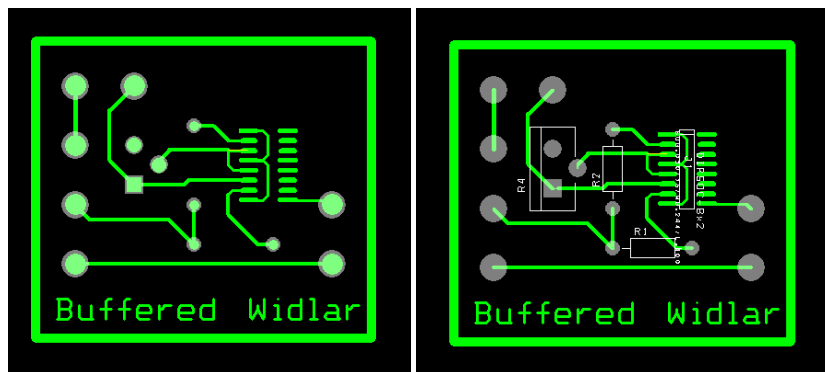
Σχ. 27 Τυπωμένο κύκλωμα του καθρέπτη Widlar



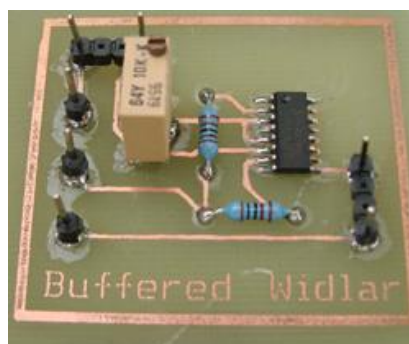
Σχ. 28 Φωτογραφία της τελικής πλακέτας του καθρέπτη Widlar



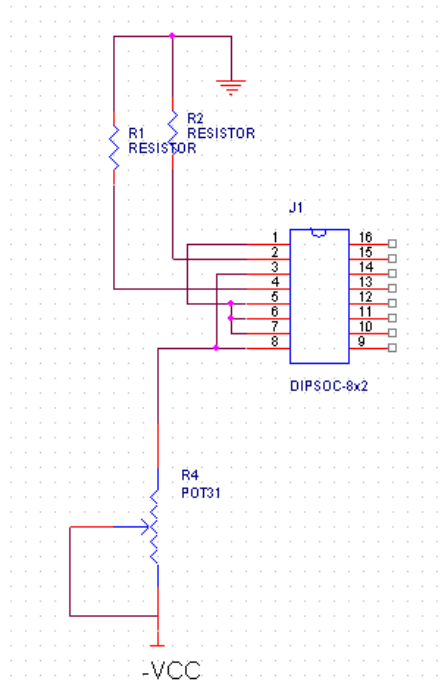
Σχ. 29 Ηλεκτρονικό σχέδιο του καθρέπτη Buffered Widlar



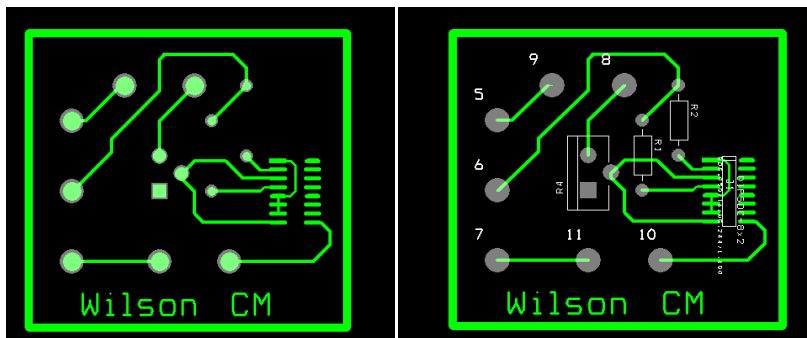
Σχ. 30 Τυπωμένο κύκλωμα του καθρέπτη Buffered Widlar



Σχ. 31 Φωτογραφία της τελικής πλακέτας του καθρέπτη Buffered Widlar



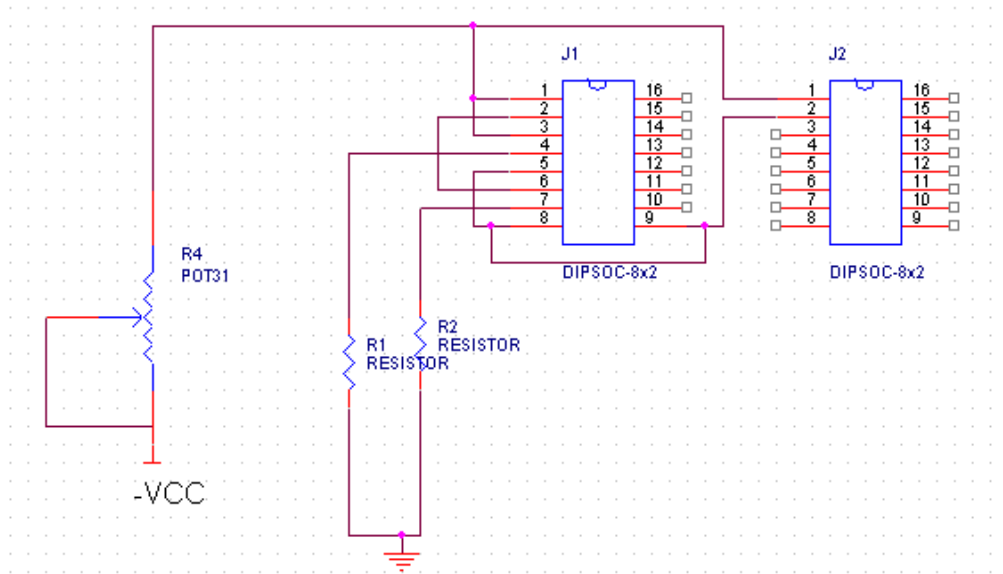
Σχ. 32 Ηλεκτρονικό σχέδιο του καθρέπτη Wilson



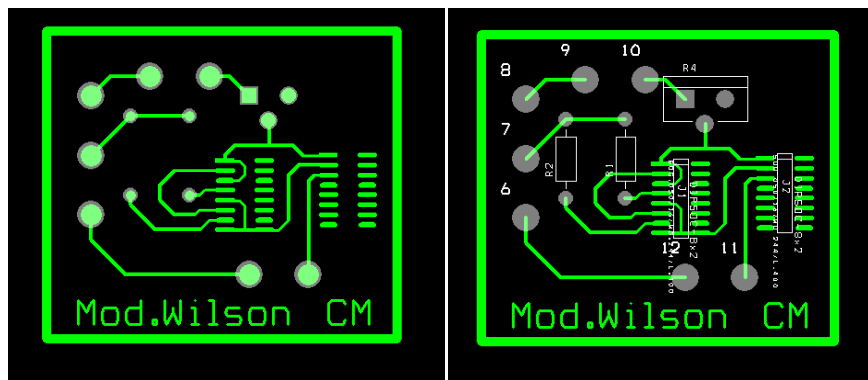
Σχ. 33 Τυπωμένο κύκλωμα του καθρέπτη Wilson



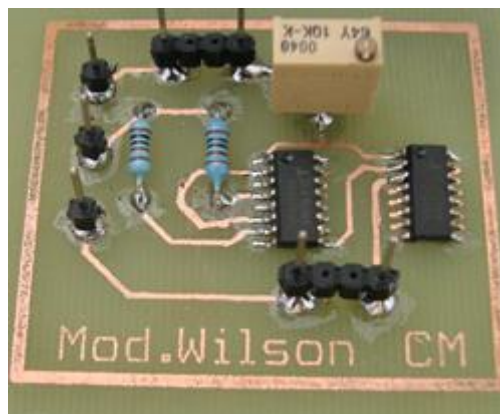
Σχ. 34 Φωτογραφία της τελικής πλακέτας του καθρέπτη Wilson



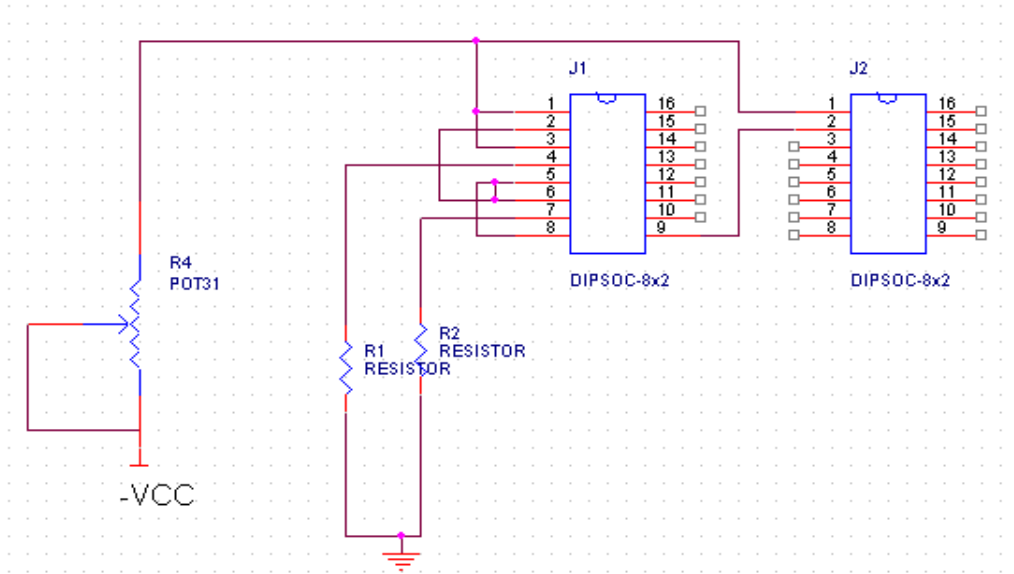
Σχ. 35 Ηλεκτρονικό σχέδιο του τροποποιημένου καθρέπτη Wilson



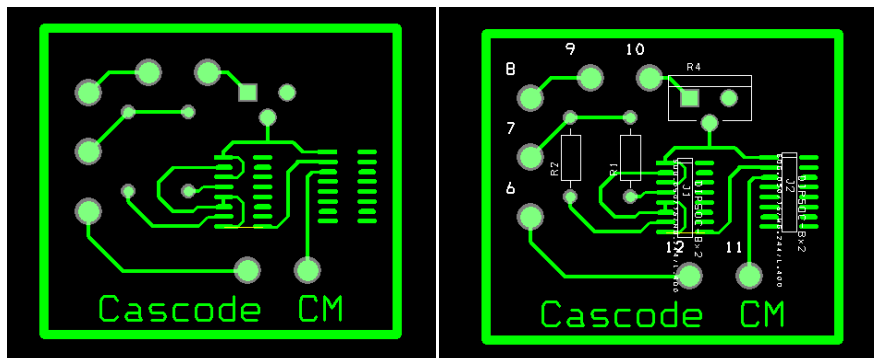
Σχ. 36 Τυπωμένο κύκλωμα του τροποποιημένου καθρέπτη Wilson



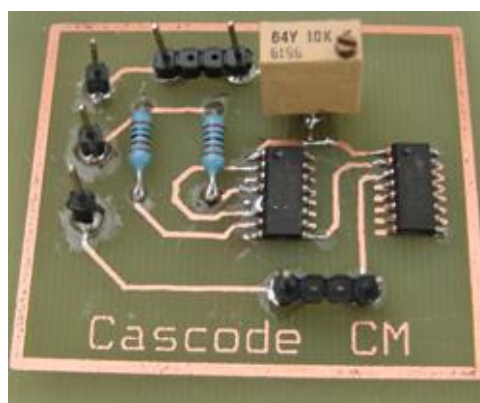
Σχ. 37 Φωτογραφία της τελικής πλακέτας του τροποποιημένου καθρέπτη Wilson



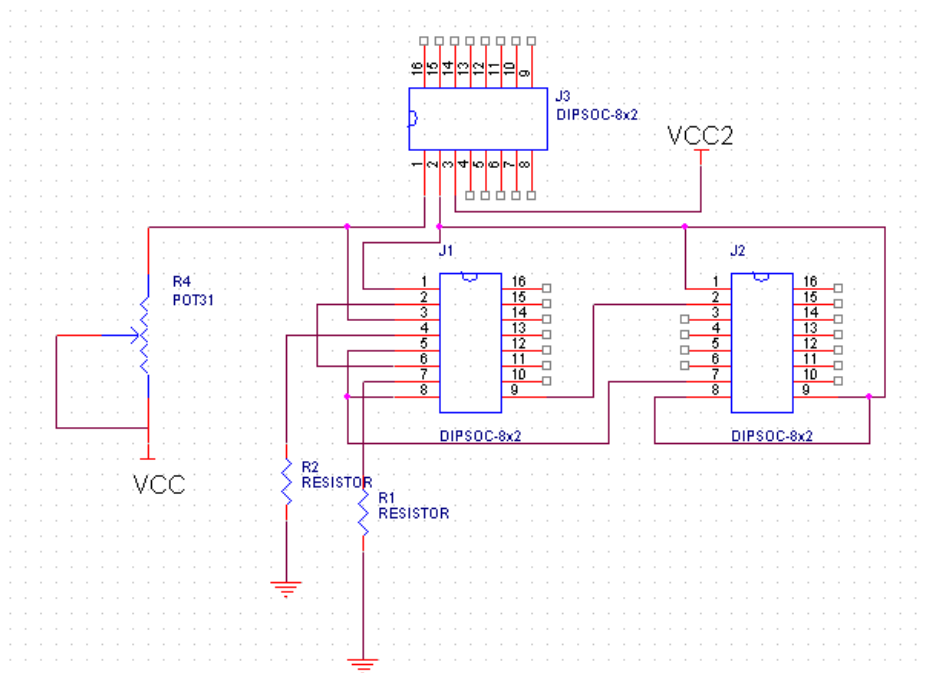
Σχ. 38 Ηλεκτρονικό σχέδιο του καθρέπτη Cascode



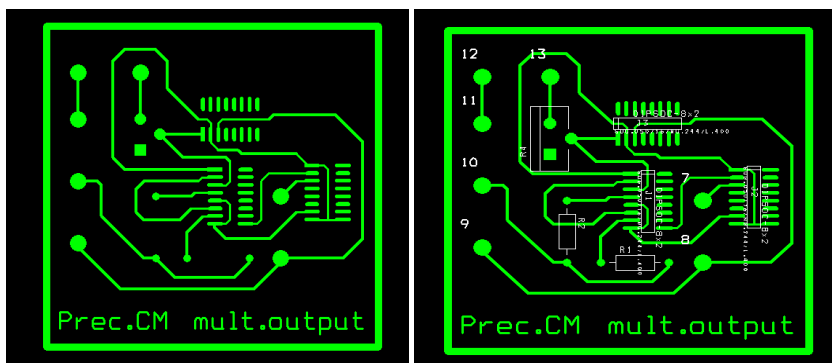
Σχ. 39 Τυπωμένο κύκλωμα του καθρέπτη Cascode



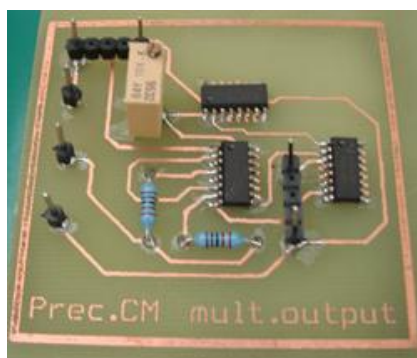
Σχ. 40 Φωτογραφία της τελικής πλακέτας του καθρέπτη Cascode



Σχ. 41 Ηλεκτρονικό σχέδιο του καθρέπτη ρεύματος ακριβείας πολλαπλών εξόδων



Σχ. 42 Τυπωμένο κύκλωμα του καθρέπτη ρεύματος ακριβείας πολλαπλών εξόδων



Σχ. 43 Φωτογραφία της τελικής πλακέτας του καθρέπτη ρεύματος ακριβείας πολλαπλών εξόδων

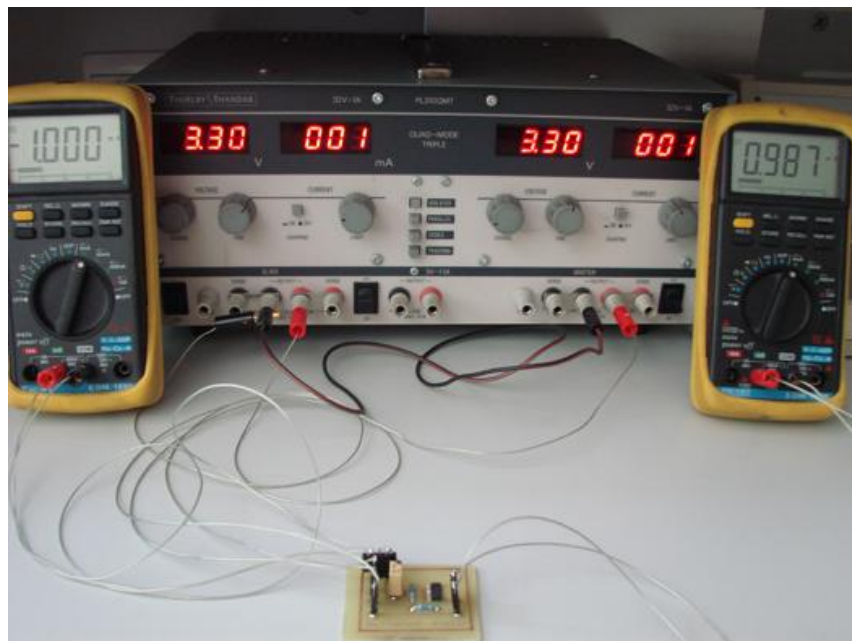
9.3. Λόγος μεταφοράς ρεύματος όλων των κυκλωμάτων καθρέπτη ρεύματος σύμφωνα τα πειραματικά αποτελέσματα

Σε αυτή τη παράγραφο θα γίνει μία σύγκριση του λόγου μεταφοράς ρεύματος των Κ.Ρ. που κατασκευάστηκαν, βασισμένη στις πειραματικές μετρήσεις. Στη συνέχεια θα ακολουθήσει μία γενικότερη σύγκριση του ίδιου συντελεστή, βασισμένη στη θεωρία, στα αποτελέσματα της προσομοίωσης και στις πειραματικές μετρήσεις.

Όπως αναφέρθηκε σε προηγούμενη παράγραφο, τα κυκλώματα δοκιμάστηκαν κάτω από τις ίδιες συνθήκες. Η τροφοδοσία ήταν 3.3V και το ρεύμα εισόδου του κάθε καθρέπτη 1mA. Έτσι ένα πολύμετρο χρησιμοποιήθηκε για την καταγραφή του ρεύματος εισόδου, το οποίο με το ποτενσιόμετρο ακριβείας ρυθμίζονταν ακριβώς στο 1mA. Ένα ίδιο πολύμετρο χρησιμοποιήθηκε στην έξοδο για την καταγραφή του ρεύματος εξόδου. Παρακάτω, παρουσιάζονται φωτογραφίες από την λειτουργία του κάθε καθρέπτη, αντίστοιχα.



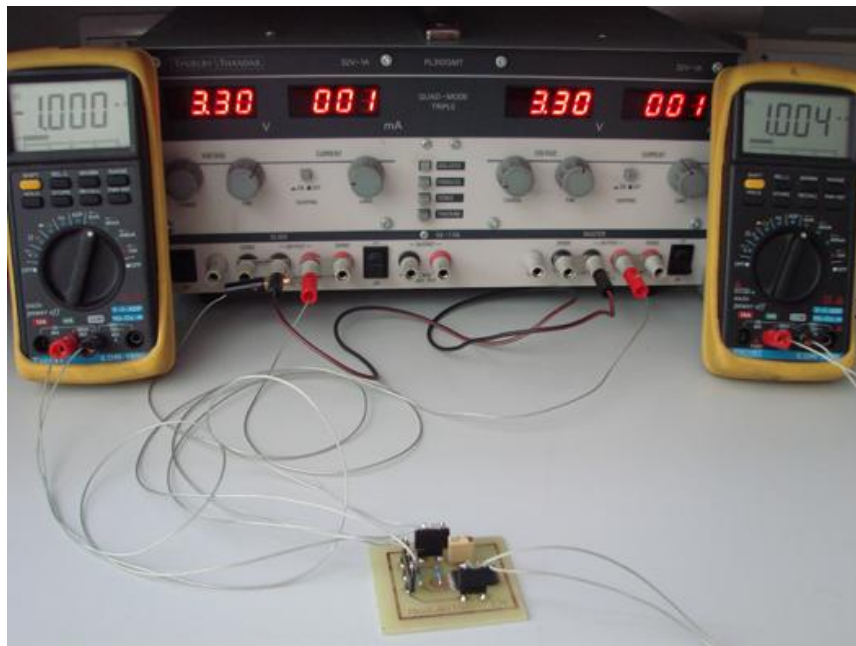
Σχ. 44 Το καθρέπτης Widlar σε λειτουργία



Σχ. 45 Το καθρέπτης Buffered Widlar σε λειτουργία



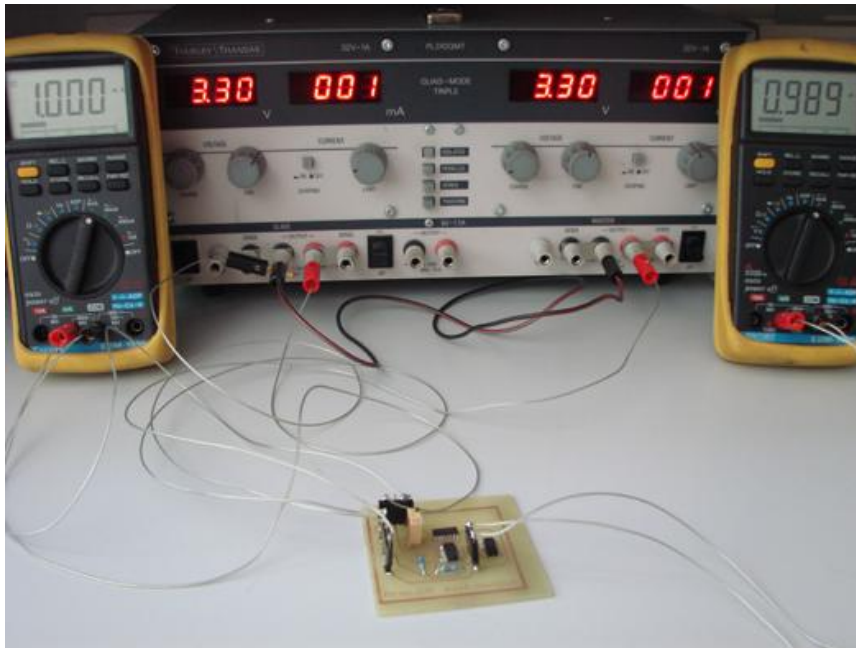
Σχ. 46 Το καθρέπτης Wilson σε λειτουργία



Σχ. 47 Το τροποποιημένος καθρέπτης Wilson σε λειτουργία



Σχ. 48 Το καθρέπτης Cascode σε λειτουργία



Σχ. 49 Το καθρέπτης ρεύματος ακριβείας πολλαπλών εξόδων σε λειτουργία

Πιν. 5 Λόγος μεταφοράς των Κ.Ρ. σύμφωνα με τα πειραματικά αποτελέσματα

ΔΙΑΤΑΞΗ Κ.Ρ.	Ρεύμα εισόδου και ρεύμα εξόδου	Λόγος μεταφοράς, λ
Widlar	$I_{in}=0.999\text{mA}$ $I_{out}=0.979\text{mA}$	1.02
Buffered Widlar	$I_{in}=1\text{mA}$ $I_{out}=0.987\text{mA}$	1.013
Wilson	$I_{in}=1\text{mA}$ $I_{out}=0.996\text{mA}$	1.004
Τροποπ/νος Wilson	$I_{in}=1\text{mA}$ $I_{out}=1.004\text{mA}$	0.996
Cascode	$I_{in}=1\text{mA}$ $I_{out}=0.996\text{mA}$	1.004
Κ.Ρ. ακριβείας πολλαπλών εξόδων	$I_{in}=1\text{mA}$ $I_{out}=0.989\text{mA}$	1.011

Τα πειραματικά αποτελέσματα έδειξαν ότι όλα τα κυκλώματα Κ.Ρ. που ερευνηθήκαν σε αυτή την εργασία λειτουργούν ικανοποιητικά, με μικρές αποκλίσεις μεταξύ τους. Την καλύτερη επίδοση παρουσίασαν οι Κ.Ρ. Wilson, τροποποιημένος Wilson και Cascode ενώ ο Κ.Ρ. ακριβείας πολλαπλών εξόδων ήταν στη συνέχεια. Βέβαια όπως προαναφέρθηκε, το ποιον Κ.Ρ. θα διαλέξει ένας σχεδιαστής έχει να κάνει με την εφαρμογή και τις λοιπές απαιτήσεις της όσον αφορά τα υπόλοιπα χαρακτηριστικά του Κ.Ρ.

9.4. Σύγκριση του λόγου μεταφοράς ρεύματος όλων των κυκλωμάτων καθρέπτη ρεύματος σε επίπεδο προσομοίωσης και πειραματικών αποτελεσμάτων

Σαν επίλογος θα γίνει μία σύγκριση του λόγου μεταφοράς ρεύματος όπως προέκυψε από την προσομοίωση στο πακέτο ORCAD και τα πειραματικά αποτελέσματα. Για το λόγο αυτό χρησιμοποιήτε ο πίνακας 6.

Πιν. 6 Σύγκριση του λόγου μεταφοράς των Κ.Ρ. (θεωρητικού και πειραματικού)

ΔΙΑΤΑΞΗ Κ.Ρ.	Λόγος μεταφοράς, λ (θεωρητικός)	Λόγος μεταφοράς, λ (πειραματικός)
Widlar	1.022	1.02
Buffered Widlar	1.03	1.013
Wilson	0.991	1.004
Τροποπ/νος Wilson	1.005	0.996
Cascode	0.993	1.004
Κ.Ρ. ακριβείας πολλαπλών εξόδων	0.999	1.011

Άμεση σύγκριση των αποτελεσμάτων προσομοίωσης και πειράματος δείχνει μεγαλύτερη συμφωνία στο λόγο μεταφοράς του Κ.Ρ. Widlar. Βέβαια αυτός είναι ο καθρέπτης με την σχετικά χειρότερη συμπεριφορά σε σύγκριση με τους υπολοίπους. Πειραματικά, ο Cascode και Wilson καθώς και η τροποποίησή του παρουσίασαν τα καλύτερα αποτελέσματα, κάτι που ίσχυε, πέραν της μιας εξαίρεσης αυτής του Κ.Ρ. ακριβείας πολλαπλών εξόδων, και στην προσομοίωση.

Η απόδοση τώρα του Κ.Ρ. ακριβείας πολλαπλών εξόδων φαίνεται να αποκλίνει αρκετά από την θεωρητική ανάλυση αλλά και το αποτέλεσμα της προσομοίωσης. Πιθανή αιτία και συγχρόνως λύση του προβλήματος θα ήταν η χρησιμοποίηση συστοιχιών τρανζίστορ, παρόμοια με αυτά που χρησιμοποιήθηκαν (HFA3096) αλλά με περισσότερα στοιχεία στο εσωτερικό τους. Το γεγονός ότι χρειάστηκαν 3 ολοκληρωμένα κυκλώματα στην κατασκευή του Κ.Ρ. ακριβείας πολλαπλών εξόδων αυξάνει τις πιθανότητες απόκλισης από την ιδανική κατάσταση.

Παίρνοντας όμως υπόψη ότι ο καθρέπτης αυτός παρουσίασε πολύ μεγαλύτερη αντίσταση εξόδου, διπλάσια και πλέον αυτής των Cascode και Wilson, τον καθιστά έναν από τους καλύτερους, αν όχι τον καλύτερο.

Παράρτημα

i. Συστοιχία τρανζίστορ (Transistor Array HFA3096)

Για λόγους ευκολίας του αναγνώστη, στις σελίδες που ακολουθούν, συμπεριλαμβάνονται τα φύλλα δεδομένων του ολοκληρωμένου που χρησιμοποιήθηκε για την υλοποίηση των κυκλωμάτων Κ.Ρ. που εξετάστηκαν, το HFA3096.

Ultra High Frequency Transistor Arrays

The HFA3046, HFA3096, HFA3127 and the HFA3128 are Ultra High Frequency Transistor Arrays that are fabricated from Intersil Corporation's complementary bipolar UHF-1 process. Each array consists of five dielectrically isolated transistors on a common monolithic substrate. The NPN transistors exhibit a f_T of 8GHz while the PNP transistors provide a f_T of 5.5GHz. Both types exhibit low noise (3.5dB), making them ideal for high frequency amplifier and mixer applications.

The HFA3046 and HFA3127 are all NPN arrays while the HFA3128 has all PNP transistors. The HFA3096 is an NPN-PNP combination. Access is provided to each of the terminals for the individual transistors for maximum application flexibility. Monolithic construction of these transistor arrays provides close electrical and thermal matching of the five transistors.

Intersil provides an Application Note illustrating the use of these devices as RF amplifiers. For more information, visit our website at www.intersil.com.

Features

- NPN Transistor (f_T) 8GHz
- NPN Current Gain (h_{FE}) 130
- NPN Early Voltage (V_A) 50V
- PNP Transistor (f_T) 5.5GHz
- PNP Current Gain (h_{FE}) 60
- PNP Early Voltage (V_A) 20V
- Noise Figure (50Ω) at 1.0GHz 3.5dB
- Collector to Collector Leakage <1pA
- Complete Isolation Between Transistors
- Pin Compatible with Industry Standard 3XXX Series Arrays
- Pb-Free Plus Anneal Available (RoHS Compliant)

Applications

- VHF/UHF Amplifiers
- VHF/UHF Mixers
- IF Converters
- Synchronous Detectors

Ordering Information

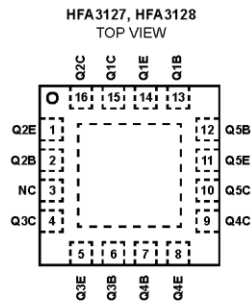
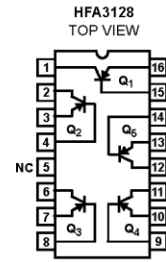
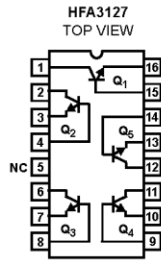
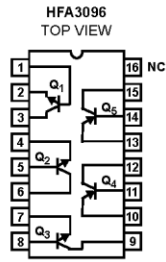
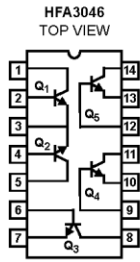
PART NUMBER*	PART MARKING	TEMP. RANGE (°C)	PACKAGE	PKG. DWG. #
HFA3046B	HFA3046B	-55 to 125	14 Ld SOIC	M14.15
HFA3046BZ (Note)	HFA3046BZ	-55 to 125	14 Ld SOIC (Pb-free)	M14.15
HFA3096B	HFA3096B	-55 to 125	16 Ld SOIC	M16.15
HFA3096BZ (Note)	HFA3096BZ	-55 to 125	16 Ld SOIC (Pb-free)	M16.15
HFA3127B	HFA3127B	-55 to 125	16 Ld SOIC	M16.15
HFA3127BZ (Note)	HFA3127BZ	-55 to 125	16 Ld SOIC (Pb-free)	M16.15
HFA3127R	127	-55 to 125	16 Ld 3x3 QFN	L16.3x3
HFA3127RZ (Note)	127Z	-55 to 125	16 Ld 3x3 QFN (Pb-free)	L16.3x3
HFA3128B	HFA3128B	-55 to 125	16 Ld SOIC	M16.15
HFA3128BZ (Note)	HFA3128BZ	-55 to 125	16 Ld SOIC (Pb-free)	M16.15
HFA3128R	128	-55 to 125	16 Ld 3x3 QFN	L16.3x3
HFA3128RZ (Note)	128Z	-55 to 125	16 Ld 3x3 QFN (Pb-free)	L16.3x3

*Add "96" suffix for tape and reel.

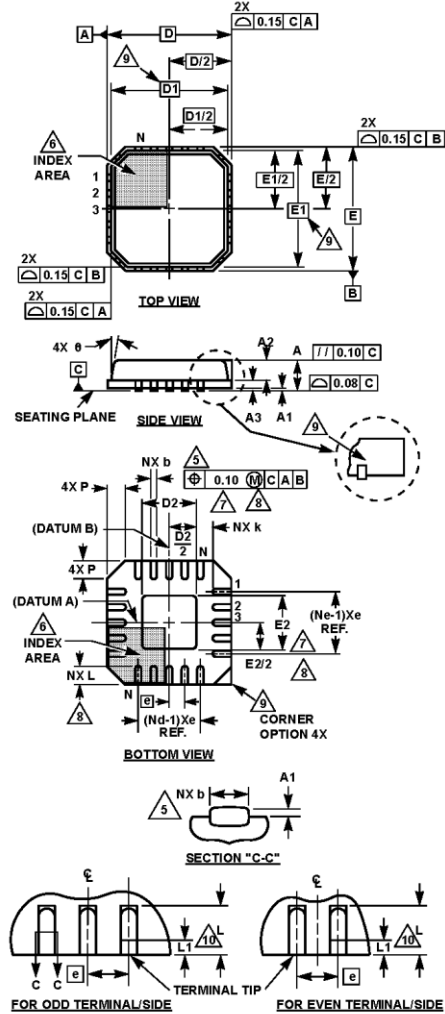
NOTE: Intersil Pb-free plus anneal products employ special Pb-free material sets; molding compounds/die attach materials and 100% matte tin plate termination finish, which are RoHS compliant and compatible with both SnPb and Pb-free soldering operations. Intersil Pb-free products are MSL classified at Pb-free peak reflow temperatures that meet or exceed the Pb-free requirements of IPC/JEDEC J STD-020.

HFA3046, HFA3096, HFA3127, HFA3128

Pinouts



**Quad Flat No-Lead Plastic Package (QFN)
Micro Lead Frame Plastic Package (MLFP)**



**L16.3x3
16 LEAD QUAD FLAT NO-LEAD PLASTIC PACKAGE**

SYMBOL	MILLIMETERS			NOTES
	MIN	NOMINAL	MAX	
A	0.80	0.90	1.00	-
A1	-	-	0.05	-
A2	-	-	1.00	9
A3	0.20 REF			9
b	0.18	0.23	0.30	5, 8
D	3.00 BSC			-
D1	2.75 BSC			9
D2	1.35	1.50	1.65	7, 8, 10
E	3.00 BSC			-
E1	2.75 BSC			9
E2	1.35	1.50	1.65	7, 8, 10
e	0.50 BSC			-
k	0.20	-	-	-
L	0.30	0.40	0.50	8
N	16			2
Nd	4			3
Ne	4			3
P	-	-	0.60	9
θ	-	-	12	9

Rev. 1 6/04

NOTES:

1. Dimensioning and tolerancing conform to ASME Y14.5-1994.
2. N is the number of terminals.
3. Nd and Ne refer to the number of terminals on each D and E.
4. All dimensions are in millimeters. Angles are in degrees.
5. Dimension b applies to the metallized terminal and is measured between 0.15mm and 0.30mm from the terminal tip.
6. The configuration of the pin #1 identifier is optional, but must be located within the zone indicated. The pin #1 identifier may be either a mold or mark feature.
7. Dimensions D2 and E2 are for the exposed pads which provide improved electrical and thermal performance.
8. Nominal dimensions are provided to assist with PCB Land Pattern Design efforts, see Intersil Technical Brief TB389.
9. Features and dimensions A2, A3, D1, E1, P & θ are present when Anvil singulation method is used and not present for saw singulation.
10. Compliant to JEDEC MO-220VEED-2 Issue C, except for the E2 and D2 MAX dimension.

All Intersil U.S. products are manufactured, assembled and tested utilizing ISO9000 quality systems.
Intersil Corporation's quality certifications can be viewed at www.intersil.com/design/quality

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design, software and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see www.intersil.com

HFA3046, HFA3096, HFA3127, HFA3128

Absolute Maximum Ratings

Collector to Emitter Voltage (Open Base)	8V
Collector to Base Voltage (Open Emitter)	12V
Emitter to Base Voltage (Reverse Bias)	5.5V
Collector Current (100% Duty Cycle)	18.5mA at T _J = 150°C
	34mA at T _J = 125°C
	37mA at T _J = 110°C
Peak Collector Current (Any Condition)	65mA

Thermal Information

Thermal Resistance (Typical)	θ _{JA} (°C/W)	θ _{JC} (°C/W)
14 Ld SOIC Package (Note 1)	120	N/A
16 Ld SOIC Package (Note 1)	115	N/A
QFN Package (Notes 2, 3)	57	10
Maximum Power Dissipation (Any One Transistor)	0.15W	
Maximum Junction Temperature (Die)	175°C	
Maximum Junction Temperature (Plastic Package)	150°C	
Maximum Storage Temperature Range	-65°C to 150°C	
Maximum Lead Temperature (Soldering 10s)	300°C (SOIC - Lead Tips Only)	

Operating Information

Temperature Range	-55°C to 125°C
-------------------------	----------------

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

1. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.
2. For θ_{JC}, the "case temp" location is the center of the exposed metal pad on the package underside.
3. θ_{JA} is measured with the component mounted on a high effective thermal conductivity test board in free air. See Tech Brief TB379 for details.

Electrical Specifications T_A = 25°C

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DC NPN CHARACTERISTICS								
Collector to Base Breakdown Voltage, V _{(BR)CBO}	I _C = 100μA, I _E = 0	12	18	-	12	18	-	V
Collector to Emitter Breakdown Voltage, V _{(BR)CEO}	I _C = 100μA, I _B = 0	8	12	-	8	12	-	V
Collector to Emitter Breakdown Voltage, V _{(BR)CES}	I _C = 100μA, Base Shorted to Emitter	10	20	-	10	20	-	V
Emitter to Base Breakdown Voltage, V _{(BR)EBO}	I _E = 10μA, I _C = 0	5.5	6	-	5.5	6	-	V
Collector-Cutoff-Current, I _{CEO}	V _{CE} = 6V, I _B = 0	-	2	100	-	2	100	nA
Collector-Cutoff-Current, I _{CBO}	V _{CB} = 8V, I _E = 0	-	0.1	10	-	0.1	10	nA
Collector to Emitter Saturation Voltage, V _{CE(SAT)}	I _C = 10mA, I _B = 1mA	-	0.3	0.5	-	0.3	0.5	V
Base to Emitter Voltage, V _{BE}	I _C = 10mA	-	0.85	0.95	-	0.85	0.95	V
DC Forward-Current Transfer Ratio, h _{FE}	I _C = 10mA, V _{CE} = 2V	40	130	-	40	130	-	
Early Voltage, V _A	I _C = 1mA, V _{CE} = 3.5V	20	50	-	20	50	-	V
Base to Emitter Voltage Drift	I _C = 10mA	-	-1.5	-	-	-1.5	-	mV/°C
Collector to Collector Leakage		-	1	-	-	1	-	pA

Electrical Specifications T_A = 25°C

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DYNAMIC NPN CHARACTERISTICS								
Noise Figure	f = 1.0GHz, V _{CE} = 5V, I _C = 5mA, Z _S = 50Ω	-	3.5	-	-	3.5	-	dB
f _T Current Gain-Bandwidth Product	I _C = 1mA, V _{CE} = 5V	-	5.5	-	-	5.5	-	GHz
	I _C = 10mA, V _{CE} = 5V	-	8	-	-	8	-	GHz

HFA3046, HFA3096, HFA3127, HFA3128

Electrical Specifications $T_A = 25^\circ\text{C}$ (Continued)

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Power Gain-Bandwidth Product, f_{MAX}	$I_C = 10\text{mA}$, $V_{CE} = 5\text{V}$	-	6	-	-	2.5	-	GHz
Base to Emitter Capacitance	$V_{BE} = -3\text{V}$	-	200	-	-	500	-	fF
Collector to Base Capacitance	$V_{CB} = 3\text{V}$	-	200	-	-	500	-	fF

Electrical Specifications $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DC PNP CHARACTERISTICS								
Collector to Base Breakdown Voltage, $V_{(BR)CBO}$	$I_C = -100\mu\text{A}$, $I_E = 0$	10	15	-	10	15	-	V
Collector to Emitter Breakdown Voltage, $V_{(BR)CEO}$	$I_C = -100\mu\text{A}$, $I_B = 0$	8	15	-	8	15	-	V
Collector to Emitter Breakdown Voltage, $V_{(BR)CES}$	$I_C = -100\mu\text{A}$, Base Shorted to Emitter	10	15	-	10	15	-	V
Emitter to Base Breakdown Voltage, $V_{(BR)EBO}$	$I_E = -10\mu\text{A}$, $I_C = 0$	4.5	5	-	4.5	5	-	V
Collector Cutoff Current, I_{CEO}	$V_{CE} = -6\text{V}$, $I_B = 0$	-	2	100	-	2	100	nA
Collector Cutoff Current, I_{CBO}	$V_{CB} = -8\text{V}$, $I_E = 0$	-	0.1	10	-	0.1	10	nA
Collector to Emitter Saturation Voltage, $V_{CE(SAT)}$	$I_C = -10\text{mA}$, $I_B = -1\text{mA}$	-	0.3	0.5	-	0.3	0.5	V
Base to Emitter Voltage, V_{BE}	$I_C = -10\text{mA}$	-	0.85	0.95	-	0.85	0.95	V
DC Forward-Current Transfer Ratio, h_{FE}	$I_C = -10\text{mA}$, $V_{CE} = -2\text{V}$	20	60	-	20	60	-	
Early Voltage, V_A	$I_C = -1\text{mA}$, $V_{CE} = -3.5\text{V}$	10	20	-	10	20	-	V
Base to Emitter Voltage Drift	$I_C = -10\text{mA}$	-	-1.5	-	-	-1.5	-	mV/°C
Collector to Collector Leakage		-	1	-	-	1	-	pA

Electrical Specifications $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DYNAMIC PNP CHARACTERISTICS								
Noise Figure	$f = 1.0\text{GHz}$, $V_{CE} = -5\text{V}$, $I_C = -5\text{mA}$, $Z_S = 50\Omega$	-	3.5	-	-	3.5	-	dB
f_T Current Gain-Bandwidth Product	$I_C = -1\text{mA}$, $V_{CE} = -5\text{V}$	-	2	-	-	2	-	GHz
	$I_C = -10\text{mA}$, $V_{CE} = -5\text{V}$	-	5.5	-	-	5.5	-	GHz
Power Gain-Bandwidth Product	$I_C = -10\text{mA}$, $V_{CE} = -5\text{V}$	-	3	-	-	2	-	GHz
Base to Emitter Capacitance	$V_{BE} = 3\text{V}$	-	200	-	-	500	-	fF
Collector to Base Capacitance	$V_{CB} = -3\text{V}$	-	300	-	-	600	-	fF

HFA3046, HFA3096, HFA3127, HFA3128

Electrical Specifications $T_A = 25^\circ\text{C}$ (Continued)

PARAMETER	TEST CONDITIONS	DIE			SOIC, QFN			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
DIFFERENTIAL PAIR MATCHING CHARACTERISTICS FOR THE HFA3046								
Input Offset Voltage	$I_C = 10\text{mA}, V_{CE} = 5\text{V}$	-	1.5	5.0	-	1.5	5.0	mV
Input Offset Current	$I_C = 10\text{mA}, V_{CE} = 5\text{V}$	-	5	25	-	5	25	μA
Input Offset Voltage TC	$I_C = 10\text{mA}, V_{CE} = 5\text{V}$	-	0.5	-	-	0.5	-	$\mu\text{V}/^\circ\text{C}$

S-Parameter and PSPICE model data is available from Intersil Sales Offices, and Intersil Corporation's web site.

Common Emitter S-Parameters of NPN $3\mu\text{m} \times 50\mu\text{m}$ Transistor

FREQ. (Hz)	S ₁₁	PHASE(S ₁₁)	S ₂₁	PHASE(S ₂₁)	S ₁₂	PHASE(S ₁₂)	S ₂₂	PHASE(S ₂₂)
$V_{CE} = 5\text{V}$ and $I_C = 5\text{mA}$								
1.0E+08	0.83	-11.78	11.07	168.57	1.41E-02	78.88	0.97	-11.05
2.0E+08	0.79	-22.82	10.51	157.89	2.69E-02	68.63	0.93	-21.35
3.0E+08	0.73	-32.64	9.75	148.44	3.75E-02	59.58	0.86	-30.44
4.0E+08	0.67	-41.08	8.91	140.36	4.57E-02	51.90	0.79	-38.16
5.0E+08	0.61	-48.23	8.10	133.56	5.19E-02	45.50	0.73	-44.59
6.0E+08	0.55	-54.27	7.35	127.88	5.65E-02	40.21	0.67	-49.93
7.0E+08	0.50	-59.41	6.69	123.10	6.00E-02	35.82	0.62	-54.37
8.0E+08	0.46	-63.81	6.11	119.04	6.27E-02	32.15	0.57	-58.10
9.0E+08	0.42	-67.63	5.61	115.57	6.47E-02	29.07	0.53	-61.25
1.0E+09	0.39	-70.98	5.17	112.55	6.63E-02	26.45	0.50	-63.96
1.1E+09	0.36	-73.95	4.79	109.91	6.75E-02	24.19	0.47	-66.31
1.2E+09	0.34	-76.62	4.45	107.57	6.85E-02	22.24	0.45	-68.37
1.3E+09	0.32	-79.04	4.15	105.47	6.93E-02	20.53	0.43	-70.19
1.4E+09	0.30	-81.25	3.89	103.57	7.00E-02	19.02	0.41	-71.83
1.5E+09	0.28	-83.28	3.66	101.84	7.05E-02	17.69	0.40	-73.31
1.6E+09	0.27	-85.17	3.45	100.26	7.10E-02	16.49	0.39	-74.66
1.7E+09	0.25	-86.92	3.27	98.79	7.13E-02	15.41	0.38	-75.90
1.8E+09	0.24	-88.57	3.10	97.43	7.17E-02	14.43	0.37	-77.05
1.9E+09	0.23	-90.12	2.94	96.15	7.19E-02	13.54	0.36	-78.12
2.0E+09	0.22	-91.59	2.80	94.95	7.21E-02	12.73	0.35	-79.13
2.1E+09	0.21	-92.98	2.68	93.81	7.23E-02	11.98	0.35	-80.09
2.2E+09	0.20	-94.30	2.56	92.73	7.25E-02	11.29	0.34	-80.99
2.3E+09	0.20	-95.57	2.45	91.70	7.27E-02	10.64	0.34	-81.85
2.4E+09	0.19	-96.78	2.35	90.72	7.28E-02	10.05	0.33	-82.68
2.5E+09	0.18	-97.93	2.26	89.78	7.29E-02	9.49	0.33	-83.47
2.6E+09	0.18	-99.05	2.18	88.87	7.30E-02	8.96	0.33	-84.23
2.7E+09	0.17	-100.12	2.10	88.00	7.31E-02	8.47	0.33	-84.97
2.8E+09	0.17	-101.15	2.02	87.15	7.31E-02	8.01	0.33	-85.68
2.9E+09	0.16	-102.15	1.96	86.33	7.32E-02	7.57	0.33	-86.37
3.0E+09	0.16	-103.11	1.89	85.54	7.32E-02	7.16	0.33	-87.05

HFA3046, HFA3096, HFA3127, HFA3128

Common Emitter S-Parameters of NPN 3 μ m x 50 μ m Transistor (Continued)

FREQ. (Hz)	S ₁₁	PHASE(S ₁₁)	S ₂₁	PHASE(S ₂₁)	S ₁₂	PHASE(S ₁₂)	S ₂₂	PHASE(S ₂₂)
V_{CE} = 5V and I_C = 10mA								
1.0E+08	0.72	-16.43	15.12	165.22	1.27E-02	75.41	0.95	-14.26
2.0E+08	0.67	-31.26	13.90	152.04	2.34E-02	62.89	0.88	-26.95
3.0E+08	0.60	-43.76	12.39	141.18	3.13E-02	52.58	0.79	-37.31
4.0E+08	0.53	-54.00	10.92	132.57	3.68E-02	44.50	0.70	-45.45
5.0E+08	0.47	-62.38	9.62	125.78	4.05E-02	38.23	0.63	-51.77
6.0E+08	0.42	-69.35	8.53	120.37	4.31E-02	33.34	0.57	-56.72
7.0E+08	0.37	-75.26	7.62	116.00	4.49E-02	29.47	0.51	-60.65
8.0E+08	0.34	-80.36	6.86	112.39	4.63E-02	26.37	0.47	-63.85
9.0E+08	0.31	-84.84	6.22	109.36	4.72E-02	23.84	0.44	-66.49
1.0E+09	0.29	-88.83	5.69	106.77	4.80E-02	21.75	0.41	-68.71
1.1E+09	0.27	-92.44	5.23	104.51	4.86E-02	20.00	0.39	-70.62
1.2E+09	0.25	-95.73	4.83	102.53	4.90E-02	18.52	0.37	-72.28
1.3E+09	0.24	-98.75	4.49	100.75	4.94E-02	17.25	0.35	-73.76
1.4E+09	0.22	-101.55	4.19	99.16	4.97E-02	16.15	0.34	-75.08
1.5E+09	0.21	-104.15	3.93	97.70	4.99E-02	15.19	0.33	-76.28
1.6E+09	0.20	-106.57	3.70	96.36	5.01E-02	14.34	0.32	-77.38
1.7E+09	0.20	-108.85	3.49	95.12	5.03E-02	13.60	0.31	-78.41
1.8E+09	0.19	-110.98	3.30	93.96	5.05E-02	12.94	0.31	-79.37
1.9E+09	0.18	-113.00	3.13	92.87	5.06E-02	12.34	0.30	-80.27
2.0E+09	0.18	-114.90	2.98	91.85	5.07E-02	11.81	0.30	-81.13
2.1E+09	0.17	-116.69	2.84	90.87	5.08E-02	11.33	0.30	-81.95
2.2E+09	0.17	-118.39	2.72	89.94	5.09E-02	10.89	0.29	-82.74
2.3E+09	0.16	-120.01	2.60	89.06	5.10E-02	10.50	0.29	-83.50
2.4E+09	0.16	-121.54	2.49	88.21	5.11E-02	10.13	0.29	-84.24
2.5E+09	0.16	-122.99	2.39	87.39	5.12E-02	9.80	0.29	-84.95
2.6E+09	0.15	-124.37	2.30	86.60	5.12E-02	9.49	0.29	-85.64
2.7E+09	0.15	-125.69	2.22	85.83	5.13E-02	9.21	0.29	-86.32
2.8E+09	0.15	-126.94	2.14	85.09	5.13E-02	8.95	0.29	-86.98
2.9E+09	0.15	-128.14	2.06	84.36	5.14E-02	8.71	0.29	-87.62
3.0E+09	0.14	-129.27	1.99	83.66	5.15E-02	8.49	0.29	-88.25

Common Emitter S-Parameters of PNP 3 μ m x 50 μ m Transistor

FREQ. (Hz)	S ₁₁	PHASE(S ₁₁)	S ₂₁	PHASE(S ₂₁)	S ₁₂	PHASE(S ₁₂)	S ₂₂	PHASE(S ₂₂)
V_{CE} = -5V and I_C = -5mA								
1.0E+08	0.72	-16.65	10.11	166.77	1.66E-02	77.18	0.96	-10.76
2.0E+08	0.68	-32.12	9.44	154.69	3.10E-02	65.94	0.90	-20.38
3.0E+08	0.62	-45.73	8.57	144.40	4.23E-02	56.39	0.82	-28.25
4.0E+08	0.57	-57.39	7.68	135.95	5.05E-02	48.66	0.74	-34.31
5.0E+08	0.52	-67.32	6.86	129.11	5.64E-02	42.52	0.67	-38.81

HFA3046, HFA3096, HFA3127, HFA3128

Common Emitter S-Parameters of PNP 3 μ m x 50 μ m Transistor (Continued)

FREQ. (Hz)	S ₁₁	PHASE(S ₁₁)	S ₂₁	PHASE(S ₂₁)	S ₁₂	PHASE(S ₁₂)	S ₂₂	PHASE(S ₂₂)
6.0E+08	0.47	-75.83	6.14	123.55	6.07E-02	37.66	0.61	-42.10
7.0E+08	0.43	-83.18	5.53	118.98	6.37E-02	33.79	0.55	-44.47
8.0E+08	0.40	-89.60	5.01	115.17	6.60E-02	30.67	0.51	-46.15
9.0E+08	0.38	-95.26	4.56	111.94	6.77E-02	28.14	0.47	-47.33
1.0E+09	0.36	-100.29	4.18	109.17	6.91E-02	26.06	0.44	-48.15
1.1E+09	0.34	-104.80	3.86	106.76	7.01E-02	24.33	0.41	-48.69
1.2E+09	0.33	-108.86	3.58	104.63	7.09E-02	22.89	0.39	-49.05
1.3E+09	0.32	-112.53	3.33	102.72	7.16E-02	21.67	0.37	-49.26
1.4E+09	0.30	-115.86	3.12	101.01	7.22E-02	20.64	0.36	-49.38
1.5E+09	0.30	-118.90	2.92	99.44	7.27E-02	19.76	0.34	-49.43
1.6E+09	0.29	-121.69	2.75	98.01	7.32E-02	19.00	0.33	-49.44
1.7E+09	0.28	-124.24	2.60	96.68	7.35E-02	18.35	0.32	-49.43
1.8E+09	0.28	-126.59	2.47	95.44	7.39E-02	17.79	0.31	-49.40
1.9E+09	0.27	-128.76	2.34	94.29	7.42E-02	17.30	0.30	-49.38
2.0E+09	0.27	-130.77	2.23	93.19	7.45E-02	16.88	0.30	-49.36
2.1E+09	0.26	-132.63	2.13	92.16	7.47E-02	16.52	0.29	-49.35
2.2E+09	0.26	-134.35	2.04	91.18	7.50E-02	16.20	0.28	-49.35
2.3E+09	0.26	-135.96	1.95	90.24	7.52E-02	15.92	0.28	-49.38
2.4E+09	0.25	-137.46	1.87	89.34	7.55E-02	15.68	0.28	-49.42
2.5E+09	0.25	-138.86	1.80	88.48	7.57E-02	15.48	0.27	-49.49
2.6E+09	0.25	-140.17	1.73	87.65	7.59E-02	15.30	0.27	-49.56
2.7E+09	0.25	-141.39	1.67	86.85	7.61E-02	15.15	0.26	-49.67
2.8E+09	0.25	-142.54	1.61	86.07	7.63E-02	15.01	0.26	-49.81
2.9E+09	0.24	-143.62	1.56	85.31	7.65E-02	14.90	0.26	-49.96
3.0E+09	0.24	-144.64	1.51	84.58	7.67E-02	14.81	0.26	-50.13
V_{CE} = -5V, I_C = -10mA								
1.0E+08	0.58	-23.24	13.03	163.45	1.43E-02	73.38	0.93	-13.46
2.0E+08	0.53	-44.07	11.75	149.11	2.58E-02	60.43	0.85	-24.76
3.0E+08	0.48	-61.50	10.25	137.78	3.38E-02	50.16	0.74	-33.10
4.0E+08	0.43	-75.73	8.88	129.12	3.90E-02	42.49	0.65	-38.83
5.0E+08	0.40	-87.36	7.72	122.49	4.25E-02	36.81	0.58	-42.63
6.0E+08	0.37	-96.94	6.78	117.33	4.48E-02	32.59	0.51	-45.07
7.0E+08	0.35	-104.92	6.01	113.22	4.64E-02	29.39	0.47	-46.60
8.0E+08	0.33	-111.64	5.39	109.85	4.76E-02	26.94	0.43	-47.49
9.0E+08	0.32	-117.36	4.87	107.05	4.85E-02	25.04	0.40	-47.97
1.0E+09	0.31	-122.27	4.44	104.66	4.92E-02	23.55	0.37	-48.18
1.1E+09	0.30	-126.51	4.07	102.59	4.97E-02	22.37	0.35	-48.20
1.2E+09	0.30	-130.21	3.76	100.76	5.02E-02	21.44	0.33	-48.11

Common Emitter S-Parameters of PNP 3 μ m x 50 μ m Transistor (Continued)

FREQ. (Hz)	S ₁₁	PHASE(S ₁₁)	S ₂₁	PHASE(S ₂₁)	S ₁₂	PHASE(S ₁₂)	S ₂₂	PHASE(S ₂₂)
1.3E+09	0.29	-133.46	3.49	99.14	5.06E-02	20.70	0.32	-47.95
1.4E+09	0.29	-136.33	3.25	97.67	5.09E-02	20.11	0.31	-47.77
1.5E+09	0.28	-138.89	3.05	96.33	5.12E-02	19.65	0.30	-47.58
1.6E+09	0.28	-141.17	2.87	95.10	5.15E-02	19.29	0.29	-47.39
1.7E+09	0.28	-143.21	2.70	93.96	5.18E-02	19.01	0.28	-47.23
1.8E+09	0.28	-145.06	2.56	92.90	5.21E-02	18.80	0.27	-47.09
1.9E+09	0.27	-146.73	2.43	91.90	5.23E-02	18.65	0.27	-46.98
2.0E+09	0.27	-148.26	2.31	90.95	5.26E-02	18.55	0.26	-46.91
2.1E+09	0.27	-149.65	2.20	90.05	5.28E-02	18.49	0.26	-46.87
2.2E+09	0.27	-150.92	2.10	89.20	5.30E-02	18.46	0.25	-46.87
2.3E+09	0.27	-152.10	2.01	88.37	5.33E-02	18.47	0.25	-46.90
2.4E+09	0.27	-153.18	1.93	87.59	5.35E-02	18.50	0.25	-46.97
2.5E+09	0.27	-154.17	1.86	86.82	5.38E-02	18.55	0.24	-47.07
2.6E+09	0.26	-155.10	1.79	86.09	5.40E-02	18.62	0.24	-47.18
2.7E+09	0.26	-155.96	1.72	85.38	5.42E-02	18.71	0.24	-47.34
2.8E+09	0.26	-156.76	1.66	84.68	5.45E-02	18.80	0.24	-47.55
2.9E+09	0.26	-157.51	1.60	84.01	5.47E-02	18.91	0.24	-47.76
3.0E+09	0.26	-158.21	1.55	83.35	5.50E-02	19.03	0.23	-48.00

Typical Performance Curves

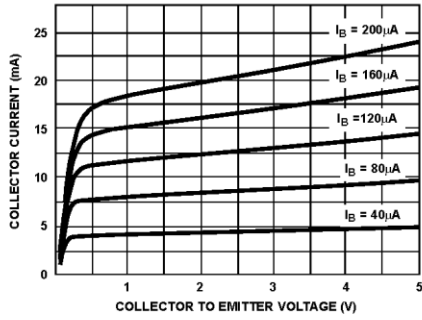


FIGURE 1. NPN COLLECTOR CURRENT vs COLLECTOR TO EMITTER VOLTAGE

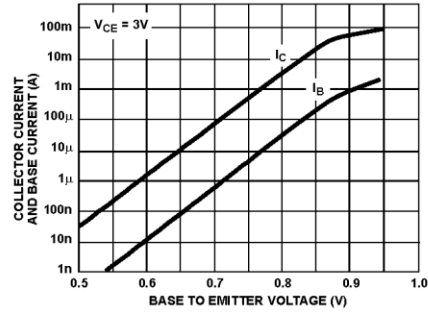


FIGURE 2. NPN COLLECTOR CURRENT AND BASE CURRENT vs BASE TO EMITTER VOLTAGE

Typical Performance Curves (Continued)

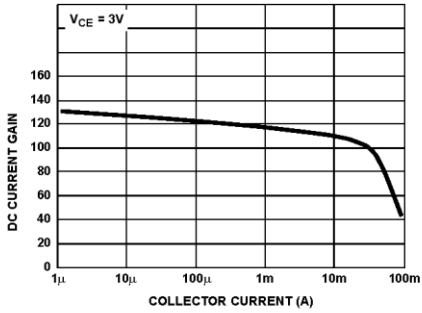


FIGURE 3. NPN DC CURRENT GAIN vs COLLECTOR CURRENT

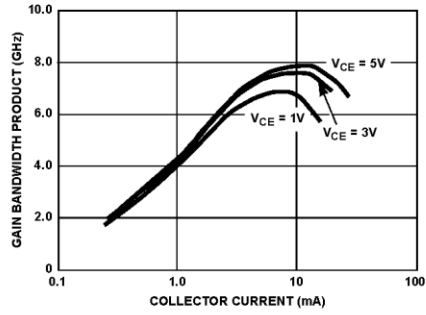


FIGURE 4. NPN GAIN BANDWIDTH PRODUCT vs COLLECTOR CURRENT (UHF 3 x 50 WITH BOND PADS)

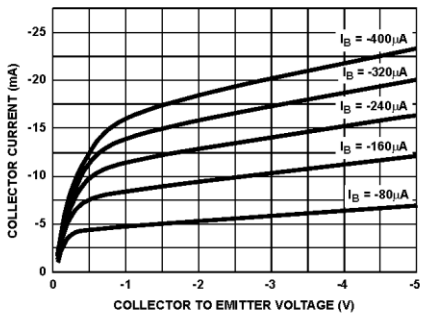


FIGURE 5. PNP COLLECTOR CURRENT vs COLLECTOR TO EMITTER VOLTAGE

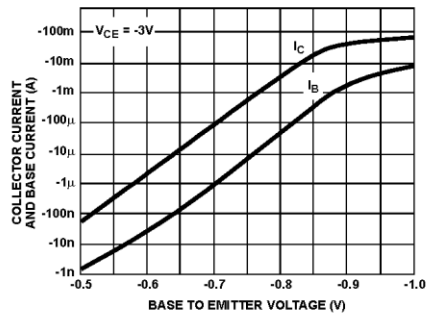


FIGURE 6. PNP COLLECTOR CURRENT AND BASE CURRENT vs BASE TO EMITTER VOLTAGE

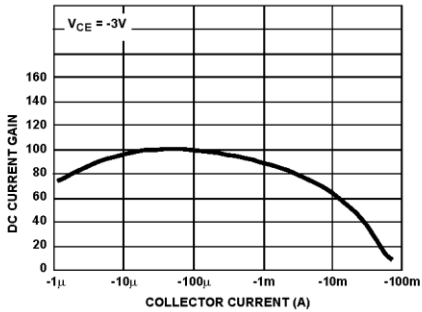


FIGURE 7. PNP DC CURRENT GAIN vs COLLECTOR CURRENT

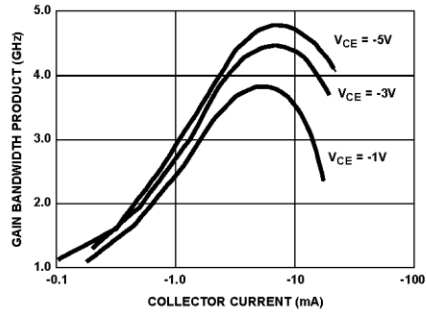


FIGURE 8. PNP GAIN BANDWIDTH PRODUCT vs COLLECTOR CURRENT (UHF 3 x 50 WITH BOND PADS)

HFA3046, HFA3096, HFA3127, HFA3128

Die Characteristics

DIE DIMENSIONS:
 53 mils x 52 mils x 19 mils
 1340 μ m x 1320 μ m x 483 μ m

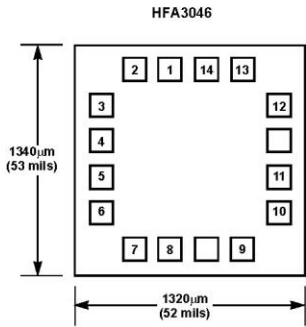
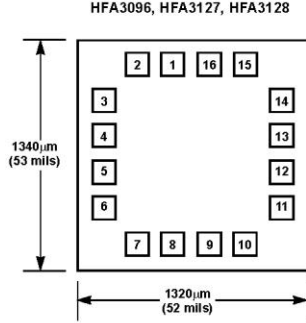
METALLIZATION:
 Type: Metal 1: AlCu(2%)/TiW
 Thickness: Metal 1: 8k \AA \pm 0.4k \AA
 Type: Metal 2: AlCu(2%)
 Thickness: Metal 2: 16k \AA \pm 0.8k \AA

PASSIVATION:
 Type: Nitride
 Thickness: 4k \AA \pm 0.5k \AA

PROCESS:
 UHF-1

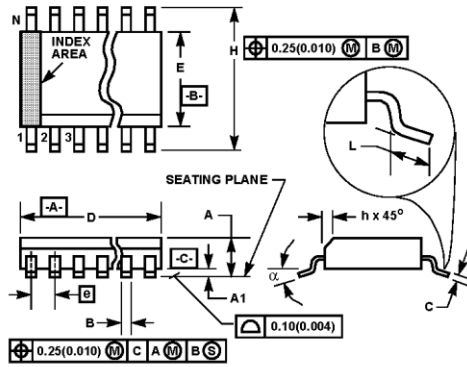
SUBSTRATE POTENTIAL: (POWERED UP)
 Unbiased

Metallization Mask Layout



Pad numbers correspond to SOIC pinout.

Small Outline Plastic Packages (SOIC)



M14.15 (JEDEC MS-012-AB ISSUE C)
14 LEAD NARROW BODY SMALL OUTLINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	0.0532	0.0688	1.35	1.75	-
A1	0.0040	0.0098	0.10	0.25	-
B	0.013	0.020	0.33	0.51	9
C	0.0075	0.0098	0.19	0.25	-
D	0.3367	0.3444	8.55	8.75	3
E	0.1497	0.1574	3.80	4.00	4
e	0.050 BSC		1.27 BSC		-
H	0.2284	0.2440	5.80	6.20	-
h	0.0099	0.0196	0.25	0.50	5
L	0.016	0.050	0.40	1.27	6
N	14		14		7
α	0°	8°	0°	8°	-

- NOTES:
1. Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication Number 95.
 2. Dimensioning and tolerancing per ANSI Y14.5M-1982.
 3. Dimension "D" does not include mold flash, protrusions or gate burrs. Mold flash, protrusion and gate burrs shall not exceed 0.15mm (0.006 inch) per side.
 4. Dimension "E" does not include interlead flash or protrusions. Interlead flash and protrusions shall not exceed 0.25mm (0.010 inch) per side.
 5. The chamfer on the body is optional. If it is not present, a visual index feature must be located within the crosshatched area.
 6. "L" is the length of terminal for soldering to a substrate.
 7. "N" is the number of terminal positions.
 8. Terminal numbers are shown for reference only.
 9. The lead width "B", as measured 0.36mm (0.014 inch) or greater above the seating plane, shall not exceed a maximum value of 0.61mm (0.024 inch).
 10. Controlling dimension: MILLIMETER. Converted inch dimensions are not necessarily exact.

Rev. 0 12/93

ii. Δημοσιεύσεις

An insight into analog current mirrors

N. Charalampidis, M. Spasos, K. Tsiakmakis, K. Hayatleh and N. Pantermarakis

Abstract: - Current mirrors based on active devices are important analog building blocks necessary in current or voltage-mode designs. They used for biasing, for transferring current from one part of the circuit to another and as load for amplifier stages. This paper presents the theoretical analysis, the simulation and the circuit built on PCB of five current mirror topologies. The analysis is focused in the investigation of the current transfer ratio and the output impedance of each one of the circuits, the two most important parameters of current mirrors. A current mirror with superior performance is presented, although that is in the expense of voltage-headroom.

Index Terms: current mirror, wilson, cascode, precise multiple output mirror

I. IDEAL AND PRACTICAL CURRENT MIRRORS

A current mirror, Fig. 1, is a topology with three terminals (at least) which is mainly used for biasing, instead of passive resistors, to provide insensitivity to power supply variations as well as temperature. Ideally, the output current is identical to the input current, the input voltage is zero and the output impedance is infinite [1].

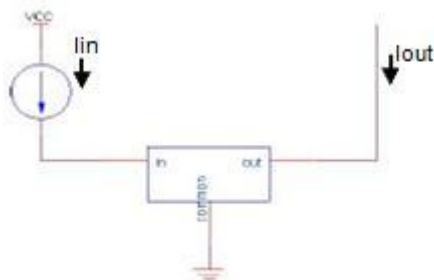


Fig. 1. The ideal current mirror

In practice no such ideal unit exists but it is the object of design to approximate ideal performance as closely as possible. To do that, practical transistor characteristics have to be taken into account such as the finite β value, the Early voltage, the internal parasitic capacitances etc. Other factors such as the matching between devices and the sensitivity to temperature variations need to be considered to realize performance close to ideal. The difference between the ideal and non-ideal current mirror will be examined in this paper by investigating on the output impedance, the input impedance, the current gain and the power supply of the output stage of the current mirror.

A. The output impedance

Investigating on the output stage of a practical current mirror it can be seen that the output current changes when

altering the output voltage [2]. That means that the output AC impedance of the configuration is not constant. Looking from the output of the circuit towards the input, this impedance is in parallel with a current source and the current depends on the input current of the circuit. The higher the output impedance, the less sensitive the output current will be on a change of the output voltage. Practically, reducing the output current increases the output impedance and the performance of the entire unit. Nevertheless, when designing for higher operating frequencies it is essential to maintain the output current high enough to allow better performance of the entire system.

B. The input impedance

Under ideal conditions, connecting a current source in the input or a current mirror, the entire input voltage should drop in the current source, since the input impedance of the current mirror is zero. Practically, a voltage drop is created in the input terminals of the mirror, which is subtracted from the voltage applied to the current source. The result is the input current to be different than the calculated value, consequently the output current to be other than the expected one.

C. Current Gain

Ideally, the output current of a current mirror is a replica of the input current, under any operating conditions. Practically, the two currents are not identical due to the gain-error source, which is divided into the systematic and the random gain error. The first one exists even when all transistors in the circuit are well matched and the second is caused when transistors, which should theoretically be matched, are not practically matched.

D. Output stage power supply

Practically, in order the output to mirror the input current it is necessary to be supplied with a voltage, high enough to provide the proper biasing to the output transistors. This voltage should be high enough to keep transistors in the active region and low enough to maximize the range of output voltages where the output impedance is constant.

II. SIMPLE CURRENT MIRROR

The simple current mirror is the heart of several other current mirrors. It consists of two transistors, one of them diode-connected, as shown in Fig. 2 [1].

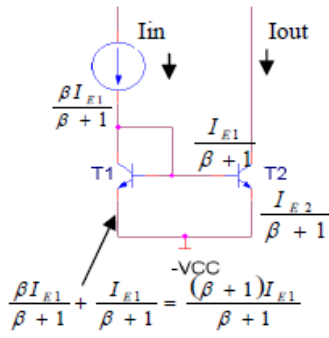


Fig. 2. Simple current mirror

Since,

$$I_{E1} = I_{S1} \left(\frac{\beta_1 + 1}{\beta_1} \right) e^{\frac{V_{BE1}}{V_T}} \quad (1)$$

with straightforward analysis on currents, for $V_{BE1} = V_{BE2}$, the current transfer ratio, λ , can be calculated

$$\lambda = \frac{I_{OUT}}{I_{IN}} = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1} \right) + \frac{1}{\beta_2}} \quad (2)$$

It is obvious that matched transistors with high current gain are necessary to eliminate the term I_{S1}/I_{S2} and obtain a unity current transfer ratio.

The output stage of the simple current mirror is a single transistor. Since the Early voltage of transistors is not infinite, the output impedance can be found by the I_C over V_{CE} characteristics of the transistor. Hence, the output impedance will be,

$$R_O = \frac{V_A}{I_{OUT}} \quad (3)$$

where V_A is the Early voltage of the transistor, typically around 50V. For a quiescent current of 1mA the output impedance is some 50K Ω .

III. BUFFERED SIMPLE CURRENT MIRROR

The buffered simple CM, Fig. 3, incorporates an extra transistor which buffers the input current reducing the current needed to drive the bases of transistors T_1 and T_2 . Thus, the emitter current of T_1 is closer to the input current hence closer to the input current is the collector current of T_2 , too [3]. Hence, the current transfer ratio will be improved. The current in the base of T_3 will be,

$$I_{B3} = \frac{\frac{I_{E1}}{\beta_1 + 1} + \frac{I_{E2}}{\beta_2 + 1}}{\beta_3 + 1} \quad (4)$$

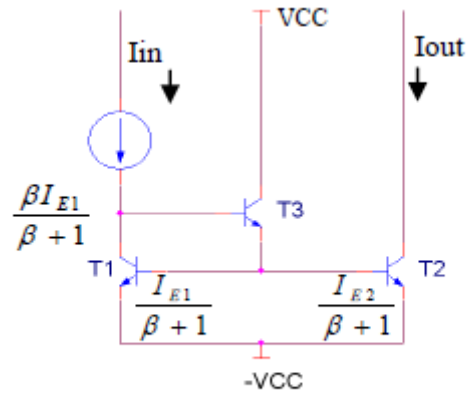


Fig. 3. Buffered Simple current mirror

Following the same analysis on currents as before, for $V_{BE1} = V_{BE2}$, the current transfer ratio, λ , will be,

$$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1(\beta_3 + 1)} \right) + \frac{1}{\beta_2(\beta_3 + 1)}} \quad (5)$$

Consequently, the current transfer ratio of the mirror will be much better compared to the previous due to the β_2 term. Nevertheless, matched transistors are also necessary.

On the other hand, the output impedance will be identical to that of the simple CM, given in (3).

IV. WILSON CURRENT MIRROR

When higher output impedance is necessary, keeping the circuitry relatively simple, Wilson current mirror, Fig. 4, is the most appropriate type of current mirror. The input current is fed into a simple current mirror via transistor T_3 which provides negative feedback to the circuit operation, too [1]. Following the same methodology as before, having identified the current in every part of the circuit, the current transfer ratio for $V_{BE1} = V_{BE2}$ will be,

$$\lambda = \frac{1}{\frac{I_{S1}\beta_2(\beta_3 + 1)}{I_{S2}\beta_3(\beta_2 + 1) + \frac{I_{S1}\beta_2\beta_3}{\beta_1}} + \frac{1}{\beta_3}} \quad (6)$$

Consequently, the λ will be somewhere near the current transfer ratio of the buffered simple current mirror.

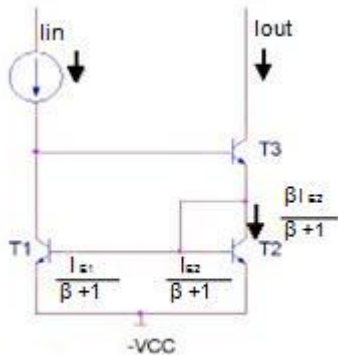


Fig. 4. Wilson current mirror

The investigation of the output impedance can be carried out using the small signal equivalent model of the current mirror. Having done some approximations, the circuit will be as shown in Fig. 5.

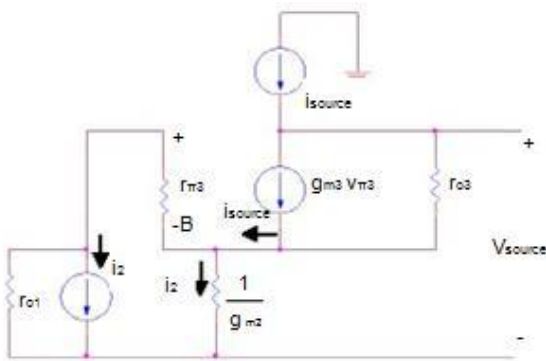


Fig. 5. Small signal equivalent model of the Wilson current mirror

Applying a small current in the output of the circuit and investigating on the output voltage, will give the output impedance of the circuit.

Using Kirchhoff laws around the circuit will end up with,

$$\frac{V_{source}}{i_{source}} = R_o = \frac{1}{2g_{m1}} + r_{o2} + \frac{g_{m2}r_{\pi2}r_{o2}}{2} \quad (7)$$

and,

$$R_o \approx r_{o2} + \frac{\beta_o r_{o2}}{2} \approx \frac{\beta_o r_o}{2} \quad (8)$$

The output impedance will be β times the impedance of the simple current mirror and will keep constant for any output voltage, due to the negative feedback.

V. CASCODE CURRENT MIRROR

The cascode current mirror, which is two simple current mirrors one on top of the other, Fig. 6, offers similar performance to the Wilson current mirror but it can operate on higher frequencies, since it can reduce the Miller capacitance between input and output [4].

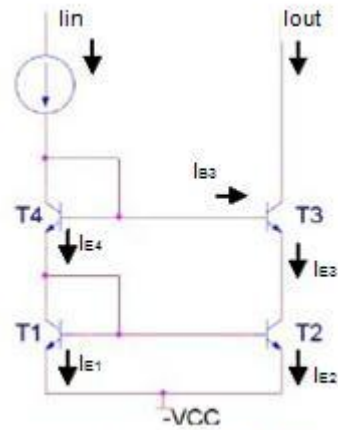


Fig. 6. Cascode current mirror

Straightforward analysis on currents, for $V_{BE1} = V_{BE2}$ gives a current transfer ratio,

$$\lambda = \frac{1}{\frac{I_{S1}}{I_{S2}} \left(1 + \frac{1}{\beta_1} + \frac{1}{\beta_3} + \frac{1}{\beta_1\beta_3} \right) + \frac{1}{\beta_2} + \frac{1}{\beta_3} + \frac{1}{\beta_2\beta_3}} \quad (9)$$

which is slightly worse of that of the Wilson current mirror due to the extra β factors.

The output impedance is that of a common base transistor since the simple current mirror of T1 and T2 is fed by T3 [5]. Consequently, the output impedance will be,

$$R_o \approx \frac{\beta_3 r_{o3}}{2} \quad (10)$$

VI. PRECISE MULTIPLE OUTPUT CM

The best current transfer ratio combined with the highest output impedance can be achieved with the precise multiple output current mirror, Fig. 7, at the expense of extra power supply [5].

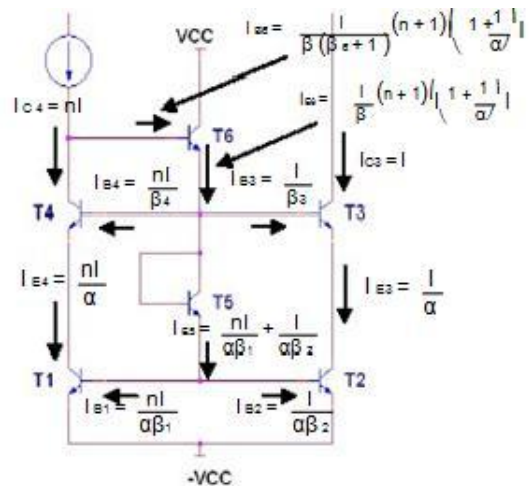


Fig. 7. Precise multiple output current mirror

Straightforward analysis on currents, for $V_{BE1} = V_{BE2}$ and $\beta_1 \approx \beta_2$, the current transfer ratio, λ , will be,

$$\lambda = \frac{1}{1 + \frac{4}{\beta^2}} \quad (11)$$

Hence, under the same approximations, the λ will theoretically be closer to unity than the rest of the current mirrors considering that $4 \ll \beta^2$.

The small signal equivalent circuit of Fig. 8 can be used to investigate on the output impedance of the circuit. Following the same procedure as for the Wilson current mirror, the circuit will be as follows.

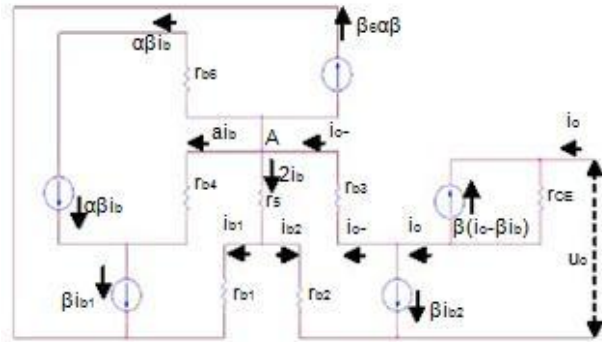


Fig. 8. Small signal equivalent circuit of the Precise multiple output CM

Ignoring r_{CE} of all transistors apart from that of T_3 , the output impedance will be equal to,

$$R_o \approx r_o \beta \quad (12)$$

Consequently, the output impedance is roughly double that of the Wilson current mirror.

VII. SIMULATION AND LAB EVALUATION

The current mirrors presented here have been simulated in Orcad-Pspice software package to investigate on their current transfer ratio and output impedance. Table I presents the simulation results.

Table I Simulation results

Configuration	Input and output currents	Transfer ratio, λ
Simple CM	$i_{in}=0.999\text{mA}$ $i_{out}=0.979\text{mA}$	1.02
Buffered simple CM	$i_{in}=1\text{mA}$ $i_{out}=0.987\text{mA}$	1.013
Wilson CM	$i_{in}=1\text{mA}$ $i_{out}=0.996\text{mA}$	1.004
Cascode CM	$i_{in}=1\text{mA}$ $i_{out}=0.996\text{mA}$	1.004
Precise multiple output CM	$i_{in}=1\text{mA}$ $i_{out}=0.989\text{mA}$	1.011

The investigation on current mirrors finished with the implementation of each current mirror in PCB, using transistor arrays (HFA3096B), shown in Fig. 9. Table II presents the current transfer ratio measured.

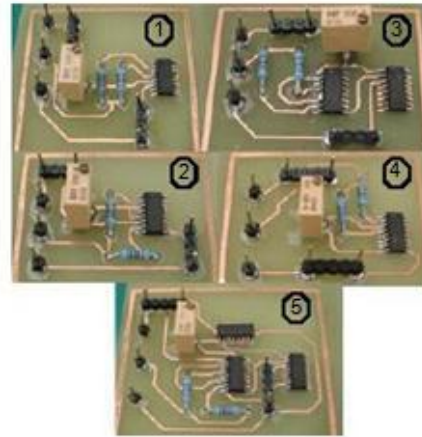


Fig. 9. Current mirror circuits
1. Simple CM, 2. Buffered simple CM, 3. Cascode CM, 4. Wilson CM and 5. Precise multiple output CM

Table II Measured current transfer ratio

Configuration	Transfer ratio, λ	Output impedance
Simple CM	1.022	85K Ω
Buffered simple CM	1.03	83K Ω
Wilson CM	0.991	1.83M Ω
Cascode CM	0.993	1.9M Ω
Precise multiple output CM	0.999	3.5M Ω

VIII. CONCLUSION

The analysis, simulation and implementation of five current mirrors have been presented. The Precise multiple output CM presented better overall performance, although its current transfer ratio was slightly worse than others, at the expense of some extra headroom due to the extra transistors used. This research work is still on going. A CMOS version of the presented current mirrors is planned to be theoretically analyzed, simulated and built on PCB, to identify potential advantages over their BJT versions.

REFERENCES

- [1] Gray R.P., Hurst J.P., Lewis H.S., and Meyer G.R., "Analysis and Design of Analog Integrated Circuits", John Wiley and Sons, 4th Edition, New York, 2001, pp.253-255, pp.274-277.
- [2] Toumazou C., Lidgey F.J., Haigh D., "Analogue IC design: the current-mode approach", IEE circuits and Systems Series 2, pp. 239-244.
- [3] Sedra A., Smith K., "Microelectronic Circuits", Oxford University Press, 3rd Edition, New York, 1991, pp.649-655, pp.565-571.
- [4] Charalampidis N., "Novel approaches in voltage-follower design", Ph.D Thesis, Oxford Brookes University, 2006
- [5] Greneich E.W., "Analog Integrated Circuits", Chapman & Hall, New York, 1997, pp.89-100.

