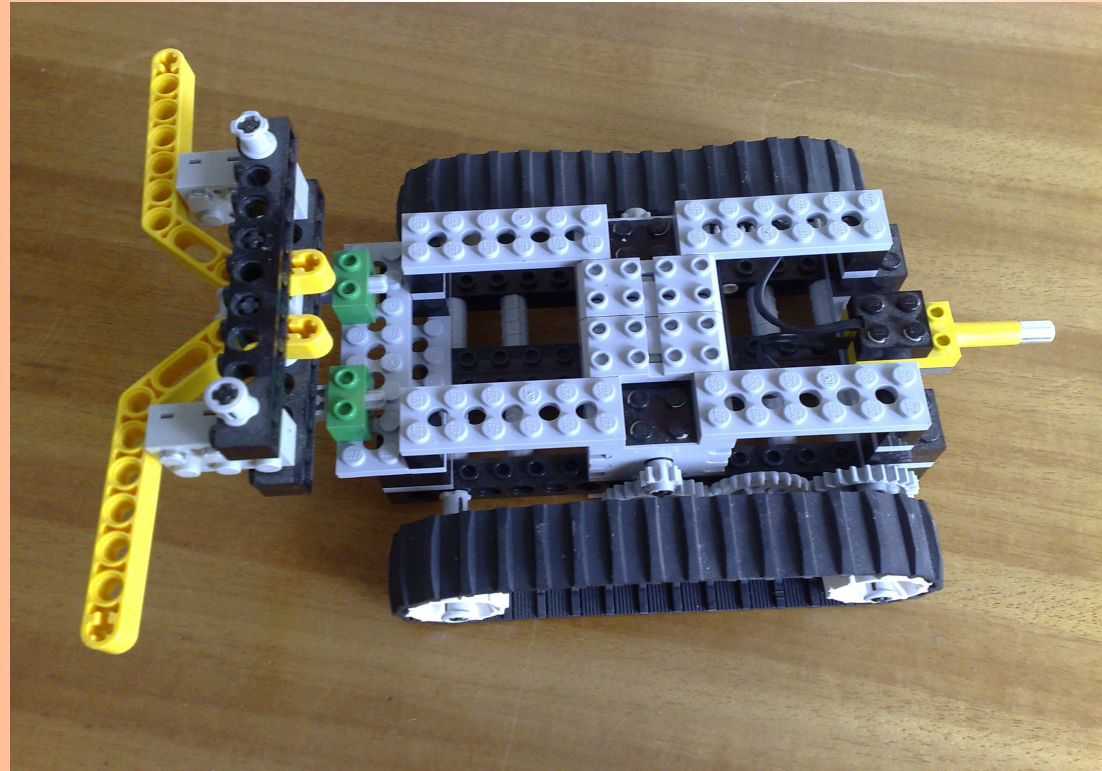




ΑΛΕΞΑΝΔΡΕΙΟ ΤΕΧΝΟΛΟΓΙΚΟ ΕΚΠΑΙΔΕΥΤΙΚΟ ΙΔΡΥΜΑ ΘΕΣΣΑΛΟΝΙΚΗΣ
ΣΧΟΛΗ ΤΕΧΝΟΛΟΓΙΚΩΝ ΕΦΑΡΜΟΓΩΝ
ΤΜΗΜΑ ΗΛΕΚΤΡΟΝΙΚΗΣ

ΑΣΥΡΜΑΤΟΣ ΕΛΕΓΧΟΣ ΑΥΤΟΚΙΝΗΤΟΥ



ΦΟΙΤΗΤΕΣ ΗΛΕΚΤΡΟΝΙΚΗΣ

**ΚΑΡΑΜΕΤΣΙΟΣ ΝΙΚΟΛΑΟΣ
ΛΑΛΟΣ ΒΑΣΙΛΕΙΟΣ**

ΕΠΟΠΤΗΣ ΚΑΘΗΓΗΤΗΣ

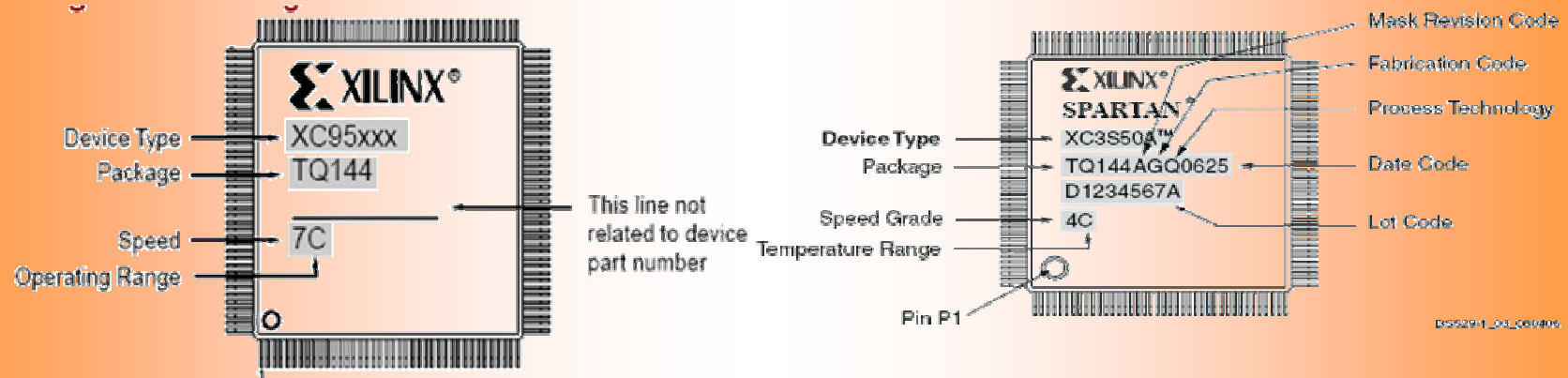
**ΧΡΗΣΤΟΣ Β. ΤΖΙΚΑΣ
ΚΑΘΗΓΗΤΗΣ ΕΦΑΡΜΟΓΩΝ**

ΘΕΣΣΑΛΟΝΙΚΗ
ΟΚΤΩΒΡΙΟΣ 2007

διαφάνειες

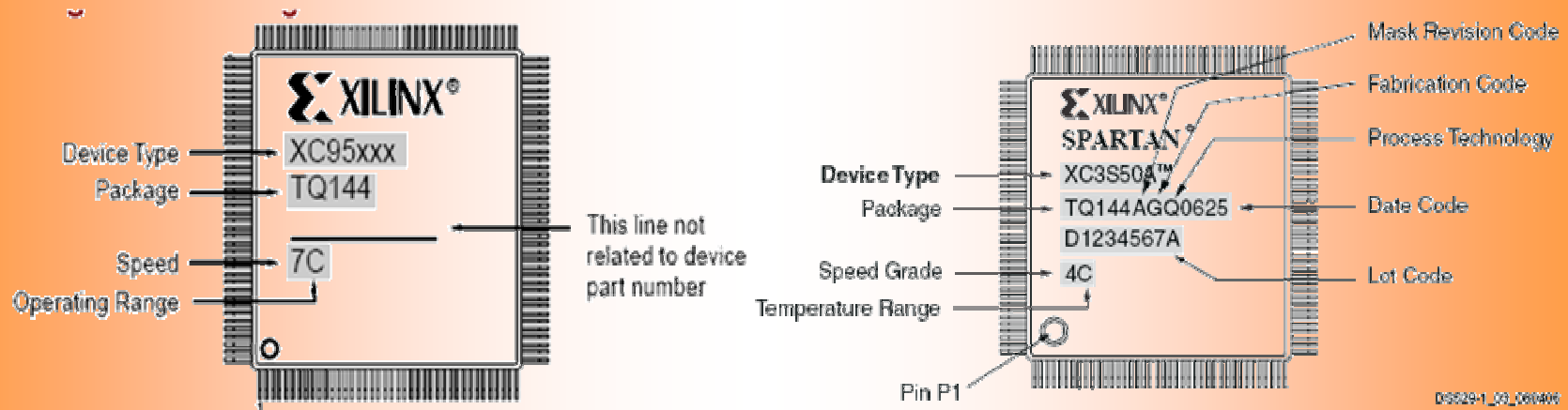
- CPLD-FPGA
- Διαφορές CPLD-FPGA
- Βασικό μοντέλο ενός ασύρματου ελέγχου αυτοκινήτου
- Κύκλωμα πομπού
- Επιμέρους κύκλωμα πομπού
- Πομπός
- Δέκτης
- Κύκλωμα δέκτη
- Επιμέρους κύκλωμα δέκτη
- Μανδαλωτής
- Κωδικοποιητής
- Κύκλωμα οδήγησης κινητήρων
- Αριστερόστροφη κίνηση
- Δεξιόστροφη κίνηση
- Half-bridge bipolar switch
- Κινητήρας
- Ολοκληρωμένο XC9572
- Σχεδίαση και προγραμματισμός (κύκλωμα πομπού)
- Σχεδίαση και προγραμματισμός (κύκλωμα δέκτη)
- Σχηματικό διάγραμμα του πομπού
- Σχηματικό διάγραμμα του δέκτη
- Τυπωμένο κύκλωμα αναπτυξιακής πλακέτας πομπού
- Τυπωμένο κύκλωμα αναπτυξιακής πλακέτας δέκτη

CPLD - FPGA



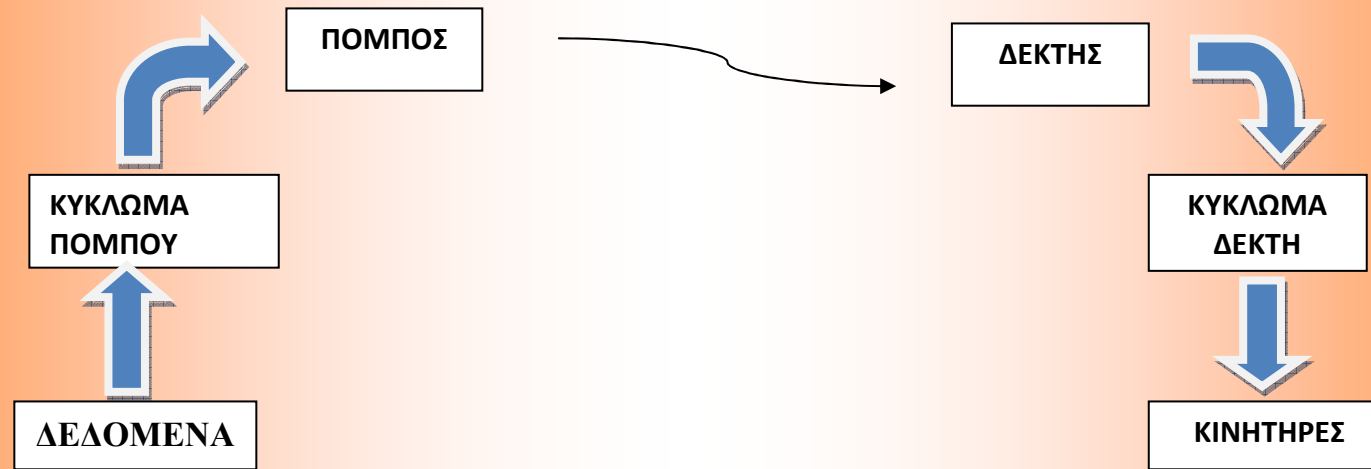
- Ένα **CPLD** αποτελείται από πολλές βαθμίδες κυκλωμάτων που βρίσκονται μέσα σ' ένα ολοκληρωμένο κύκλωμα, IC (Integrated Circuit) και συνδέονται μεταξύ τους με εσωτερικές καλωδιώσεις.
- Μπορούν να υλοποιήσουν λογικά κυκλώματα που περιλαμβάνουν περισσότερα από **100,000 ισοδύναμες πύλες**.
- Οι λογικές διατάξεις πυλών προγραμματιζόμενου πεδίου, **FPGAs** (Field-Programmable Gate Arrays), είναι διατάξεις προγραμματιζόμενης λογικής που υποστηρίζουν την υλοποίηση μεγάλων κυκλωμάτων, μεγαλύτερων από **2.000.000.000 πύλες**.

διαφορές CPLD-FPGA



- Οι διατάξεις **FPGA** διαφέρουν σημαντικά από τα **CPLDs** επειδή δεν περιέχουν πύλες **AND** και **OR**.
- Τα **FPGAs** περιέχουν λογικές βαθμίδες για την υλοποίηση των ζητούμενων συναρτήσεων.
- Στα **FPGAs** ο προγραμματισμός είναι πητικός, το κύκλωμα που έχει σχεδιάσει χάνεται με τη διακοπή της τροφοδοσία του ολοκληρωμένου, κάτι το οποίο δεν συμβαίνει στα **CPLDs**.

Βασικό μοντέλο ενός ασύρματου ελέγχου αυτοκινήτου



ΔΕΔΟΜΕΝΑ:

Αποτελείται από το κύκλωμα που θα στέλνει τα δεδομένα για επεξεργασία και αποστολή.

ΚΥΚΛΩΜΑ ΠΟΜΠΟΥ:

Είναι το κύκλωμα στο οποίο θα γίνεται η μετατροπή των δεδομένων από παράλληλο σε σειριακό και στην συνέχεια θα στέλνονται στον πομπό.

ΠΟΜΠΟΣ:

Ο πομπός θα παίρνει τα δεδομένα που έχουν μετατραπεί σε σειριακά, θα τα διαμορφώνει κατάλληλα και θα τα εκπέμπει.

ΔΕΚΤΗΣ:

Ο δέκτης παίρνει το διαμορφωμένο σήμα, το αποδιαμορφώνει και το στέλνει έτοιμο προς επεξεργασία.

ΚΥΚΛΩΜΑ ΔΕΚΤΗ:

Στο κύκλωμα αυτό γίνεται η μετατροπή των δεδομένων από σειριακά σε παράλληλα, επεξεργάζονται και είναι έτοιμα να σταλούν στους κινητήρες.

ΚΙΝΗΤΗΡΕΣ:

Εδώ λαμβάνονται τα σήματα και έπειτα μετά από κατάλληλη ενίσχυση και απομόνωση οδηγούνται στους κινητήρες για την κίνηση του οχήματος.

κύκλωμα πομπού



Στο κύκλωμα αυτό γίνεται η επεξεργασία των πληροφοριών και η αποστολή τους προς τον πομπό.

Είσοδοι:

reset → (επανατοποθέτηση)

clk → (συχνότητα 25MHz)

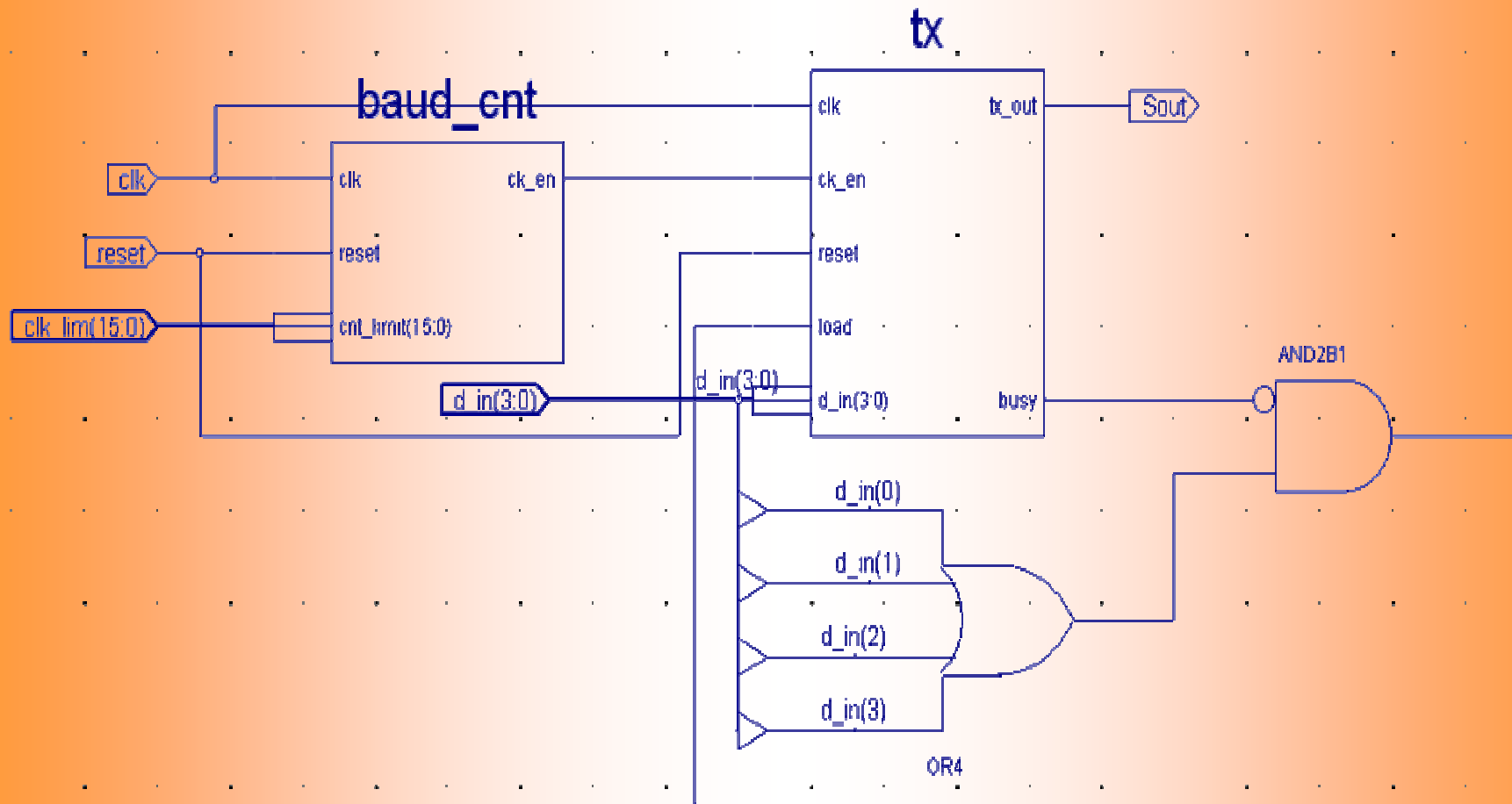
d_in(3:0) → (δεδομένα 4_bits)

clk_lim(15:0) → (δεκαεξάμπιτος αριθμός)

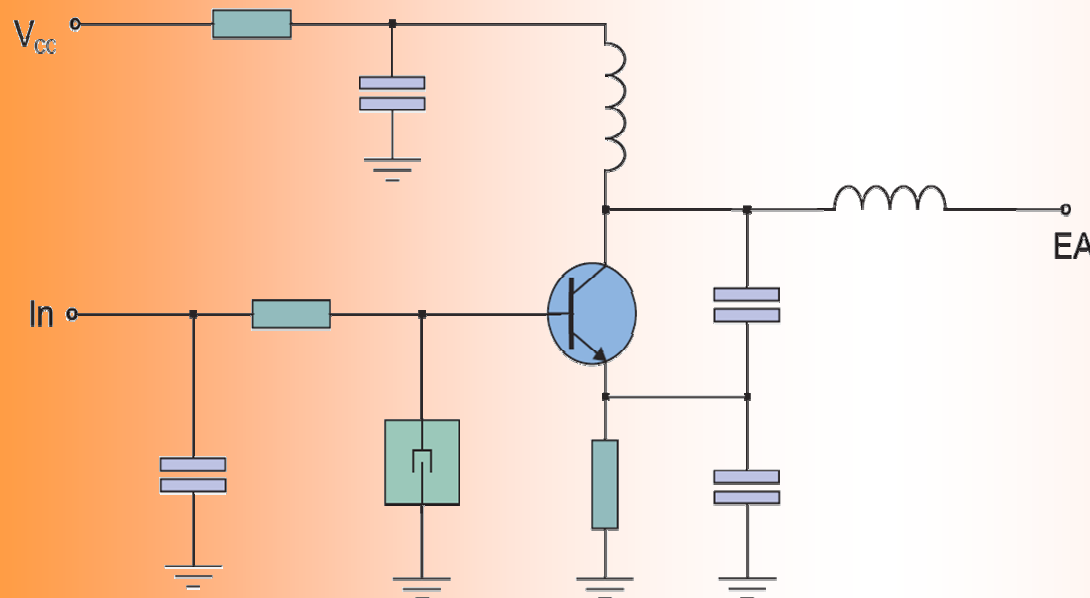
Έξοδος:

Sout → (σειριακή έξοδος
δεδομένων)

Επιμέρους κύκλωμα πομπού



ΠΟΜΠΟΣ



Συχνότητα:

433.92MHz

Τάση τροφοδοσίας:

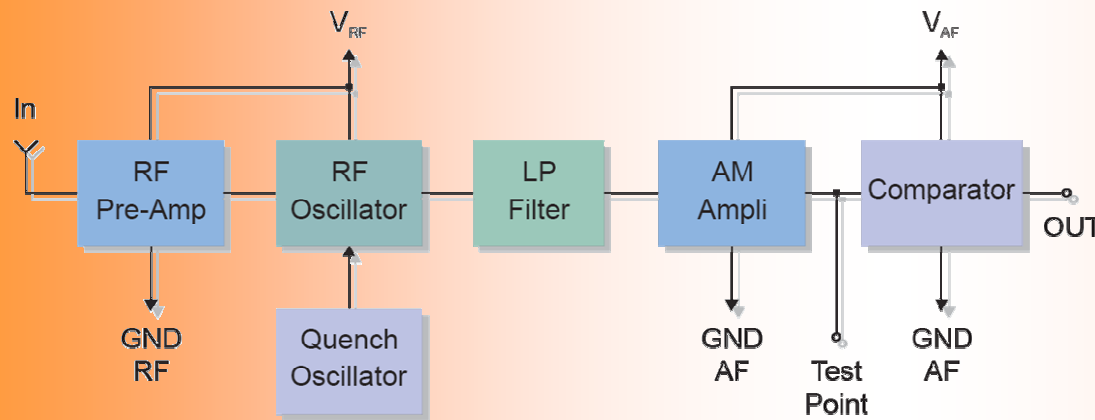
$2-14\text{VDC}$

Μέγιστο data rate:

4kHz

RT4 - 433.92

δέκτης



Συχνότητα:

$200 - 450\text{MHz}$

Τάση τροφοδοσίας:

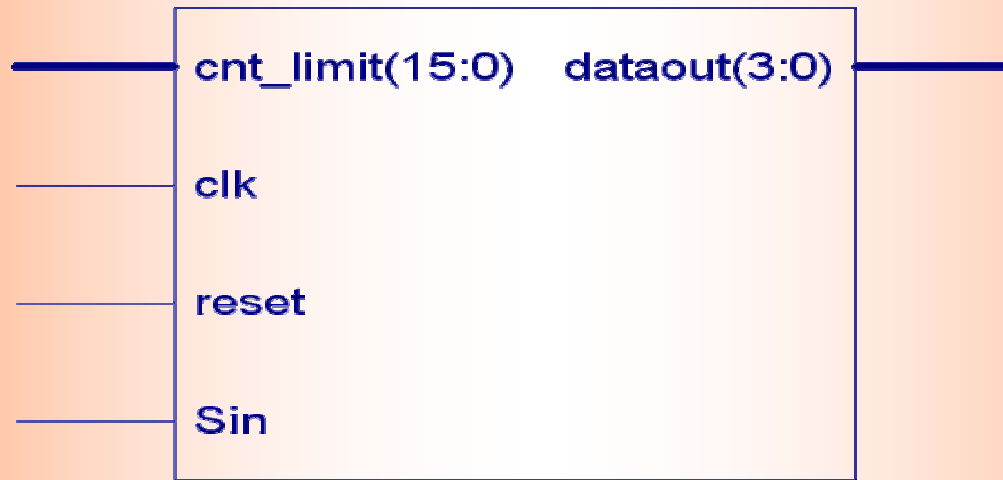
$4,5 - 5,5\text{VDC}$

Μέγιστο data rate:

2kHz

RR3 - 433.92

κύκλωμα δέκτη



Στο κύκλωμα γίνεται η λήψη και η επεξεργασία των πληροφοριών καθώς και η αποστολή τους προς το κύκλωμα των κινητήρων.

Είσοδοι:

reset → (επανατοποθέτηση)

clk → (συχνότητα 25MHz)

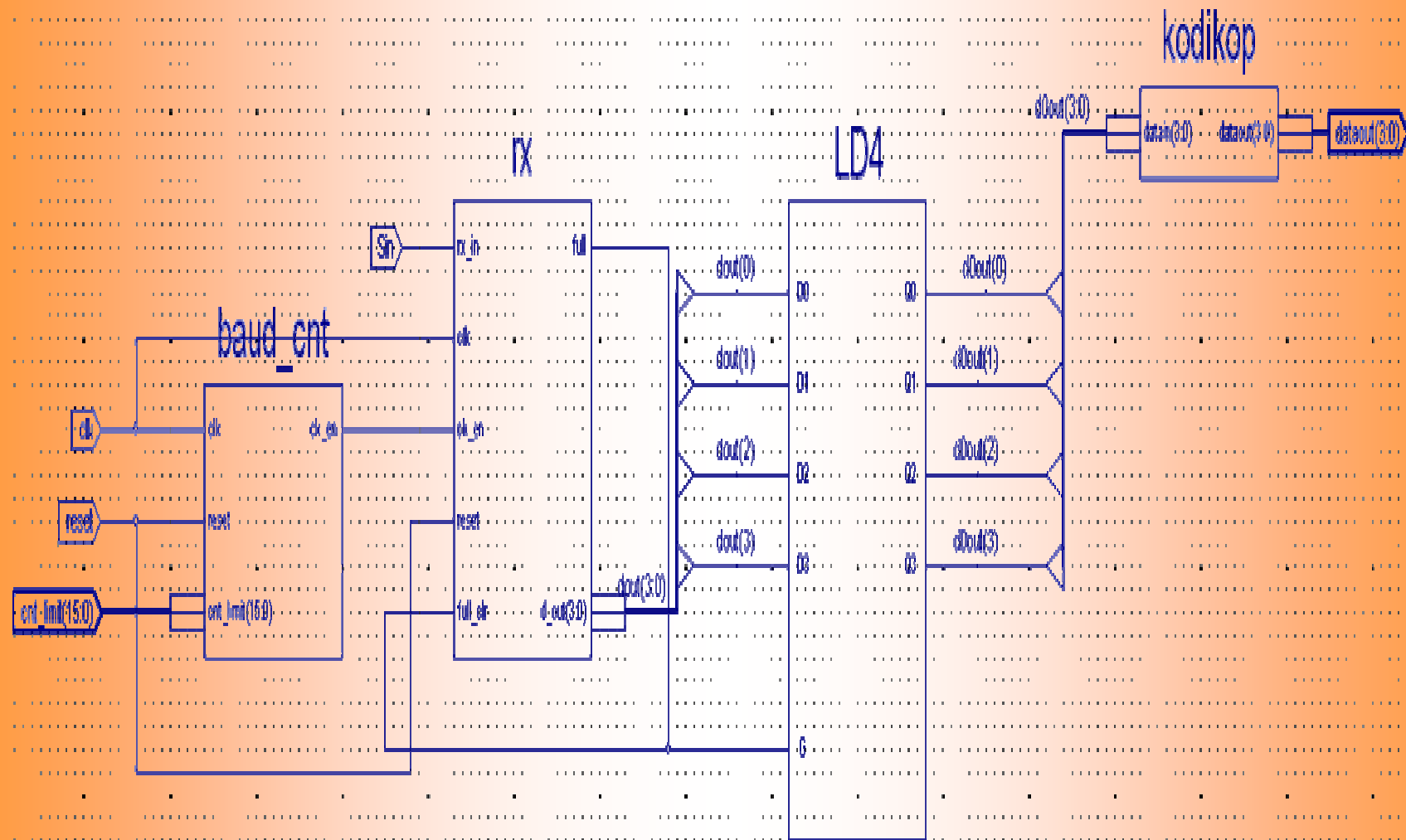
Sin → (σειριακή είσοδος δεδομένων)

clk_lim(15:0) → (δεκαεξάμπιτος αριθμός)

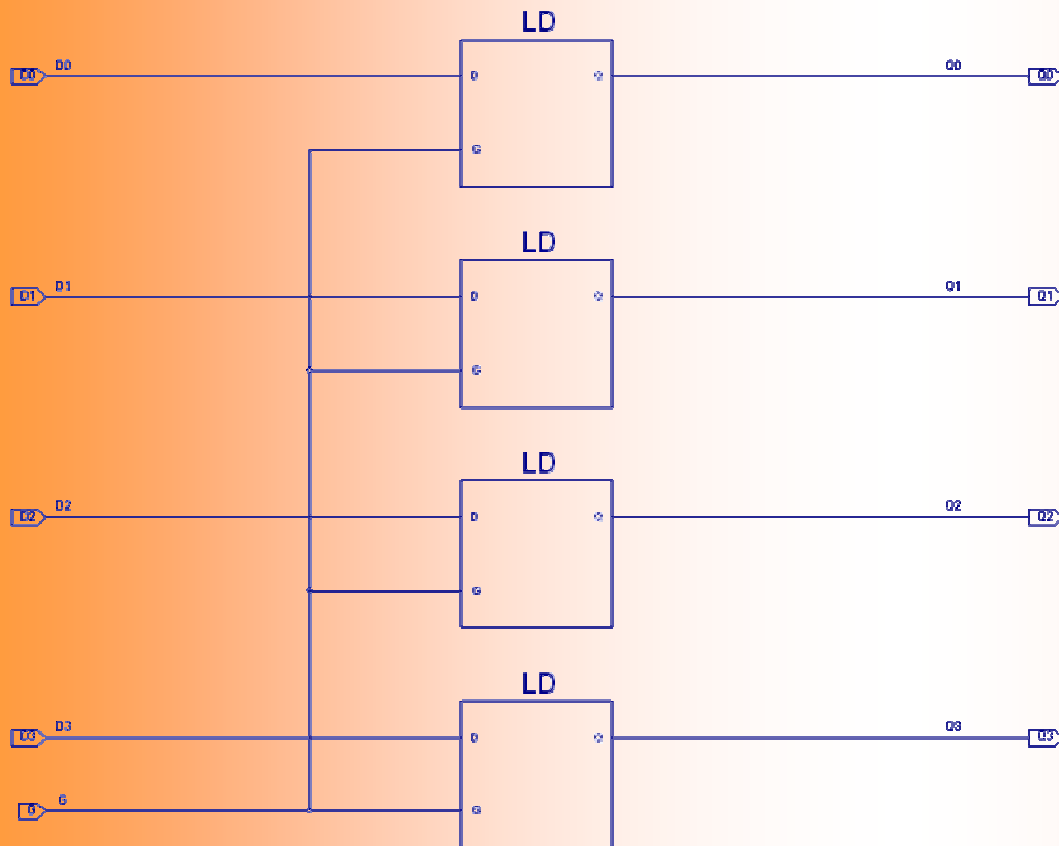
Έξοδος:

dataout(3:0) → (παράλληλη
έξοδος δεδομένων)

Επιμέρους κύκλωμα δέκτη

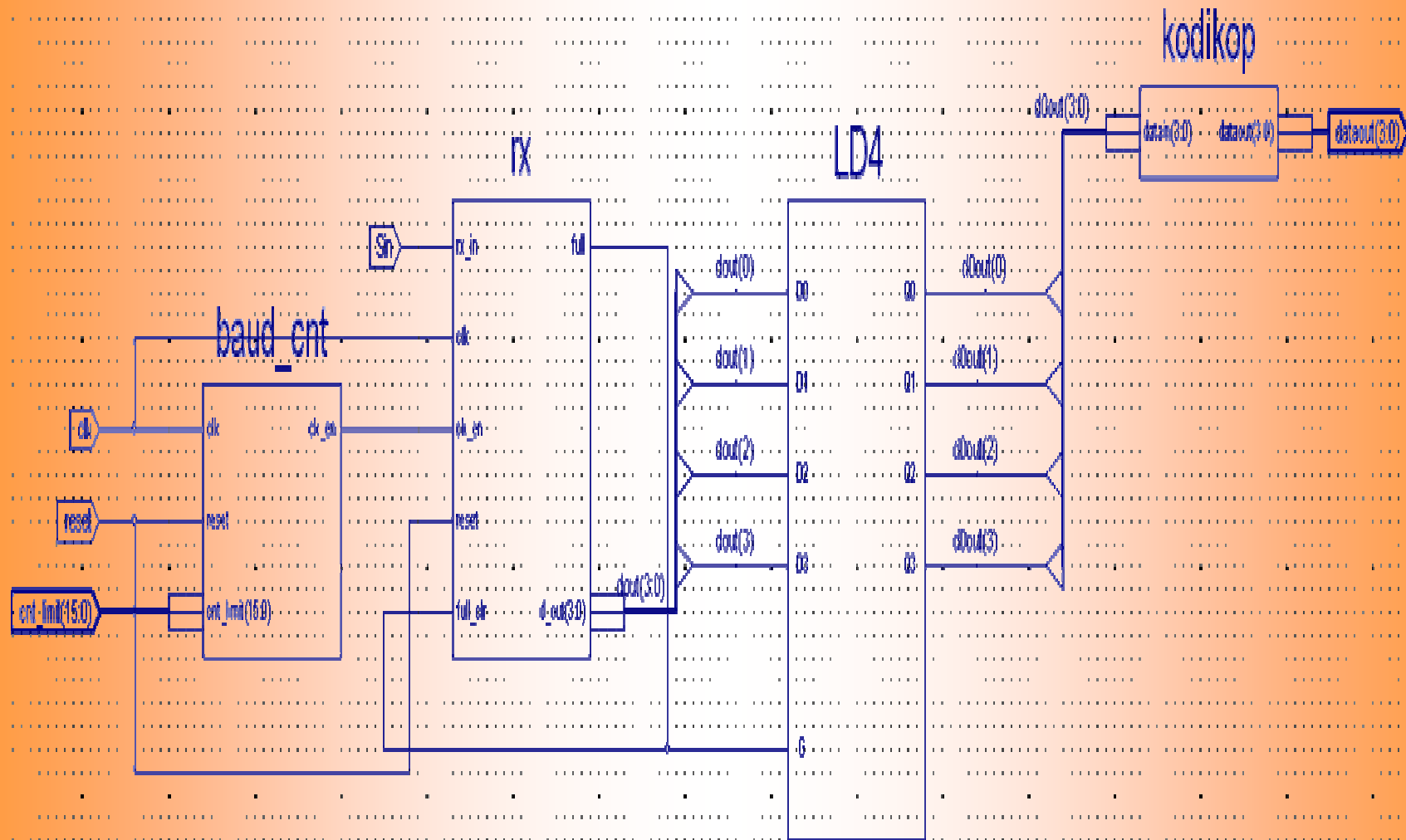


μανδαλωτής



| Inputs | | Outputs |
|--------|---|---------|
| G | D | Q |
| 1 | 0 | 0 |
| 1 | 1 | 1 |
| 0 | X | No Chg |
| 1 | 0 | 0 |

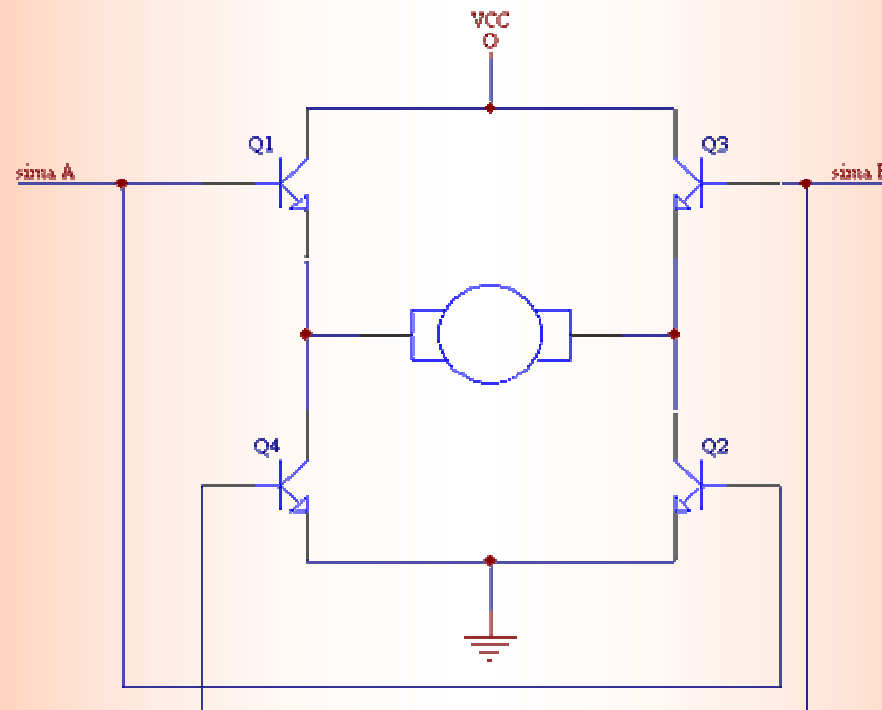
Επιμέρους κύκλωμα δέκτη



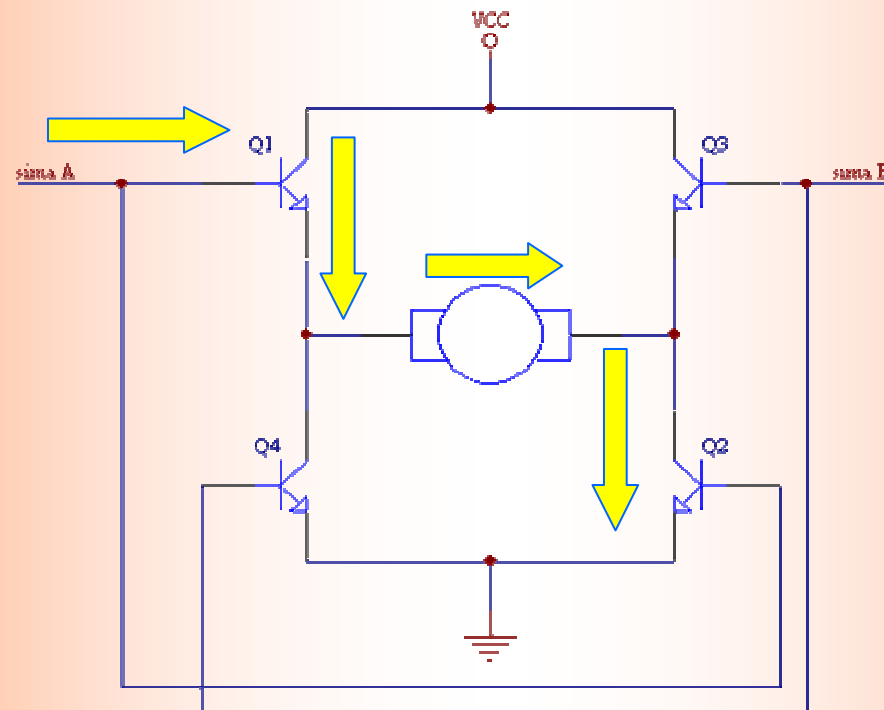
ΚΩΔΙΚΟΠΟΙΗΤΗΣ

| ΕΙΣΟΔΟΙ | | | | ΕΞΟΔΟΙ | |
|----------|----------|----------|----------|--------|----|
| <i>D</i> | <i>e</i> | <i>B</i> | <i>A</i> | K2 | K1 |
| 0 | 0 | 0 | 0 | 00 | 00 |
| 0 | 0 | 0 | 1 | 01 | 01 |
| 0 | 0 | 1 | 0 | 10 | 01 |
| 0 | 0 | 1 | 1 | 00 | 00 |
| 0 | 1 | 0 | 0 | 10 | 10 |
| 0 | 1 | 0 | 1 | 00 | 00 |
| 0 | 1 | 1 | 0 | 00 | 00 |
| 0 | 1 | 1 | 1 | 00 | 00 |
| 1 | 0 | 0 | 0 | 01 | 10 |
| 1 | 0 | 0 | 1 | 00 | 00 |
| 1 | 0 | 1 | 0 | 00 | 00 |
| 1 | 0 | 1 | 1 | 00 | 00 |
| 1 | 1 | 0 | 0 | 00 | 00 |
| 1 | 1 | 0 | 1 | 00 | 00 |
| 1 | 1 | 1 | 0 | 00 | 00 |
| 1 | 1 | 1 | 1 | 00 | 00 |

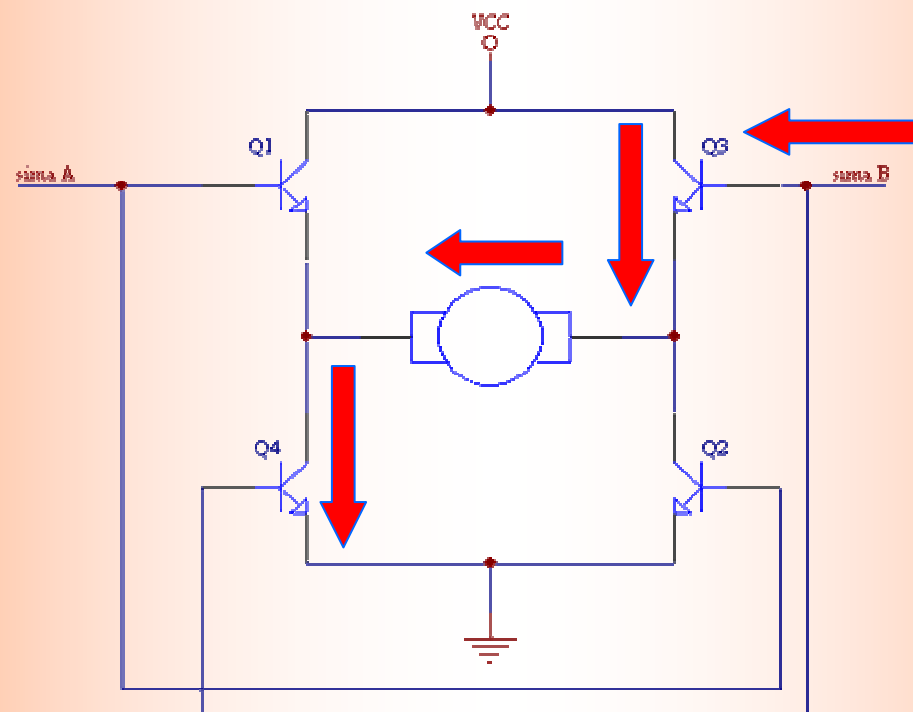
κύκλωμα οδήγησης κινητήρων



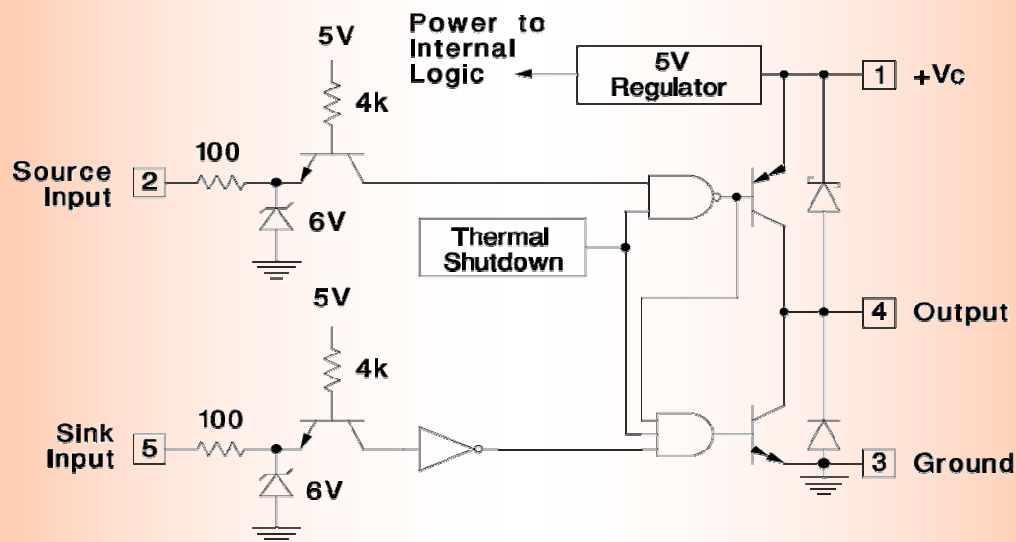
αριστερόστροφη κίνηση



δεξιόστροφη κίνηση



μισή-γέφυρα <<H>> (half-bridge bipolar switch)



Για την κατασκευή μιας **γέφυρα <<H>>** χρησιμοποιήσαμε δύο **UC2950**
(Half – Bridge Bipolar Switch) της Texas Instruments

Είναι συμβατό με TTL και CMOS τεχνολογία

Έχουν ρεύμα εισόδου πηγής 4A

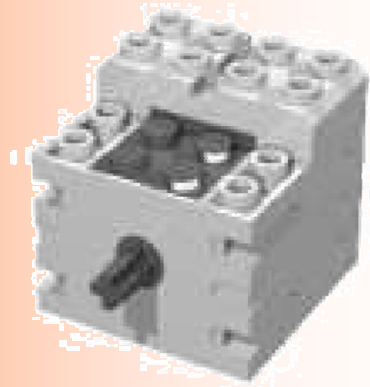
Τάση τροφοδοσίας μέχρι 35V

Υψηλό ρεύμα εξόδου

Θερμική προστασία

Δουλεύουν σε συχνότητα μέχρι και 3000kHz

κινητήρας



Lego Technic Motors

Τάση τροφοδοσίας:

9VDC

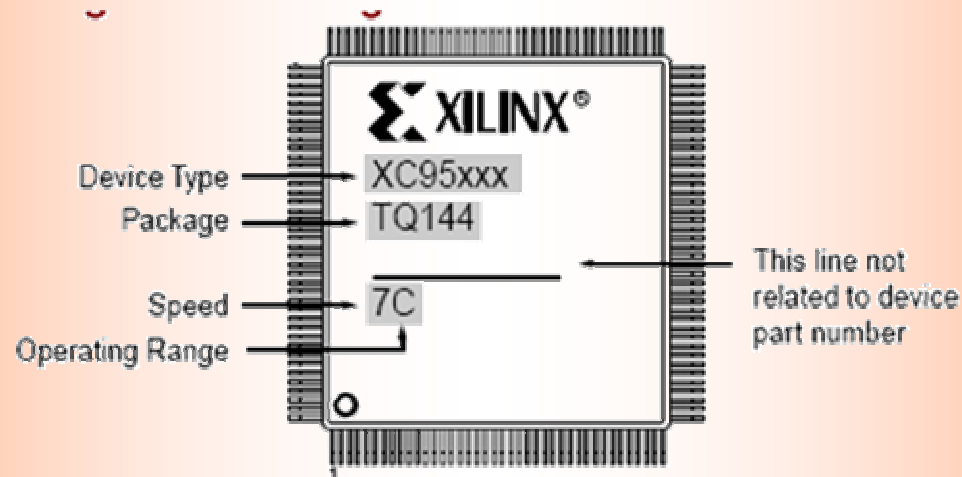
Μέγιστο ρεύμα
κατανάλωσης:

250mA

Μέγιστη ταχύτητα χωρίς
φορτίο:

350rpm

ολοκληρωμένο XC9572



Το **XC9572** είναι ένα **CPLD** της οικογένειας **XC9500**.

Περιέχει **72 μακροκυψέλες** και **1600 πύλες**.

Μπορεί να επαναπρογραμματιστεί **10.000 φορές**.

Κρατάει τα δεδομένα του για **20 χρόνια**.

Κυκλοφορεί στις συσκευασίες **PLCC44, PLCC84, TQFP100** και **PQFP100**.

Για τις αναπτυξιακές πλακέτες επιλέχθηκε η συσκευασία **PLCC44**.

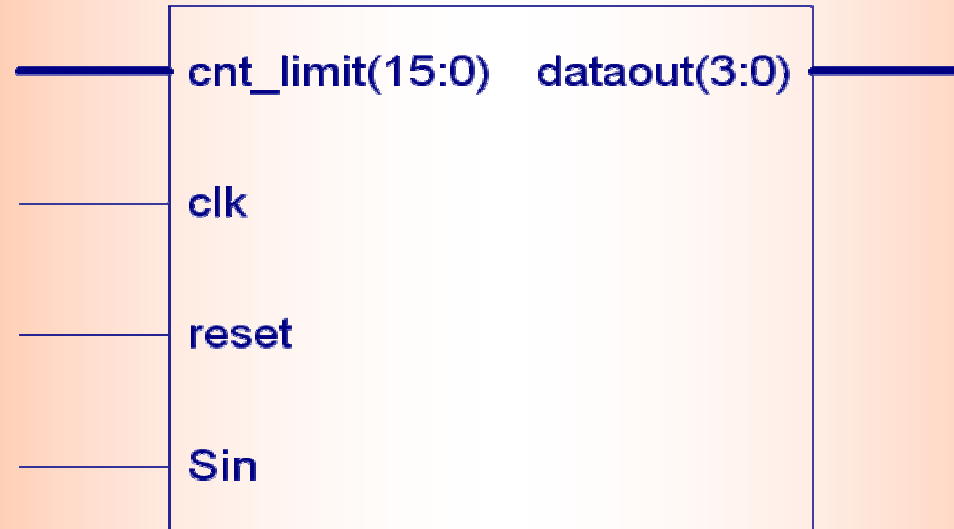
σχεδίαση και προγραμματισμός

(κύκλωμα πομπού)



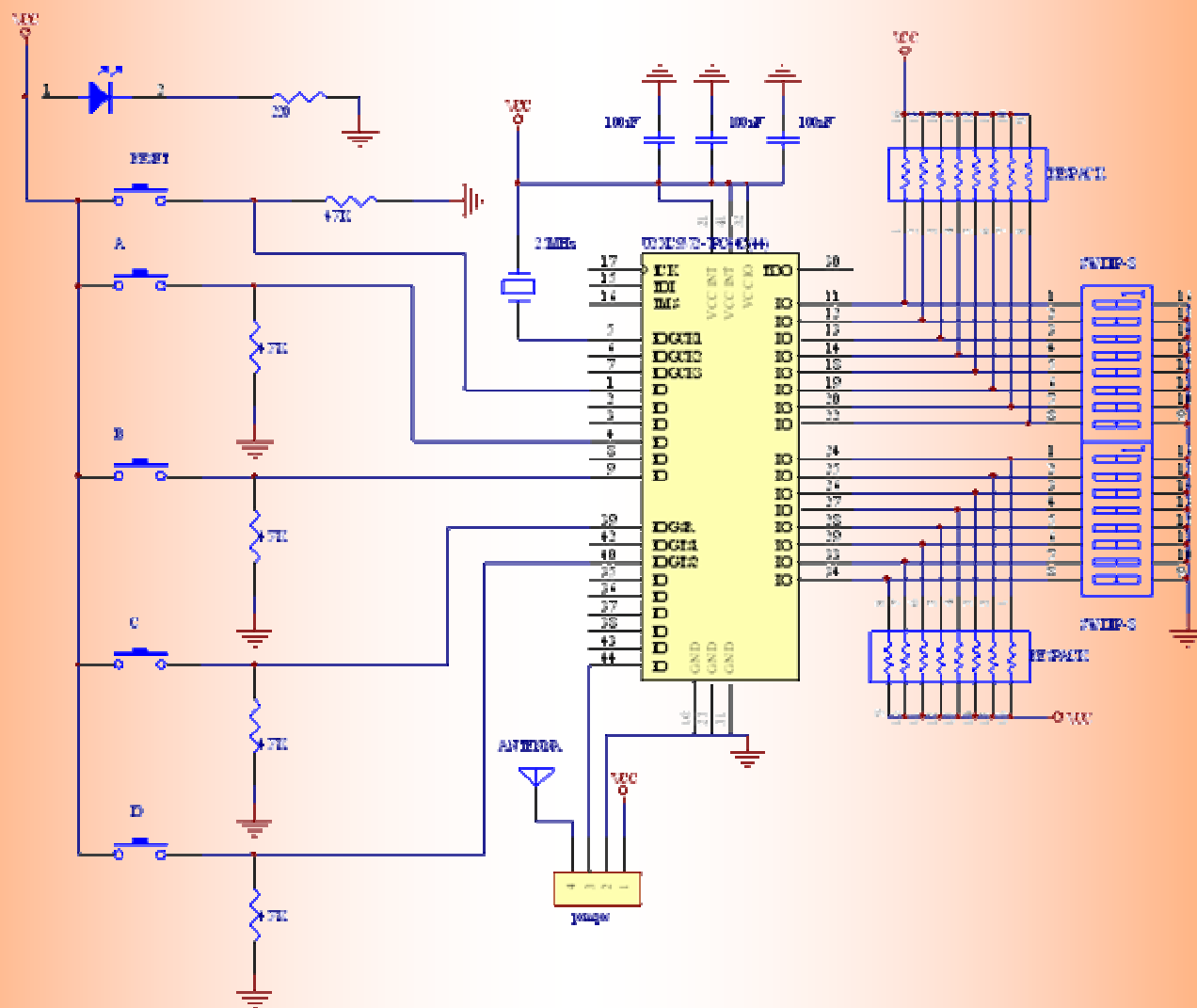
- Η σχεδίαση του κυκλώματος πομπού και ο προγραμματισμός του ολοκληρωμένου αυτού του κυκλώματος γίνεται με το πρόγραμμα **ISE 7.1i** της **Xilinx**.
- Το κύκλωμα του πομπού συμπύχθηκε στο σύμβολο **pompos**. Χρησιμοποιήθηκε σαν το τελικό κύκλωμα και προγραμματίστηκε σε ένα ολοκληρωμένο CPLD.
- Τα στοιχεία που συνθέτουν το κύκλωμα πομπού υλοποιούνται είτε με χρήση της γλώσσας προγραμματισμού **VHDL** είτε με τη κυκλωματική σύνδεση άλλων πιο απλών στοιχείων.

σχεδίαση και προγραμματισμός (κύκλωμα δέκτη)

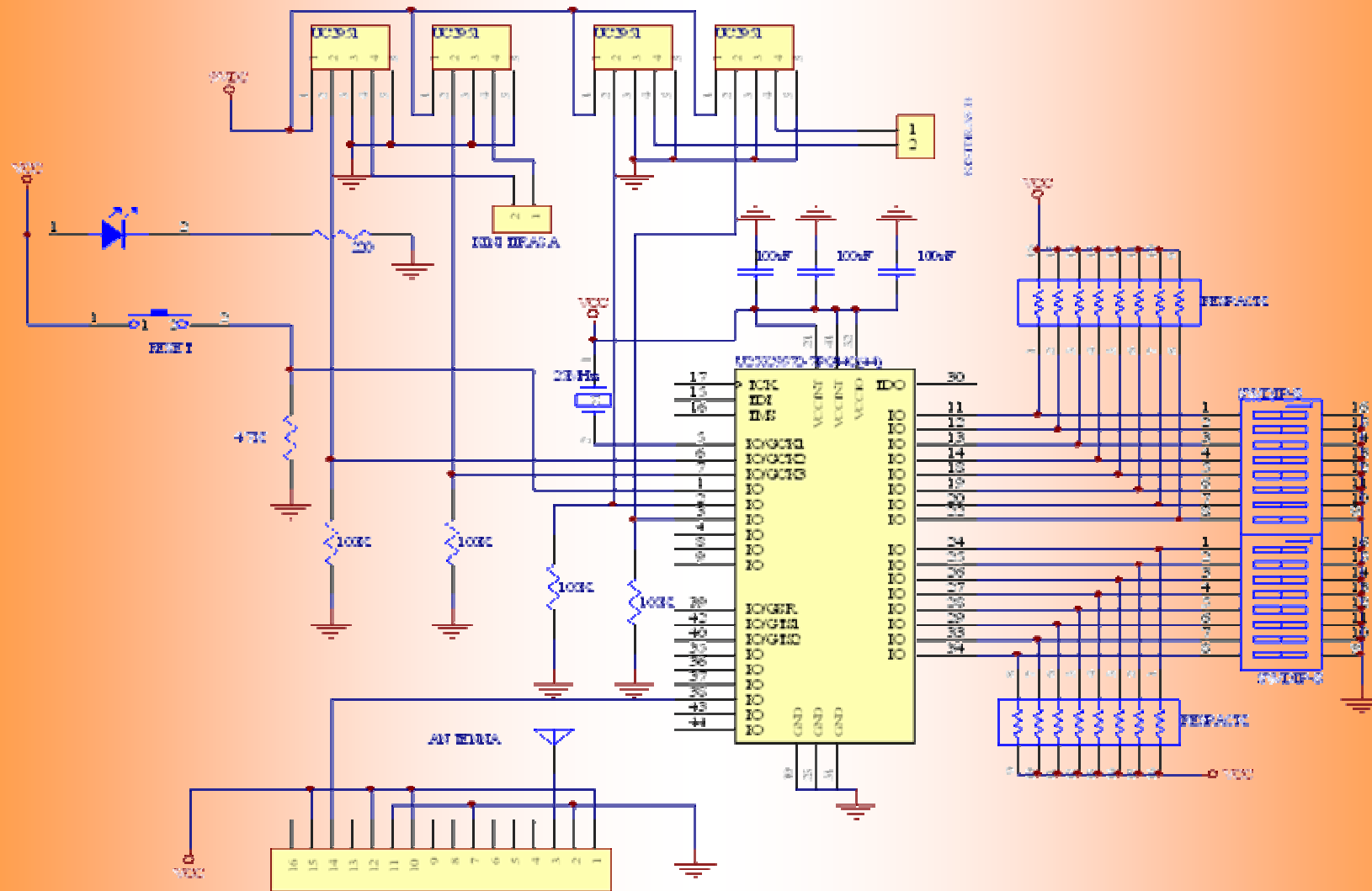


- Η σχεδίαση του κυκλώματος δέκτη και ο προγραμματισμός του ολοκληρωμένου αυτού του κυκλώματος γίνεται με το πρόγραμμα **ISE 7.1i** της **Xilinx**.
- Το κύκλωμα του δέκτη συμπύχθηκε στο σύμβολο **dektis**. Χρησιμοποιήθηκε σαν το τελικό κύκλωμα και προγραμματίστηκε σε ένα ολοκληρωμένο CPLD.
- Τα στοιχεία που συνθέτουν το κύκλωμα δέκτη υλοποιούνται είτε με χρήση της γλώσσας προγραμματισμού **VHDL** είτε με τη κυκλωματική σύνδεση άλλων πιο απλών στοιχείων.

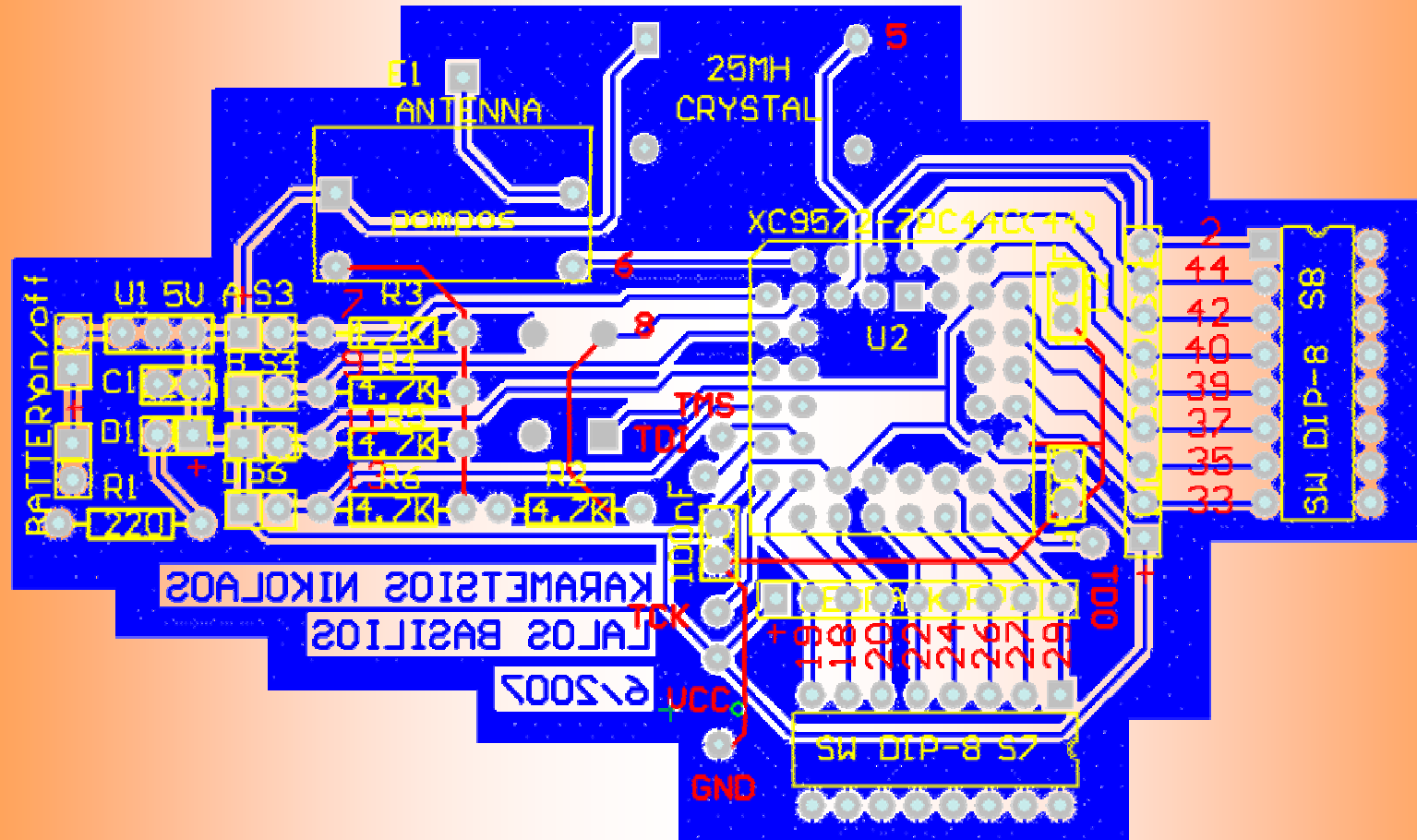
σχηματικό διάγραμμα του πομπού



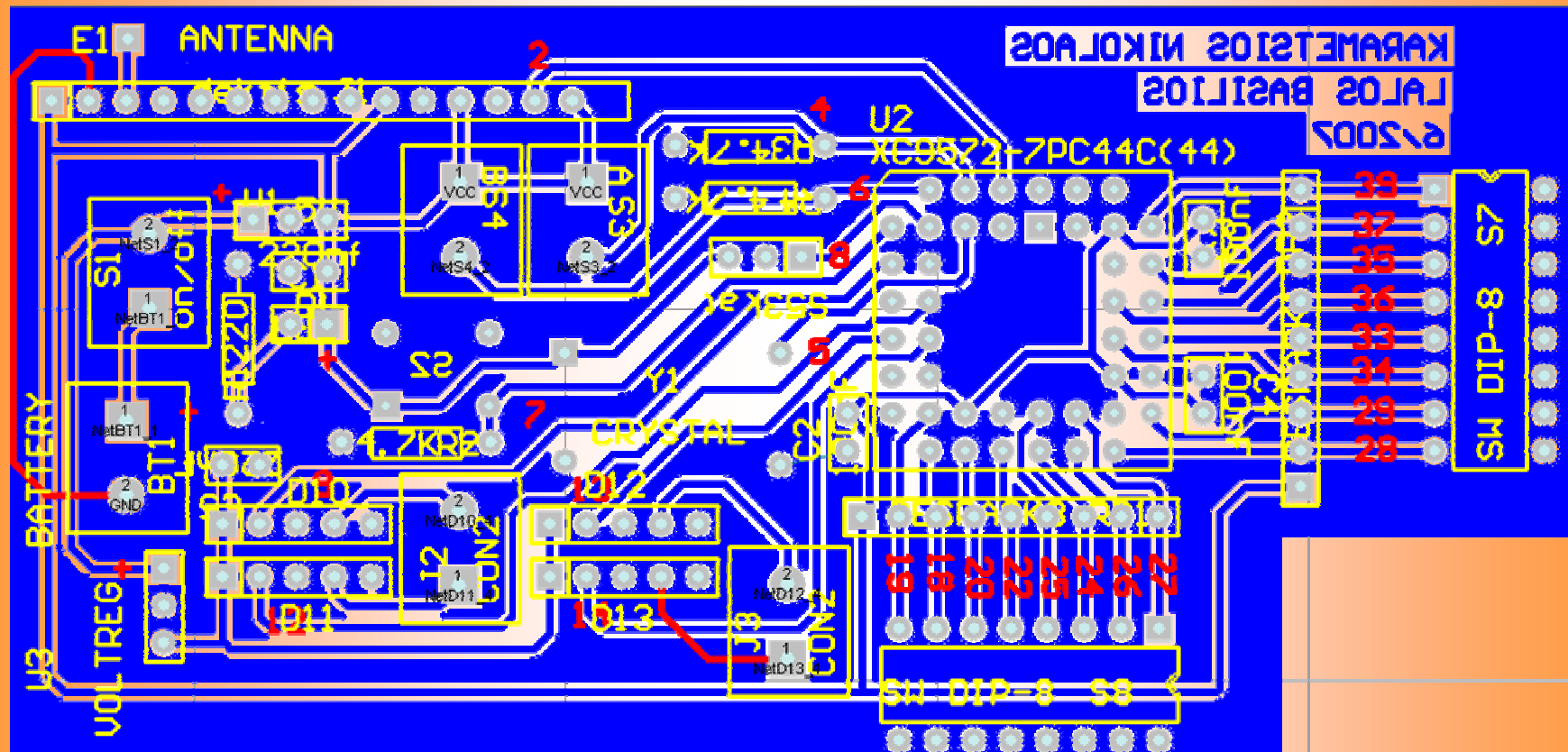
σχηματικό διάγραμμα του δέκτη



ΤΥΠΩΜΕΝΟ ΚΥΚΛΩΜΑ ΑΝΑΠΤΥΞΙΑΚΗΣ ΠΛΑΚΕΤΑΣ ΠΟΜΠΟΥ



ΤΥΠΩΜΕΝΟ ΚΥΚΛΩΜΑ ΑΝΑΠΤΥΞΙΑΚΗΣ ΠΛΑΚΕΤΑΣ ΔΕΚΤΗ



ΤΕΛΟΣ